

Charakterisierung von EEPROM Tunneloxiden mittels transienter Strom- und Kapazitätsmessungen

Vom Fachbereich Elektrotechnik und Informationstechnik
der Universität Hannover
zur Erlangung des akademischen Grades
Doktor-Ingenieur
genehmigte Dissertation

von Dipl.-Phys. M. Florian Beug

geboren am 03.07.1972 in Hannover

2005

1. Referent: Prof. Dr. K. R. Hofmann
2. Referent: Prof. Dr. W. Mathis
Tag der Promotion: 15.12.2004

Kurzfassung

Stressinduzierte Leckströme (SILC) und die mit ihnen verbundene Erzeugung elektrisch aktiver Isolatoren-Haftstellen gehören zu den größten Problemen in Bezug auf die Zuverlässigkeit von MOS-Bauelementen. Einerseits bewirkt eine zunehmende Haftstellendichte, die im Gate-Isolator der Bauelemente unter Betriebsbedingungen erzeugt werden, dass die verwendeten Gate-Oxide ihre isolierende Eigenschaft verlieren. Andererseits verändert die variable Ladung der Haftstellen die Einsatzspannung der MOS-Transistoren in verschiedenen Betriebsbedingungen (NBTI). Damit ist die Einsatzspannung des Transistors nicht mehr konstant und bedroht die Funktionstüchtigkeit der gesamten integrierten Schaltung. In nicht flüchtigen Speicherzellen, wie sie für Flash-Speicher verwendet werden, verursachen die über Oxid-Haftstellen fließenden Leckströme, dass die gespeicherte Ladung und damit die Information verloren geht. Aus diesen Gründen kommt der Untersuchung von Oxid-Haftstellen sowie der Entwicklung haftstellenarmer und haftstellenresistenter Isolatoren eine besondere Bedeutung zu.

In diese Arbeit werden die Generationsraten und die Orte der Entstehung von Haftstellen verglichen, die durch Fowler-Nordheim-Tunnelinjektion in einem thermischen Tunneloxid und in einem nitridierten Tunneloxid erzeugt werden. Um die Oxid-Haftstellen und speziell die räumlich tiefer liegenden Haftstellen im zentralen Bereich des Oxids zu ermitteln, wurde die Methode der Untersuchung der transienten Oxidströme weiterentwickelt. Diese Weiterentwicklung beinhaltet, dass für die direkte Messung der transienten Oxidströme (transienter SILC), die im externen Stromkreis stattfindet, eine neue theoretische Beschreibung abgeleitet wurde. Sie basiert auf der Erkenntnis, dass die Kapazitätsanteile des Halbleiters, der Grenzflächenzustände und des Poly-*Si*-Gates, die in die Kapazitätsmessung eingehen und die typischen $C(V)$ -Kurven erzeugen, ebenfalls in den transienten SILC-Messungen berücksichtigt werden müssen. Daraus folgt die Ableitung neuer Stromgewichtungsfaktoren, die erstmals den Zusammenhang zwischen dem extern gemessenen transienten SILC und den lokalen Tunnelströmen korrekt beschreiben. Die Weiterentwicklung besteht aber auch darin, dass durch den Einbezug von transienten Kapazitätsmessungen erstmals eine Messmethode entwickelt wurde, die eine getrennte Beobachtung der transienten lokalen Oxidströme beim Substrat und Gate ermöglicht. Die Kombination der beiden Messmethoden macht eine orts aufgelöste Bestimmung der Oxid-Haftstellendichten möglich. Mit den zusätzlich verwendeten $C(V)$ -Messungen konnten Isolator-Haftstellendichten erstmals in drei unterschiedlichen Bereichen, nämlich im Abstand von etwa 2 nm von beiden Isolator-Grenzflächen und direkt am Substrat-Interface untersucht werden.

Die ermittelten Ergebnisse zeigen, dass die Nitridierung des Tunneloxids die Entstehung von Oxid-Haftstellen verringert, wobei ein deutlicher Zusammenhang mit dem im Oxid räumlich variablen Nitridierungsgrad gefunden wurde. Die ortsabhängigen Degradationsverläufe können mit dem "Hydrogen-Release-Schädigungsmodell" beschrieben werden. Ferner zeigten Untersuchungen an implantierten *Si*-Nano-Cluster-Proben, dass die nicht flüchtige Speicherung in implantations-induzierten Haftstellen bei den untersuchten Proben einen bedeutenden Anteil an der Gesamtspeicherung haben. Außerdem verdeutlichen diese Untersuchungen, dass die entwickelte kombinierte Methode zur Haftstellenbestimmung erfolgreich zur Charakterisierung neuartiger MOS-Bauelementkonzepte herangezogen werden kann.

Abstract

Stress-induced leakage current (SILC) has been recognized as one of the most important reliability concerns in MOS devices. The SILC is correlated to electrically active states in the gate dielectric that cause changes of the MOSFET threshold voltage (e.g. in case of negative bias temperature instability, NBTI). Thus these traps adversely affect the reliable operation of integrated circuits.

In tunneling oxides of non-volatile memory cells the oxide traps are generated during program/erase operations. They dominate the charge loss from the floating gate and cause retention time problems. For a better understanding of the possible leakage paths, it is of major interest to investigate the traps inside the tunneling oxide volume that can change their charge status and accordingly act as intermediate states for the SILC across the oxide layer.

This work presents a detailed investigation of traps that are generated in nitrided and pure oxides at different locations in the oxide layer.

For this purpose, transient tunneling experiments examining charging and discharging of traps by tunneling from the substrate and gate interfaces have been used to investigate the densities of generated oxide traps. The traps visible in the transient tunneling experiments are located at a distance of about 2 nm from both oxide interfaces. They have been investigated by transient SILC measurements that are carried out in the external circuit. It will be demonstrated that for the correct interpretation of the transient SILC currents it is essential to include the effects of the substrate, interface state and poly-*Si* capacitances. This leads to gate voltage dependent weighting factors, which relate the measured current transients to the local trap tunnel currents near the substrate and the gate. By combining these measurements with transient capacitance measurements, it is for the first time possible to separately determine the local tunnel currents and thus the densities of traps generated close to the substrate and to the gate. Together with the determination of the interface state densities by *C-V* measurements, the oxide trap creation can now be observed at three different locations in the oxide layer.

The results show a reduction of oxide degradation by nitridation and in detail a clear dependency on the nitridation level. The spatial distribution of trap generation in nitrided and pure oxides can, in principle, be explained by the hydrogen release model. Investigations of implanted *Si*-nano-crystal samples point out that volatile storage due to implantation-induced traps cause the major part of the whole charge storage. These investigations give a good example of a successful application of the developed combined transient measurement technique.

Stichwörter: Oxid-Volumen-Traps, transientes Tunneln, Stromgewichtungsfaktoren

Keywords: Oxide bulk traps, transient tunneling, current weighting factors

Inhaltsverzeichnis

Kurzfassung	i
Abstract	ii
1 Einleitung	1
2 Grundlagen nicht flüchtiger Speicher	5
2.1 Die Entwicklung nicht flüchtiger Speicher	5
2.1.1 Aufbau und Funktionsweise von Flash EEPROM-Speichern . .	6
2.1.2 Degradationseffekte und Fehlermechanismen in Flash EEPROMs	11
2.1.3 Aufbau und Funktionsweise von Nano-Cluster-Speichern . . .	15
2.2 Die MIS-Diode	16
2.2.1 Die Bandstruktur der MIS-Diode	16
2.3 Das Tunneloxid	18
2.3.1 Leitungsmechanismen in Siliziumdioxid	18
2.3.2 Klassifizierung und Eigenschaften von Ladungen und Haftstel-	
len in Siliziumdioxid	22
2.3.3 Nitrierte Oxide	30
2.3.4 Isolator Schädigungsmodelle	32
2.3.5 Beschreibung des Isolator Durchbruchs	37
2.3.6 Elektrisches Stressen von Isolatoren	38
3 Theorie der Messmethoden	39
3.1 Kapazitäts-Spannungsmessungen	39
3.1.1 Die C(V)-Charakteristik der Zwei-Terminal-MOS-Struktur . .	40
3.1.2 Die C(V)-Charakteristik der Drei-Terminal-MOS-Struktur . .	43
3.1.3 Auswirkung von Grenzflächenzuständen auf die C(V)-Kurven	48
3.1.4 Auswirkung der Poly-Si-Verarmung auf die C(V)-Kurven . . .	52
3.2 Transiente Oxidstrommessungen	54
3.2.1 Tunneln zu grenzflächennahen Oxid-Traps	55
3.2.2 Modell zur Beschreibung der transienten Strommessungen . .	56
3.2.3 Beschreibung der lokalen Tunnelströme	61
3.2.4 Berechnung der Zeitabhängigkeit des transienten SILC und Be-	
stimmung der lokalen Trap-Dichten	64
3.3 Transiente Kapazitätsmessungen	78
3.4 Kombinierte transiente Oxidstrom- und transiente Kapazitätsmessungen	81
3.4.1 Bestimmung der lokalen Tunnelströme auf Gate- und Substrat-	
Seite zur Ermittlung der lokalen Trap-Dichten	81

4	Verwendete Probenstruktur und experimenteller Aufbau	83
4.1	Verwendete Probenstrukturen	83
4.2	Messaufbau	85
4.2.1	C(V)- und C(t)-Messungen	86
4.2.2	I(t)-Messungen	87
4.2.3	Stressmessungen	88
5	Die kombinierten I(t)- und C(t)-Messungen	89
5.1	Typische Ergebnisse der I(t)-Messungen	93
5.2	Typische Ergebnisse der C(t)-Messungen	95
5.3	Beispiel einer kombinierten I(t)- und C(t)-Auswertung	97
5.4	Fehlerbetrachtung der kombinierten Auswertung	101
6	Ergebnisse der Tunneloxiduntersuchungen	105
6.1	C(V)-Untersuchungen	105
6.1.1	Grenzflächenzustandsdichten	108
6.1.2	Hysteresis in den HF-C(V)-Messungen	109
6.2	Border-Trap-Erzeugung in thermischen und nitridierten Tunneloxiden	114
6.2.1	Das nitridierte Tunneloxid der Serie 1	114
6.2.2	Das nicht nitridierte Tunneloxid der Serie 2	117
6.3	Diskussion der Tunneloxiduntersuchungen	120
6.3.1	Korrelation der Border-Trap-Dichten mit der Hysteresis aus den C(V)-Messungen	120
6.3.2	Diskussion der Interface- und Border-Trap-Dichten im Bezug auf die Oxid-Schädigungsmechanismen	122
7	Untersuchung des implantierten Oxids mit Nano-Clustern	127
7.1	C(V)-Kurven und Grenzflächenzustandsdichten	127
7.2	Border-Trap-Dichten der implantierten Nano-Cluster-Probe	129
7.3	Programmierbarkeit der Nano-Cluster	133
7.4	Diskussion der Ergebnisse der Nano-Cluster-Oxid-Untersuchungen . .	135
8	Zusammenfassung	137
A	Ergänzende Berechnungen	139
A.1	Berechnung von C(V)-Kurven von p-Substrat-MOS-Strukturen	139
A.1.1	Berechnung der HF-C(V)-Kurve einer MOS-Struktur mit p- Substrat	139
A.1.2	Berechnung der NF C(V)-Kurve einer Drei-Terminal-MOS- Struktur mit p-Substrat	139
A.2	Berechnung der Oxid-Trap-Dichten nach dem Tunnel-Front-Modell .	140
A.3	Simulation des transienten Oxidstroms für verschiedene Be- und En- ladetunnelzeitkonstanten	140
A.4	Simulation des transienten SILC für verschiedene räumliche Trap- Verteilungen	141
A.5	Fehlerbetrachtung zur kombinierten transienten Methode	143
A.5.1	Fehlerbetrachtung zur Berechnung der lokalen Tunnelströme .	143
A.5.2	Fehlerbetrachtung der lokalen Trap-Dichten	144

B	Spannungsverläufe bei den Stressmessungen	145
C	Weiterführende Untersuchung des transienten SILC	147
C.1	Abnahme des transienten SILC mit der Zeit nach dem Stress	147
C.2	Temperaturabhängigkeit der $I(t)$ -Messungen	148
C.3	$I(t)$ -Messungen mit Beleuchtung	151
C.4	Das Yamada-Experiment	152
D	Weitere $C(V)$- und $I(V)$-Untersuchungen	155
D.1	Die positive Ladung in den $C(V)$ -Hysteresis-Untersuchungen	155
D.2	Hysteresis in den $C(V)$ -Kurven der Nano-Cluster-Proben	156
D.3	$I(V)$ -Messungen mit sehr langer Wartezeit	158
E	Gewichtungsfaktoren zu den Oxiduntersuchungen	159
E.1	Strom- und Kapazitätsgewichtungsfaktoren zu Probe C3, Serie 1 . . .	159
E.2	Strom- und Kapazitätsgewichtungsfaktoren zu Probe C3, Serie 2 . . .	160
E.3	Strom- und Kapazitätsgewichtungsfaktoren zu Probe C5, Serie 3 . . .	162
	Symbol- und Abkürzungsverzeichnis	163
	Literaturverzeichnis	169

1 Einleitung

Die gestiegene Nachfrage an Handys, Digitalkameras, Laptops, MP3-Playern und anderen tragbaren elektronischen Geräten hat den Bedarf an nicht flüchtigen Speichern (Flash-Speicher) stark erhöht. Insgesamt zeigte der Umsatz für Flash-Speicher die größte Steigerungsrate auf dem Markt für Halbleiterspeicher der letzten Jahre, und auch für die nächsten Jahre werden jeweils zweistellige Umsatzsteigerungen prognostiziert [1].

Je nach Einsatzgebiet der Flash-Speicher werden verschiedene Zell-Array-Architekturen verwendet, wobei zwischen NOR- und NAND-Flash unterschieden wird [2]. NOR-Flash eignet sich aufgrund der schnellen Zugriffs- und Wiederbeschreibzeiten besonders als Programmspeicher, wohingegen NAND-Flash wegen der hohen Integrationsdichte und geringen Produktionskosten für die Datenspeicherung prädestiniert ist [3]. Während in der Vergangenheit NOR-Flash wesentlich verbreiteter war, hat die Nachfrage an NAND-Speicher aufgrund von Anwendungen wie digitaler Fotografie in letzter Zeit stark aufgeholt [4].

Neben verschiedenen anderen Zell-Konzepten basiert ein großer Teil der Flash-Speicher weiterhin auf dem Floating-Gate-Konzept. Allerdings kann bei der Skalierung zu kleineren Strukturgrößen im Fall des Floating-Gate-Konzeptes die Tunneloxiddicke nicht wesentlich unter 8 nm verringert werden, da es sonst zu Datenverlusten kommt [5]. Ein entsprechender Datenverlust bedeutet, dass ein Teil der Ladung verloren geht, die auf dem Floating-Gate einer Flash-Zelle gespeichert ist. Demzufolge können nur die lateralen Abmessungen der Floating-Gate-Zelle skaliert werden, nicht aber die Tunneloxiddicke. Eine Dickenreduktion wäre aber aufgrund der daraus resultierenden Verringerung der Programmier- und Löschspannungen sehr erstrebenswert. Kleinere Programmier- und Löschspannungen würden bewirken, dass die Ladungspumpen zur Erzeugung dieser Spannungen verkleinert und somit die Herstellungskosten durch eine Flächeneinsparung verringert werden könnten.

Die Limitierung der Oxiddickenverringerng folgt aus der Tatsache, dass bei den Programmier- und Löschooperationen im Tunneloxid elektrische Zustände erzeugt werden, über die Elektronen durch quantenmechanisches Tunneln den Isolator überwinden können. Dabei wirken die elektrischen Zustände oder Haftstellen als Zwischenposition zweier aufeinander folgender Tunnelvorgänge. Ohne eine Erzeugung dieser Haftstellen wäre eine Reduktion der Tunneloxiddicke auf etwa 6 nm denkbar [6].

Bei zunehmender Verringerung der Tunneloxiddicke kommt es zunächst dazu, dass in großen Zell-Arrays einige wenige Speicherzellen einen Ladungsverlust erleiden und dadurch die gespeicherte Information verlieren. Der Ladungsverlust tritt dann auf, wenn eine spezielle Anordnung von Haftstellen im Tunneloxid einen besonders begünstigten Leckpfad bilden. Aus diesem Grunde gilt es, die Herstellung der Tunneloxide dahin gehend zu optimieren, dass besonders wenige Haftstellen beim Programmieren und Löschen erzeugt werden.

Vor diesem Hintergrund bekommt die Untersuchung von Haftstellen in Tunneloxiden

eine besondere Bedeutung. Es gilt dabei zu untersuchen, wie viele Haftstellen in den Isolatoren nach der Herstellung existieren und insbesondere wie hoch die Haftstellendichte ist, die durch eine definierte Anzahl von Programmier-/Löschzyklen generiert wird. Für ein tieferes Verständnis der Leckstrompfade wäre es darüber hinaus erstrebenswert, die Haftstellendichten in unterschiedlichen Tiefenbereichen des Isolators separat zu bestimmen, da mitunter die Vermeidung von Haftstellen in Teilbereichen des Tunneloxids einen Leckstromvorgang unterbinden könnte.

Zu diesem Zweck wurde im Rahmen dieser Arbeit eine Methode entwickelt, die eine separate Bestimmung der Haftstellendichten in einem Abstand von etwa 2 nm von den beiden Tunneloxid-Grenzflächen ermöglicht. Auf diese Weise kann der Erzeugungsort von Haftstellen für die unterschiedlichen Richtungen des Ladungstransfers durch das Tunneloxid lokalisiert werden. Die neu entwickelte Methode basiert auf der zeitabhängigen Untersuchung der Ladung, die nach einem Programmier- oder Löschvorgang in der Nähe der beiden Tunneloxid-Grenzflächen in Haftstellen hinein- oder aus ihnen heraustunnelt. Diese Haftstellen-Umbesetzung geschieht aufgrund der starken Spannungsänderung nach Beendigung der Programmierung. Diese Tunnelvorgänge wurden anhand großflächiger Testkondensatoren mit Tunneloxid in Form von transienten Oxidstrom- und transienten Kapazitätsmessungen untersucht. Durch die Kombination dieser beiden Messmethoden ist die separate Bestimmung der Haftstellendichten auf beiden Seiten des Tunneloxids erstmals möglich. Zusätzlich wurden die Tunneloxide mit Hilfe von quasistatischen und Hochfrequenz-Kapazitäts-Spannungsmessungen untersucht, die eine Bestimmung der Grenzflächenzustände direkt am Interface zwischen Tunneloxid und Halbleiter-Substrat ermöglichen. Insgesamt konnte somit die Charakterisierung der Tunneloxide in drei unterschiedlichen Tiefen durchgeführt werden, was über eine Charakterisierung der Leckpfade hinaus neue Rückschlüsse über die Schädigungsmechanismen zur Erzeugung der Haftstellen zulässt. Außerdem kann die vorgestellte Methode zur Untersuchung anderer Effekte herangezogen werden, die die Zuverlässigkeit von MOS-Bauelementen gefährden. So bewirkt die Umladung von Oxid-Traps, dass sich die Einsatzspannungen von MOS-Transistoren während des Betriebs ändern (z.B. bei "Negative Bias Temperature Instability" [7–9]) wodurch die Funktion von integrierten Schaltungen beeinträchtigt wird.

Im Einzelnen gliedert sich die Arbeit wie folgt:

Im Anschluss an die Einleitung, in *Kapitel 2*, wird auf die Grundlagen nicht flüchtiger Speicher eingegangen. Dabei wird die geschichtliche Entwicklung von nicht flüchtigen Speichern dargestellt und die Funktionsweise von Floating-Gate-Speichern erläutert. Ferner wird das Funktionsprinzip eines potentiellen Nachfolgers des Floating-Gate-Speichers (Nano-Cluster-Speicher) beschrieben. Außerdem erfolgt eine Beschreibung der MIS-Diode, die eine Teilstruktur des Floating-Gate-Speichers darstellt, und deren Theorie für das Verständnis der Funktionsweise von Floating-Gate- und anderen Arten von Flash-Speichern unerlässlich ist. Dann wird im Detail auf das Tunneloxid mit seinen Leitungs- und Degradationsmechanismen eingegangen. In diesem Zusammenhang wird beschrieben, welche Modelle für den Ablauf der Isolatorschädigung existieren, wie die Mikrostruktur der erzeugten Oxiddefekte aussieht und an welchen Orten die Schädigung unter verschiedenen Degradationsbedingungen erzeugt wird. Diese Einflüsse entscheiden, wie zuverlässig die Funktion des nicht flüchtigen Speichers ist und bilden darüber hinaus die Grundlage der Beschreibung des Oxid-

durchbruchs, bei dem das Dielektrikum seine isolierende Eigenschaft verliert.

Kapitel 3 beinhaltet die Theorie der verwendeten Messmethoden. Beginnend mit der Berechnung der unterschiedlichen Kapazitätsanteile in den $C(V)$ -Messungen wird bei der theoretischen Betrachtung der transienten Oxidstrommessungen deutlich, dass eine Abhängigkeit von den gleichen Kapazitätsanteilen besteht, die auch in die $C(V)$ -Messungen eingehen. Mit der entwickelten theoretischen Beschreibung des transienten Oxidstroms werden in dieser Art von Messungen erstmals die Kapazitätsanteile berücksichtigt, die neben den Konvektionsstromanteilen weitere Verschiebungsstromanteile verursachen. Die Erweiterung der Theorie der transienten Oxidströme wird durch die Einführung neuartiger Strom-Gewichtungsfaktoren berücksichtigt. Im Zusammenhang mit der Theorie transienter Kapazitätsmessungen wird dargestellt, wie die Kombination dieser beiden Messmethoden eine orts aufgelöste Haftstellencharakterisierung ermöglicht.

Kapitel 4 gibt einen Überblick über die untersuchten Probenstrukturen sowie über die verwendeten experimentellen Aufbauten. Außerdem wird für die verschiedenen Messmethoden auf die verwendeten Messparameter eingegangen.

In *Kapitel 5* wird die Methode der kombinierten transienten Oxidstrom- und Kapazitätsmessungen demonstriert und es werden typische Ergebnisse vorgestellt. Außerdem erfolgt die Fehleranalyse der kombinierten transienten Methode.

In *Kapitel 6* wird die kombinierte transiente Methode zusammen mit $C(V)$ -Messungen verwendet, um die Unterschiede der Oxiddegradation in nitridierten und nicht nitridierten Tunneloxiden zu untersuchen. Dazu werden Messungen an ungestressten Proben mit Messungen verglichen, die an elektrisch gestressten Proben durchgeführt wurden.

Kapitel 7 stellt ein Beispiel dar, in dem die kombinierten transienten Strom- und Kapazitätsmessungen zur Charakterisierung von neuartigen nicht flüchtigen Speicherstrukturen eingesetzt wurden. Dabei fanden Messungen an Oxiden mit implantierten Silizium-Nano-Clustern statt. Diese Art der Herstellung von nicht flüchtigen Nano-Cluster-Speichern befindet sich noch im Entwicklungsstadium, sodass aufschlussreiche Informationen über die Auswirkungen der Cluster-Implantation in Bezug auf die Erzeugung von Oxiddefekten erhalten wurden.

Auf die Zusammenfassung in *Kapitel 8* folgt der Anhang mit den Teilen A bis E, in denen Ergebnisse und Berechnungen dargestellt sind, die den Rahmen der einzelnen Kapitel zu stark erweitert hätten. Sie sind aber überaus wertvoll, um ein tieferes Verständnis der transienten Messungen zu erlangen. Darüber hinaus wird auf Ergebnisse in der Literatur eingegangen, die infolge der Resultate dieser Arbeit neu interpretiert werden müssen.

2 Grundlagen nicht flüchtiger Speicher

2.1 Die Entwicklung nicht flüchtiger Speicher

Halbleiterspeicher, die nach Unterbrechung der externen Stromversorgung ihre Information nicht verlieren, werden nicht flüchtige Speicher (**Non-Volatile Semiconductor Memory**, NVSM) genannt. Diese Eigenschaft hatten zunächst Halbleiterschaltungen, in die die Informationen schon während des Herstellungsprozesses fest hinein geschrieben wurden. Speicher dieser Art werden als ROM (**Read Only Memory**) bezeichnet. Im genannten Fall maskenprogrammierter ROM.

Der weiterführende Ansatz war, einen programmierbaren nicht flüchtigen Halbleiterspeicher (**Programmable Read Only Memory**, PROM) herzustellen. Die Programmierung des PROM erfolgt nach dem Herstellungsprozess, wobei eine Reihe verschiedener Techniken zur Anwendung kommen. Diese basieren auf destruktiven Vorgängen, z.B. dem Durchbrennen dafür vorgesehener Nickelchrom- oder Polysilizium-Schmelzsicherungen [10]. Da eine derartige Programmierung irreversibel ist, kann eine einmal geschriebene Information nicht wieder gelöscht werden.

Die Weiterentwicklung der Halbleitertechnologie führte auf programmier- und löschbare nicht flüchtige Speicher (**Erasable Programmable Read Only Memory**, EPROM). EPROMs werden elektrisch programmiert; der Löschvorgang findet über die Bestrahlung mit ultravioletter (UV) Strahlung statt. Bei diesem Vorgang wird allerdings das gesamte Zell-Array gelöscht. Ein selektives Löschen einzelner Informationen ist nicht möglich.

Der aufwendige Löschvorgang mit UV-Strahlung, bei dem die UV-Strahlungsquelle jeweils an das Speichermodul herangeführt werden muss, führte letztendlich zur Entwicklung des elektrisch programmier- und löschbaren nicht flüchtigen Halbleiterspeichers (**Electrically Erasable Programmable Read Only Memory**, EEPROM). Für EEPROMs fanden über die Jahre unterschiedliche Konzepte Anwendung. Fast alle basieren auf der Ladungsspeicherung im Isolator eines Feldeffekttransistors (**Field Effect Transistor**, FET), wobei über die Änderung der Einsatzspannung die Speicherung eines Bits realisiert werden kann.

So wurde 1967 die MNOS-Zelle vorgestellt, die im wesentlichen wie ein MOS-Transistor aufgebaut ist. Zusätzlich wurde zwischen Metall-Gate und Oxid eine Nitridschicht eingebracht, in der die Ladungsspeicherung erfolgt. MNOS-Zellen weisen allerdings Nachteile in Bezug auf Ladungserhaltung (Retention) und Programmier-/Lösch-Zyklenfestigkeit (Endurance) gegenüber anderen EEPROM-Varianten auf. Ansätze, um die Retention von MNOS-Speichern zu verbessern, führten über SNOS-Speicher (**Silicon Nitride Oxide Semiconductor**) auf SONOS (**Silicon Oxide Nitride Oxide Semiconductor**) Zellen [11]. Bei SONOS-Zellen findet die Ladungsspeicherung wiederum in der Nitridschicht statt, die allerdings in dieser Ausführung von zwei

Oxidschichten begrenzt ist, die den Ladungsverlust verhindern. Moderne SONOS-Zell-Konzepte profitieren von den heutzutage qualitativ hochwertig herstellbaren ONO-Schichtstapeln (**O**xide **N**itride **O**xide).

Ein weiterer Ansatz zur Herstellung von NVSM ist das weit verbreitete Floating-Gate Konzept [12]. Ebenfalls 1967 wurde gezeigt, dass auf einem von zwei Oxidschichten eingefassten floatendem Metall-Gate die Ladungsspeicherung möglich ist. Das Floating-Gate besteht heutzutage meist aus einer Poly-Si-Schicht. Es existiert eine Vielzahl von EEPROM-Ausführungen, die mit der Bezeichnung Flash-Speicher zusammengefasst werden, und deren Ausführung je nach Hersteller und Einsatzgebiet variiert. Statt einem leitenden Floating-Gate werden zunehmend nicht leitende Schichten zur Ladungsspeicherung eingesetzt. Dadurch ist es möglich zwei Bits pro Zelle zu speichern, wobei die Bits jeweils in der Nähe der vertauschbaren Source- und Drain-Gebiete lokal gespeichert werden. Beim Auslesen wird der Zell-Transistor mit den beiden möglichen Stromrichtungen betrieben, wobei sich beide Bits einzeln auslesen lassen. Ein Beispiel einer solchen zwei Bit speichernden Zelle ist der NROM-Speicher [13], [14], der für die lokale Ladungsspeicherung eine Nitrid-Schicht besitzt. Für zukünftige NVSM gibt es eine ganze Reihe von Konzepten. Dem Flash-Speicher mit Floating-Gate ist wohl der Nano-Cluster-Speicher [15] am ähnlichsten. Bei ihm wird die Ladung auf separierten Nano-Kristalliten gespeichert, die z.B. aus Silizium oder Germanium bestehen können und elektrisch voneinander isoliert sind. Sie haben den Vorteil, dass bei einem Leckpfad in dem sie umgebenden Oxid nicht alle Ladung verloren geht. Darüber hinaus würden Nano-Cluster ebenfalls die Möglichkeit bieten, durch lokalisierte Speicherung eine Zweibit-Zelle zu realisieren.

Weitere nicht flüchtige Speicher-Konzepte beruhen auf magnetischer (MRAM) bzw. ferroelektrischer Speicherung (FRAM), andere realisieren die Speicherung über reversible Phasenwechsel bestimmter Materialien (PC-RAM) [16].

2.1.1 Aufbau und Funktionsweise von Flash EEPROM-Speichern

Der schematische Aufbau eines Floating-Gate-Speichertransistors ist in Abb. 2.1 gezeigt. Das obere Gate wird als Control-Gate (CG) bezeichnet. Das darunter liegende Gate ist das Floating-Gate (FG).

Das Floating-Gate ist vollständig von Oxid umgeben und besitzt keinen direkten Anschluss. Während das Control-Gate wie bei einem konventionellen MOSFET als ansteuerbares Gate fungiert, dient das Floating-Gate der Ladungsspeicherung. Je nach Ladungszustand des Floating-Gate werden Anteile der Control-Gate-Ladung abgeschirmt und so die Transferkennlinie des Speicher-MOSFET verschoben.

Die grundlegende Funktionsweise des FG-Speicher-Transistors wird durch das Kapazitätsmodell beschrieben [11], [17]. Dieses beschreibt die Abhängigkeit des FG-Potentials von den Spannungen an den anderen Anschlüssen des EEPROM-Speichers. Es beinhaltet somit die Beschreibung der Wechselwirkung zwischen FG-Ladung und CG-Spannung, den beiden Größen, die den Halbleiterladungszustand und damit die Kanalleitfähigkeit im Wesentlichen bestimmen. In Abb. 2.2 ist das zugehörige elektrische Modell eines FG Speichers schematisch dargestellt.

Die in die Beschreibung eingehenden Größen sind die Kapazität zwischen Floating-Gate und Control-Gate (C_{CG}), sowie die Kapazitäten zwischen FG und Source, FG und dem *Si*-Substrat (Bulk) bzw. FG und Drain (C_S , C_B bzw. C_D). Die Summe aus den genannten Kapazitäten wird als Gesamtkapazität $C_T = C_{CG} + C_S + C_B + C_D$

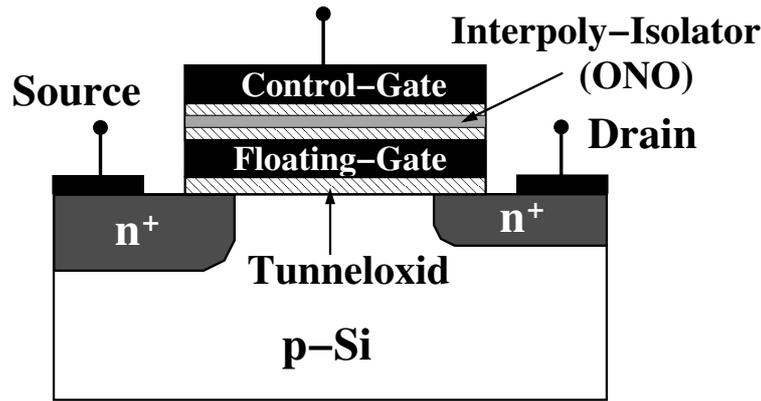


Abbildung 2.1: Schematischer Aufbau einer EEPROM-Zelle. Das Floating-Gate, auf dem die Ladungsspeicherung stattfindet, wird durch das Tunneloxid vom Bereich des Halbleiter-Substrates elektrisch getrennt. Durch das Tunneloxid wird die Ladung beim Programmieren und Löschen des Speichers transferiert. Zwischen Floating-Gate und Control-Gate befindet sich ein ONO-Schichtstapel, der als Interpoly-Isolator bezeichnet wird.

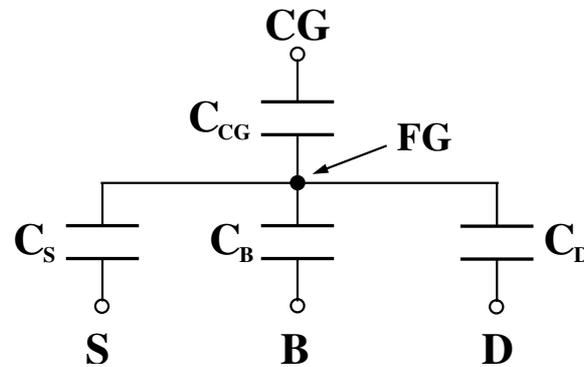


Abbildung 2.2: Elektrisches Modell eines Floating-Gate-Speichers (Kapazitätsmodell). Es beschreibt die Spannung am Floating-Gate in Abhängigkeit der Spannungen an den anderen Anschlüssen des EEPROM und der FG-Ladung.

bezeichnet.

In Gl. 2.1 ist die Floating-Gate-Spannung (V_{FG}) angegeben:

$$V_{FG} = \frac{C_{CG}}{C_T} V_{CG} + \frac{C_S}{C_T} V_S + \frac{C_B}{C_T} V_B + \frac{C_D}{C_T} V_D + \frac{Q_{FG}}{C_T}, \quad (2.1)$$

wobei des Weiteren die Spannungen am Control-Gate, an Source, Bulk und Drain (V_{CG} , V_S , V_B und V_D) sowie die Ladung auf dem Floating-Gate (Q_{FG}) eingehen.

Die Berechnung des Floating-Gate-Potentials in Abhängigkeit der Spannungen an den anderen Anschlüssen sowie der Ladung auf dem Floating-Gate mit Gl. 2.1 ermöglicht es nun, das Verhalten des Floating-Gate-Speichers in unterschiedlichen Betriebszuständen zu ermitteln.

Soll eine EEPROM-Zelle programmiert werden, wird Ladung durch einen Tunnelprozess auf das Floating-Gate gebracht. Da die Programmierung und das Löschen durch das untere Oxid geschieht, wird dieses im Allgemeinen und im Folgenden als Tunneloxid bezeichnet. Beim Programmieren werden die Kontakte Source, Bulk und Drain zusammen geerdet während eine positive Spannung am Control-Gate anliegt. Werden nun alle Spannungen in Bezug auf das Source-Potential angegeben, so vereinfacht sich

Gl. 2.1 in diesem Fall zu

$$V_{FG} = \frac{C_{CG}}{C_T} V_{CG} + \frac{Q_{FG}}{C_T}. \quad (2.2)$$

Die Konstante

$$\alpha_C = \frac{C_{CG}}{C_T} \quad (2.3)$$

wird ‘‘Control-Gate-Koppelfaktor‘‘ genannt. Sie spielt eine wichtige Rolle zur Beschreibung von Floating-Gate-Speichern. Der Control-Gate-Koppelfaktor gibt bei gelöschter Floating-Gate-Zelle, d.h. $Q_{FG} = 0$, den Anteil der Control-Gate-Spannung an, der über das Tunneloxid abfällt und somit dem Programmiervorgang zur Verfügung steht. Typische Werte für den Control-Gate-Koppelfaktor liegen im Bereich $\alpha_C \geq 0.6$, um ein möglichst effizientes Programmierverhalten zu erlangen. Dafür muss eine möglichst große Kapazität des Interpoly-Isolators vorliegen, was durch die Verwendung eines Isolators mit einer Dielektrizitätskonstanten, die größer ist als die von SiO_2 erreicht wird. Es wird typischerweise ein ONO-Schichtstapel, wie in Abb. 2.1 gezeigt, verwendet. Im Falle des gleichen Materials für Tunneloxid und Interpoly-Isolator und bei Werten $\alpha_C > 0.5$ wäre der Interpoly-Isolator dünner als das Tunneloxid und die Floating-Gate-Ladung könnte zum Control-Gate abfließen.

Es gilt die Definition, dass ein Floating-Gate-Speicher als programmiert bezeichnet wird, wenn sich eine negative Nettoladung und damit Elektronen auf dem Floating-Gate befinden [18]. Der gelöschte Zustand liegt folglich vor, wenn keine Elektronen auf dem Floating-Gate sind. Gleichbedeutend ist die Aussage, dass der hohe Wert der Einsatzspannung des Speichertransistors dem programmierten und der niedrige Einsatzspannungswert dem gelöschten Zustand entspricht (s. Abb. 2.3).

Die Einsatzspannung V_T ist die Spannung, die an das Control-Gate angelegt werden muss, damit ein leitender Kanal des Speichertransistors einsetzt. Die Einsatzspannung im gelöschten Zustand (V_{Tg}) und die Einsatzspannung im programmierten Zustand (V_{Tp}) kann mit Gl. 2.2 in folgender Form ausgedrückt werden:

$$V_{Tg} = V_T(Q_{FG} = 0) = \frac{1}{\alpha_C} V_{TFG}, \quad (2.4)$$

$$V_{Tp} = V_T(Q_{FG} < 0) = \frac{1}{\alpha_C} V_{TFG} - \frac{Q_{FG}}{C_{CG}}. \quad (2.5)$$

Die Floating-Gate-Einsatzspannung V_{TFG} definiert das Potential, das am Floating-Gate anliegen muss, damit der leitende Inversionskanal des Speichertransistors einsetzt. Werden Elektronen auf das Floating-Gate gebracht, so wird nach Gl. 2.5 eine größere Spannung am Control-Gate benötigt, um den Speichertransistor in einen leitenden Zustand zu bringen. Dieses ist in Abb. 2.3 gezeigt. Der Bereich, in dem sich die Einsatzspannung verschieben lässt, wird als V_T -Fenster bezeichnet. Die Größe des V_T -Fensters ist in Abb. 2.3 als ΔV_T eingezeichnet.

Im Betrieb des EEPROMs wird zum Auslesen des jeweiligen Speicherzustands eine fest vorgegebene ‘‘Auslesespannung‘‘ V_{read} am Control-Gate angelegt, wie in Abb. 2.3 zu sehen ist. Ist der Speichertransistor bei dieser Auslesespannung in einem leitenden Zustand, gilt die EEPROM-Zelle als programmiert, ist er in einem nicht leitenden Zustand, ist die Zelle gelöscht.

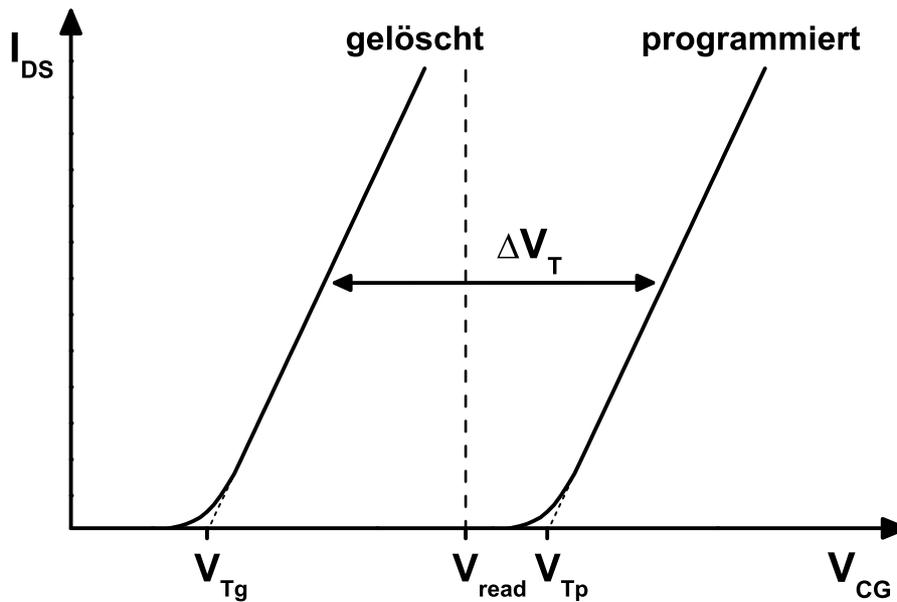


Abbildung 2.3: Die Transferkennlinien eines EEPROM-Zell-Transistors im programmierten und gelöschten Zustand. Die Einsatzspannung im gelöschten Zustand V_{Tg} wird bei einem ungeladenen Floating-Gate erhalten, während sich im programmierten Zustand mit zugehöriger Einsatzspannung V_{Tp} Elektronen auf dem Floating-Gate befinden.

Die maximale Größe des V_T -Fensters ist von den spezifischen Eigenschaften des verwendeten Tunneloxids und des Interpoly-Isolators abhängig, da das Programmieren des Floating-Gates ein selbst limitierender Vorgang ist. Dieses liegt daran, dass die beim Programmieren zunehmende (negative) Ladung auf dem Floating-Gate die elektrische Feldstärke im Tunneloxid erniedrigt, aber gleichzeitig die Feldstärke im Interpoly-Isolator erhöht. Demzufolge besteht ab einer bestimmten Floating-Gate-Ladung ein Gleichgewicht der Ströme, die auf das Floating-Gate und von diesem herunter fließen. Der Tunnelstrom durch das Tunneloxid ist dann gleich dem Strom durch den Interpoly-Isolator, es kommt keine Floating-Gate-Ladung mehr hinzu. Auf den Programmiervorgang wird exemplarisch im nächsten Unterabschnitt eingegangen.

2.1.1.1 Programmiervorgang eines EEPROM

Die Tunnelströme durch das Tunneloxid und den Interpoly-Isolator sollen in Abhängigkeit der Floating-Gate-Ladung im Folgenden näher betrachtet werden. Dafür wird ein Programmierzyklus mit den auftretenden Floating-Gate-Ladungen zeitabhängig berechnet.

Bei Tunneloxiden, wie sie für NVSM Anwendungen verwendet werden, ist das Fowler-Nordheim-Tunneln (FN-Tunneln) der vorherrschende Leitungsmechanismus. Der Einfachheit halber wird in der folgenden exemplarischen Betrachtung angenommen, dass sowohl im Tunneloxid als auch im Interpoly-Isolator FN-Tunneln der Leitungsmechanismus ist. Der FN-Tunnelstrom ist von der elektrischen Feldstärke \mathcal{E} im Isolator abhängig und ist gegeben durch [19] (vgl. Abschnitt 2.3.1):

$$I_{FN}(\mathcal{E}) = A_t A \mathcal{E}^2 \exp\left(-\frac{B_t}{\mathcal{E}}\right), \quad (2.6)$$

wobei A die Fläche des Tunneloxids ist. Die Größen A_t und B_t sind die Tunnelkonstanten. Beim Schreibvorgang wird, wie erwähnt, eine positive Spannung an das Control-Gate angelegt (vgl. Abb. 2.1), die einen Tunnelstrom vom Substrat in das Floating-Gate hervorruft. Gleichzeitig tunneln jedoch auch Elektronen vom Floating-Gate zum Control-Gate, sodass für die Floating-Gate-Ladung eine Bilanzgleichung aufgestellt werden muss. Im Folgenden werden das Tunneloxid als Isolator 1 und der Interpoly-Isolator als Isolator 2 bezeichnet. Zwischen den elektrischen Feldstärken in beiden Isolatoren besteht folgender Zusammenhang [20]:

$$\epsilon_1 \mathcal{E}_1 = \epsilon_2 \mathcal{E}_2 + Q_{FG}. \quad (2.7)$$

Dabei sind ϵ_1 und \mathcal{E}_1 die absolute Dielektrizitätskonstante und die elektrische Feldstärke im Tunneloxid während ϵ_2 und \mathcal{E}_2 die absolute Dielektrizitätskonstante und die elektrische Feldstärke im Interpoly-Isolator sind. Der gesamte Spannungsabfall zwischen Substrat und Control-Gate ist gegeben durch:

$$V_{CG} = V_1 + V_2 = d_1 \mathcal{E}_1 + d_2 \mathcal{E}_2, \quad (2.8)$$

wobei V_1 und V_2 die Spannungen sind, die über dem Tunneloxid und dem Interpoly-Isolator mit den Dicken d_1 und d_2 abfallen. Die Tunnelströme durch das Tunneloxid bzw. den Interpoly-Isolator werden als $I_1(\mathcal{E}_1)$ bzw. $I_2(\mathcal{E}_2)$ bezeichnet, und werden als FN-Tunnelströme angenommen. Die Floating-Gate-Ladung wird durch die Bilanzgleichung

$$Q_{FG}(t) = - \int_0^t I_1(\mathcal{E}_1, t') - I_2(\mathcal{E}_2, t') dt' \quad (2.9)$$

beschrieben, wenn sich zum Zeitpunkt $t = 0$ keine Ladung auf dem Floating-Gate befindet. Ein typischer Programmiervorgang einer EEPROM-Zelle dauert einige Millisekunden. Dabei wird zunächst eine Spannungsrampe gefahren, um die maximale Stromdichte durch das Tunneloxid zu begrenzen [21] und die Oxidschädigung zu verringern [22]. Danach wird die Spannung noch eine Zeit zum weiteren Programmieren konstant gehalten. Für ein im Folgenden angenommenes Tunneloxid mit einer Dicke von $d_{ox} = 8.5 \text{ nm}$ wurde folgender zeitlicher Programmierablauf für die Berechnung vorausgesetzt:

$$V_{CG}(t) = \begin{cases} 175 \frac{V}{ms} \cdot t & t \leq 0.1 \text{ ms} \\ 17.5 \text{ V} & t > 0.1 \text{ ms} . \end{cases} \quad (2.10)$$

Für die Spannung über dem Tunneloxid ergibt sich die nach Gl. 2.2

$$V_1(t) = \alpha_C V_{CG}(t) + \frac{\alpha_C}{C_{CG}} Q_{FG}(t). \quad (2.11)$$

Durch zeitliche Ableitung von Gl. 2.11 erhält man eine Differenzialgleichung 1. Ordnung für $V_1(t)$, die stückweise für die Zeitintervalle $t \leq 0.1 \text{ ms}$ und $t > 0.1 \text{ ms}$ numerisch gelöst werden kann. Sie hat die Form:

$$\frac{dV_1(t)}{dt} = \alpha_C \frac{dV_{CG}(t)}{dt} - \frac{\alpha_C}{C_{CG}} \left[I_1 \left(\frac{V_1(t)}{d_1} \right) - I_2 \left(\frac{V_{CG}(t) - V_1(t)}{d_2} \right) \right]. \quad (2.12)$$

Diese Gleichung wurde für den Fall eines Control-Gate-Koppelfaktors $\alpha_C = 0.6$ und der Dielektrizitätskonstanten $\epsilon_2 = 6 \epsilon_0$ des Interpoly-Isolators für beide Zeitbereiche

nach Gl. 2.10 numerisch gelöst¹. Für den Isolator 1 wurde reines SiO_2 angenommen. Durch diese Angaben ist die Dicke des Interpoly-Isolators bereits festgelegt.

Das Ergebnis der Berechnung ist in Abb. 2.4 abgebildet, wo neben dem zeitlichen Verlauf der Control-Gate-Spannung $V_{CG}(t)$ und dem Verlauf von $\alpha_C V_{CG}(t)$ der berechnete Verlauf der Spannung über dem Tunneloxid $V_1(t)$ zu sehen ist. Darüber hinaus sind die Stromdichten durch das Tunneloxid $J_1(t) = I_1(t)/A$ und durch den Interpoly-Isolator $J_2(t) = I_2(t)/A$ eingezeichnet.

Es wird deutlich, dass der Strom, der aus dem Floating-Gate wieder herausfließt (I_2), bereits nach $500 \mu\text{s}$ in der Größenordnung des Stroms I_1 liegt, der das Floating-Gate belädt. Demzufolge ist der Programmiervorgang nach $500 \mu\text{s}$, was die speicherbare Ladung betrifft, im Wesentlichen abgeschlossen. Die Ladung, die bis zum Ende einer typischen Gesamtprogrammierzzeit von 2 ms noch hinzukommt, spielt für die Programmierung nur eine geringe Rolle. Dennoch wird die Programmierzzeit in dieser Größenordnung gewählt, um eine sichere Programmierung zu garantieren.

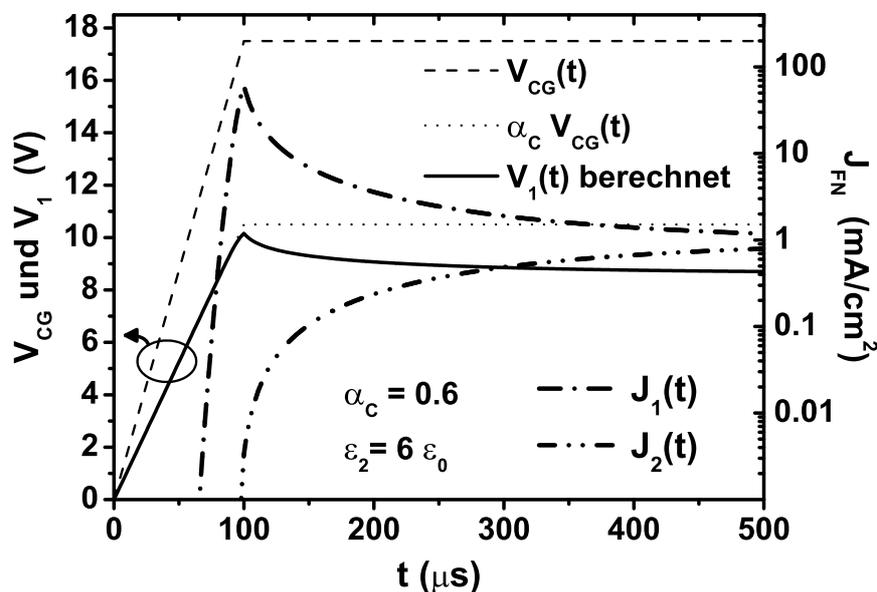


Abbildung 2.4: Spannungsabfall über dem Tunneloxid sowie die Stromdichten durch das Tunneloxid ($J_1(t)$) und durch den Interpoly-Isolator ($J_2(t)$) beim Programmiervorgang eines EEPROM. Es wird deutlich, dass bereits nach $500 \mu\text{s}$ etwa genauso viel Strom aus dem Floating-Gate heraus- wie hineintunnelt.

Aus Gl. 2.9 folgt die auf dem FG gespeicherte Ladung Q_{FG} , welche nach Gl. 2.5 eine Verschiebung der Einsatzspannung des Zell-Transistors um

$$\Delta V_T = \frac{d_2}{\epsilon_2} Q_{FG}. \quad (2.13)$$

bewirkt.

2.1.2 Degradationseffekte und Fehlermechanismen in Flash EEPROMs

Der Ladungstransfer durch das Tunneloxid zum Programmieren und Löschen der EEPROM-Zellen verursacht Schädigungen des Isolators. Diese treten sowohl auf,

¹Hierfür wurde das Programm Maple von Maplesoft verwendet.

wenn ein Programmiervorgang mit Hot-Carrier-Injection oder FN-Tunneln durchgeführt wird, als auch bei einem Löschvorgang mit Hilfe eines Tunnelmechanismus. Die Schädigungen treten in Form von strukturellen Veränderungen des Oxids wie gebrochenen chemischen Bindungen auf und führen zu Haftstellen (Trap²-Zuständen) oder Ladungen in unterschiedlichen Bereichen des Oxids. Die Mikrostruktur der Oxid-Traps in unterschiedlichen Bereichen des Isolators wird in Abschnitt 2.3 noch ausführlich behandelt.

Die im Oxid entstehenden Ladungen beeinflussen die Programmier- und Löscharbeit in ähnlicher Weise wie die Floating-Gate-Ladungen den Strom durch den gesamten Floating-Gate-Schichtstapel, der im letzten Abschnitt beschrieben wurde. So verringern negative Ladungen im Oxid die Anzahl der beim Programmieren bzw. Löschen durch das Oxid transferierten Elektronen, da sich die Tunnelbarriere erhöht. Positive Ladungen im Oxid begünstigen hingegen den Ladungstransfer [23].

In Abb. 2.5 ist der Verlauf der Einsatzspannungen im programmierten (V_{Tp}) und im gelöschten Zustand (V_{Tg}) in Abhängigkeit der Anzahl der Programmier-/Löschvorgänge schematisch dargestellt (vgl. Abb. 2.3).

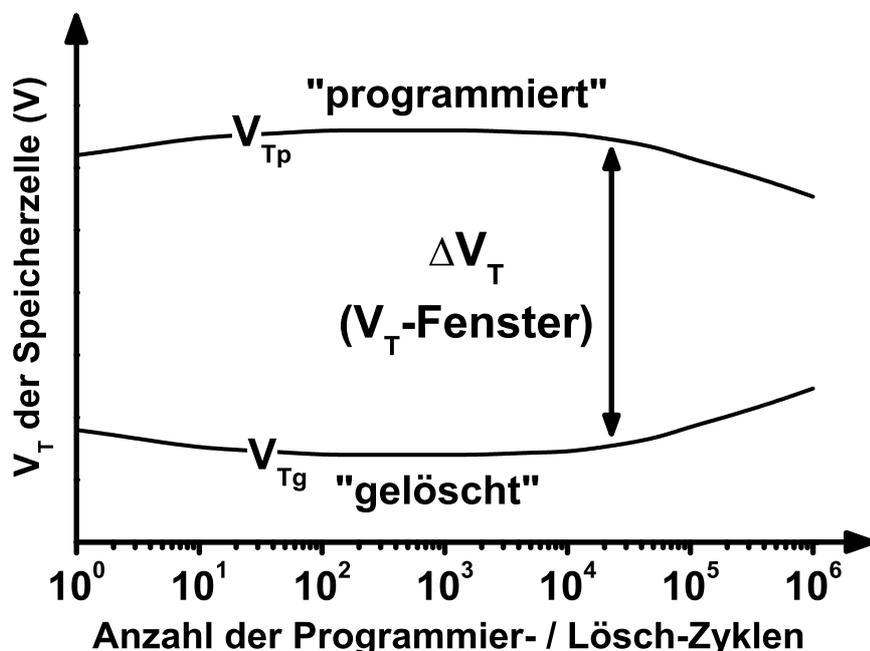


Abbildung 2.5: Schematische Darstellung der programmierten und gelöschten Einsatzspannungen einer Flash-Zelle in Abhängigkeit der Anzahl der Programmier-/Lösch-Zyklen.

Es wird deutlich, dass die Größe des V_T -Fensters (ΔV_T) im Bereich geringer Programmier-/Lösch-Zyklen ansteigt und im Bereich zwischen 10^4 und 10^5 Programmier-/Lösch-Zyklen kleiner zu werden beginnt und sich danach weiter verringert [24]. Der Verlauf des V_T -Fensters gibt Auskunft über die Zuverlässigkeit bezüglich der durchführbaren Anzahl von Programmier- und Löschvorgängen einer Flash-Zelle (Endurance). Der in Abb. 2.5 gezeigte charakteristische Verlauf beruht auf dem Einbau positiver Ladungen bei niedrigem Stresszustand des Oxids, während bei hohen Stresszuständen die negativen Ladungen im Oxid überwiegen [25], [26], was letztendlich zum Schließen des V_T -Fensters führt [27].

²Trap ist der englische Ausdruck für eine Haftstelle.

Ein weiteres wesentliches Zuverlässigkeitskriterium von Flash-Speichern ist die zeitliche Dauer der sicheren Ladungsspeicherung (Retention-Time). Die Retention-Time sagt aus, wie lange eine gespeicherte Information zuverlässig ausgelesen werden kann. Der zeitliche Verlauf der Einsatzspannung einer programmierten Speicher-Zelle V_{Tp} ist in Abb. 2.6 schematisch dargestellt. Der programmierte Zustand der Zelle kann nur dann sicher ausgelesen werden, wenn die Einsatzspannung der Zelle nicht unter einen spezifischen Wert gefallen ist (Auslesegrenze in Abb. 2.6). Diese Auslesegrenze entspricht einem tolerierbaren Verlust von etwa 10% der auf dem Floating-Gate befindlichen Ladung. Da für Produkte mit integriertem nicht flüchtigen Speicher eine fehlerfreie Funktion über einen Zeitraum von 10 Jahren garantiert werden muss, darf der Floating-Gate-Ladungsverlust nur so gering sein, dass die Auslesegrenze in diesem Zeitraum nicht unterschritten wird.

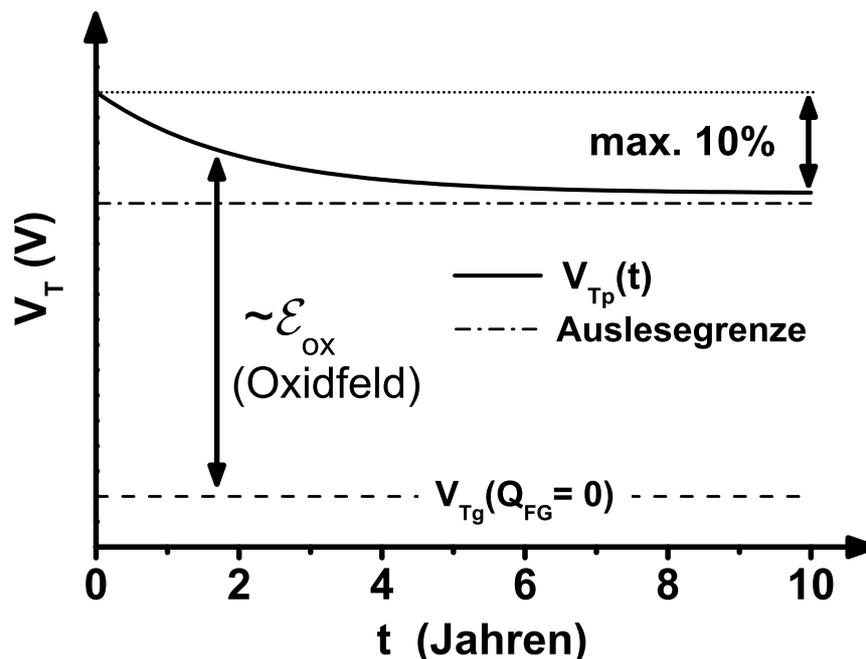


Abbildung 2.6: Die Retention-Time von EEPROM-Speichern gibt an, wie lange eine gespeicherte Information zuverlässig ausgelesen werden kann. Für aktuelle Flash-Speicher muss eine Ladungserhaltung über 10 Jahre garantiert werden. In diesem Zeitraum dürfen die programmierten Speicher-Zellen maximal 10% der Floating-Gate-Ladung verlieren.

Für eine Flash-Zelle, hergestellt in einer $0.4 \mu m$ Technologie, lässt sich für den tolerierbaren Ladungsverlust innerhalb von 10 Jahren folgende Abschätzung durchführen [11]: Die Gate-Kapazität einer solchen Zelle beträgt etwa $1 fF$ und im Floating-Gate befinden sich im programmierten Zustand etwa 10 000 Elektronen. Dies bedeutet, dass vom Floating-Gate pro Woche weniger als zwei Elektronen verloren gehen dürfen, um die geforderte fehlerfreie Funktionsfähigkeit des Produktes zu garantieren.

Darüber hinaus gibt es noch einige Fehlermechanismen, die die zuverlässige Funktion von Flash-Zellen behindern. Diese sollen im Folgenden vorgestellt werden. Die beschriebenen Fehler treten insbesondere in Zellenfeldern auf, da man es dort mit einer großen Anzahl von Einzelzellen zu tun hat. Dieses beruht darauf, dass diese Arten

von Fehlern nur mit einer sehr geringen Wahrscheinlichkeit auftreten und demnach erst bei der Verwendung vieler Einzelzellen sichtbar werden.

2.1.2.1 Der “Eratic-Erase“-Fehlermechanismus

Beim “Eratic-Erase“-Fehlermechanismus handelt es sich um das statistisch auftretende fehlerhafte Löschen einzelner Zellen in einem Zell-Array [28]. Dabei liegen die Werte der Einsatzspannungen der betroffenen Zellen unter dem Wert des Zustands, bei dem sich keine Elektronen auf dem Floating-Gate befinden. Somit liegt eine über das normale Maß hinausgehende Löschung (Over-Erase) vor, die durch positive Ladungen im Isolator hervorgerufen wird. Darüber hinaus sind die Einsatzspannungen dieser Zellen nicht stabil und ändern sich unvorhersehbar zwischen zwei oder mehreren festen Werten [29]. Außerdem ändert sich das Verhalten der einzelnen Zellen zwischen einem normalen Löschverhalten und dem fehlerhaften Eratic-Erase-Verhalten, wenn man die Zelle vielfach programmiert und löscht.

2.1.2.2 Der “Moving-Bit“-Fehlermechanismus

Der “Moving-Bit“-Fehlermechanismus [30] wird auch als “Abnormal Charge Loss“ [31] oder “Anomalous Low Temperature Leakage“ [32] bezeichnet und wird ebenfalls in [33–35] behandelt.

Bei diesem Fehlermechanismus handelt es sich um eine starke Verringerung der Einsatzspannung einzelner programmierter Zellen. Dieser Fehler ist wiederum ein statistisch auftretender Effekt und deshalb nur in großen Zellenfeldern zu beobachten. Dabei verlieren die programmierten Zellen, die das Moving-Bit-Phänomen zeigen, mit deutlich erhöhter Rate die Ladung vom Floating-Gate. Das führt letztendlich dazu, dass die betroffenen Zellen nicht mehr als programmiert, sondern als gelöscht ausgelesen werden.

Es wurde berichtet, dass der Moving-Bit-Fehlermechanismus bei Raumtemperatur zu beobachten ist, aber bereits bei Erhöhung der Temperatur auf $T = 125^{\circ}\text{C}$ verschwindet³ [31, 36]. Daher auch der Hinweis auf tiefe Temperaturen in der Namensgebung.

In letzter Zeit sind theoretische Ansätze zur Klärung des Ladungsverlust- bzw. Leckstrommechanismus, der zu Moving-Bits führt, vorgestellt worden [37]. Dabei hat sich herausgestellt, dass ein Leckpfad durch eine geeignete räumliche Anordnung von Trap-Zuständen im Oxid gebildet wird. Die Wahrscheinlichkeit für das Auftreten eines Leckpfades kann dabei mit dem “Percolation Model“ [38] beschrieben werden (s. Abschnitt 2.3.4), bei dem von einer statistischen Entstehung von Trap-Zuständen im Oxidvolumen ausgegangen wird [39, 40].

Die vorangegangene Erörterung der Tunneloxid-Degradationseffekte und die damit verbundenen Fehlermechanismen machen deutlich, dass den im Oxid entstehenden Trap-Zuständen eine entscheidende Rolle hinsichtlich der auftretenden Probleme zukommt. Damit bekommt die Untersuchung dieser Trap-Zustände eine besondere Wichtigkeit.

³Ergebnisse aus dieser Arbeit, die die starke Verringerung der Moving-Bit-Rate bei erhöhten Temperaturen erklären können, sind in Anhang C.2 dargestellt.

2.1.3 Aufbau und Funktionsweise von Nano-Cluster-Speichern

Der Querschnitt eines Nano-Cluster-Speichers ist in Abb. 2.7 dargestellt. Er unterscheidet sich von einem FG EEPROM-Speicher dadurch, dass kein durchgehendes Floating-Gate existiert, sondern dass es durch eine große Anzahl von Nano-Clustern ersetzt ist [15]. Daraus resultiert der Vorteil, dass sich bei einem lokalen Leckpfad im Isolator nur ein einzelner Nano-Cluster entlädt und nicht das ganze Floating-Gate seine Ladung verliert. Außerdem bietet das Nano-Cluster-Konzept die Möglichkeit, flüchtige und nicht flüchtige Speicher zu realisieren, indem der Tunnelabstand zum Substrat variiert wird [41]. Die Beladung der Nano-Cluster erfolgt über direktes Tunneln⁴ [42]. Es wurde gezeigt, dass der Cluster-Abstand zum Substrat etwa 4 nm betragen muss, um eine nicht flüchtige Speicherung zu realisieren [43]. Der gleiche Abstand gilt für die Nano-Cluster untereinander, damit kein lateraler Ladungsaustausch stattfindet, der den Vorteil der Ladungsspeicherung in separaten Clustern zunichte machen würde. In der prinzipiellen Funktionsweise besteht darüber hinaus aber kein wesentlicher Unterschied zu EEPROM-Speichern mit durchgehendem Floating-Gate. Es wurde jedoch gezeigt, dass in einer Nano-Cluster-Speicherzelle zwei Bits gespeichert werden können [44], wie z.B. in NROM-Speicherzellen.

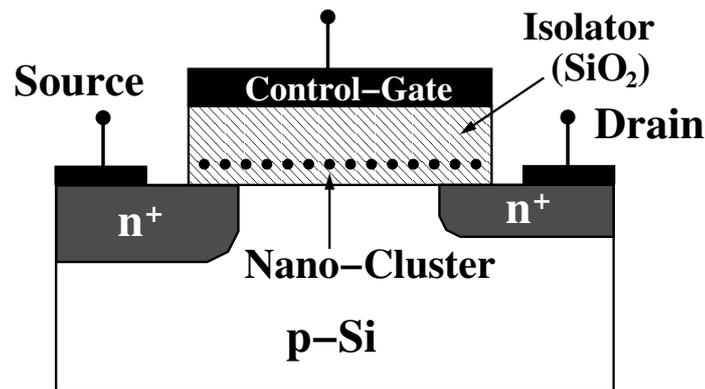


Abbildung 2.7: Schematischer Aufbau eines nicht flüchtigen Speichers mit Nano-Clustern. Das durchgehende Floating-Gate einer EEPROM-Zelle ist durch eine große Anzahl voneinander isolierter Nano-Cluster ersetzt. Dadurch geht bei einem lokalen Leckpfad im unteren begrenzenden Isolator nicht die gesamte gespeicherte Ladung verloren.

Zur Herstellung der Nano-Cluster gibt es eine ganze Reihe unterschiedlicher Ansätze [45], die von CVD-Abscheidung über MBE-Techniken bis zur Implantation des Cluster-Materials in den Isolator reicht. Die Speicherwirkung nach Implantation von *Si*-Ionen in *SiO₂* konnte nachgewiesen werden [46]. Weitere Untersuchungen beschäftigen sich mit der Entstehung von Nano-Cluster Bändern, die durch Temperung in einem festen Abstand zum Substrat entstehen [47]. Silizium und Germanium sind die beiden Materialien, die am häufigsten zur Erzeugung von Nano-Clustern verwendet werden. Darüber hinaus werden aber auch Metall-Nano-Cluster untersucht [48]. In Bezug auf Zyklenfestigkeit und Speicherzeit haben sich Nano-Cluster-Speicher als aussichtsreiche Kandidaten für NVSM-Anwendungen erwiesen [49].

⁴Aus Abschnitt 2.1.1.1 folgt, dass keine Beladung von Clustern, die komplett von *SiO₂* umgeben sind, durch reines Fowler-Nordheim Tunneln stattfinden kann, da bei ungeladenen Clustern bereits die gleiche elektrische Feldstärke im Oxidbereich unter und über den Clustern vorliegt.

2.2 Die MIS-Diode

Die MIS- (Metal Insulator Semiconductor) Diode ist eine Teilstruktur des Schichtstapels, der zur Realisierung von Floating-Gate- und Nano-Cluster-Speichern verwendet wird. Sie besteht aus der Elektrode, für die Metall, aber sehr häufig auch aus Poly-*Si* verwendet wird, einem Isolator sowie dem Silizium Substrat.

Bei Verwendung von Siliziumdioxid als Isolatormaterial wird der entsprechende Schichtstapel als MOS-Diode bezeichnet, die zur Untersuchung der Eigenschaften von Oxiden von besonderem Interesse ist. Eine typische MOS-Struktur ist in Abb. 2.8 dargestellt, wobei die Ähnlichkeit als Teil der in Abb. 2.1 dargestellten EEPROM-Zelle deutlich wird.

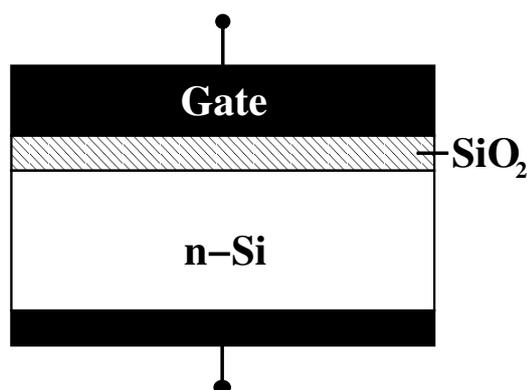


Abbildung 2.8: Die Zwei-Terminal MOS-Struktur besteht aus der folgenden Schichtfolge: Gate aus Metall oder Poly-*Si*, Isolator (z.B. SiO_2) und Halbleiter-Substrat (hier *n-Si*). Auf der Rückseite bildet z.B. eine weitere Metall-Schicht den Rückkontakt zum Substrat.

Der Vorteil der Verwendung einer MIS-Struktur zur Oxidcharakterisierung besteht darin, dass die Tunneloxid-Degradation zum großen Teil an MIS- bzw. MOS-Dioden untersucht werden kann, ohne dass eine gesamte EEPROM-Struktur hergestellt werden muss. Außerdem kann die Gate-Fläche der MIS-Struktur größer als bei der tatsächlichen EEPROM-Zelle gewählt werden, was die Durchführung bestimmter Messmethoden, wie Kapazitäts-Spannungs- oder transienter Oxidstrom-Messungen, vereinfacht oder erst ermöglicht.

Grundlage aller dieser Messmethoden ist ein detailliertes Verständnis der elektrischen Eigenschaften der MIS-Struktur. Ein wichtiger Teil dieser Eigenschaften begründet sich auf der Bandstruktur der MIS-Diode, die im Folgenden behandelt wird.

2.2.1 Die Bandstruktur der MIS-Diode

Die drei unterschiedlichen Materialien, die die MIS-Struktur bilden, besitzen jeweils eine charakteristische Struktur ihrer Energiebänder (Bandstruktur) [50]. In Abb. 2.9 ist das Bänderdiagramm der gesamten MIS-Diode für ein n-dotiertes Substrat dargestellt⁵, das sich ergibt, wenn die drei Materialien in Kontakt gebracht werden. Der

⁵Die dargestellte n-Substratdotierung entspricht dem in dieser Arbeit überwiegend untersuchten Dotierungstyp.

Verlauf der Unterkante des Leitungsbandes (E_L) sowie der Oberkante des Valenzbandes (E_V) ist in Abb. 2.9(a) für den Fall gezeigt, dass keine Spannung zwischen Gate und Substrat anliegt ($V_g = 0$). Im Folgenden wird vorausgesetzt, dass das Gate-Material aus entartet n^+ -dotiertem Poly-*Si* besteht, wobei zunächst Verarmungseffekte im Poly-*Si* vernachlässigt werden. Das Valenzband des Poly-*Si* ist in Abb. 2.9 gestrichelt gezeichnet.

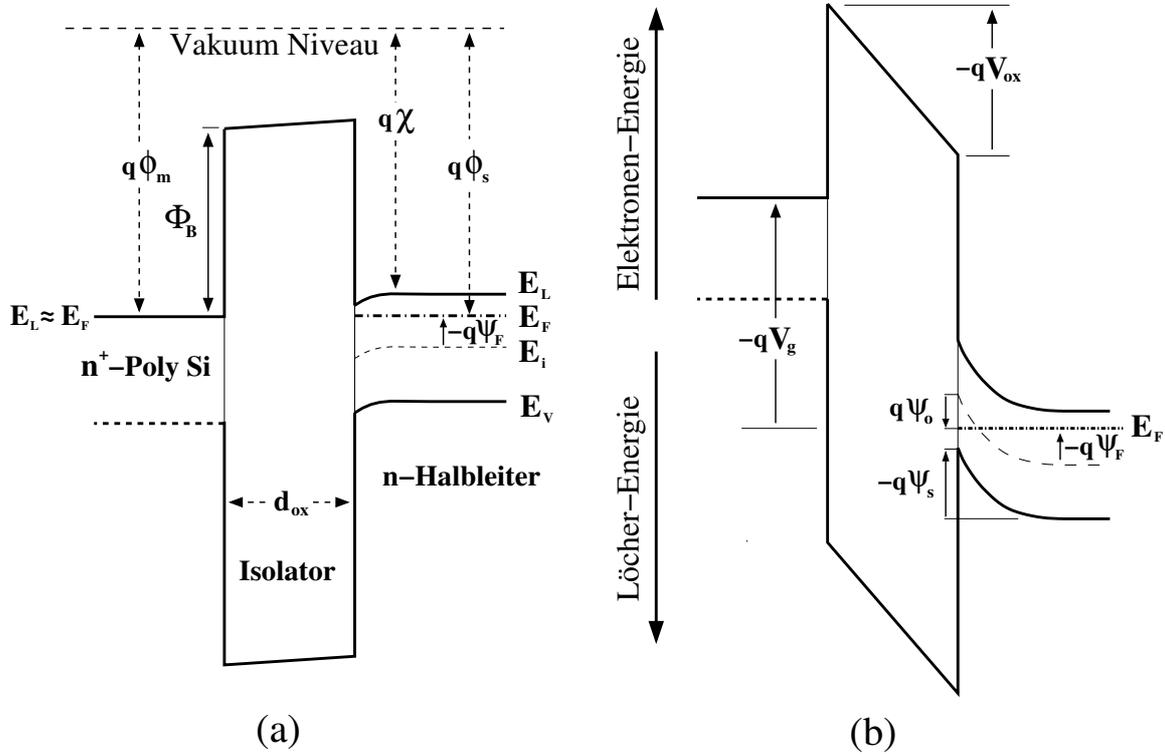


Abbildung 2.9: Bänderdiagramme einer MOS-Struktur mit n -dotiertem Substrat und n^+ -Poly-*Si*-Gate. Ohne eine von außen angelegte Spannung (a), und mit einer negativen Gate-Spannung V_g (b).

Des Weiteren sind der Verlauf des intrinsischen Niveaus (E_i) sowie die Position der Fermi- bzw. Quasi-Fermi-Energie (E_F) gezeigt. Außerdem sind die Austrittsarbeit im Poly-*Si* ($q\phi_m$), die Austrittsarbeit im Halbleiter ($q\phi_s$) sowie die Elektronenaffinität ($q\chi$) eingezeichnet. Die Größe Φ_B ist die Barrierenhöhe zwischen *Si* und *SiO₂* und ψ_F ist das Fermi-Potential im Volumen des Halbleiters. In Abb. 2.9(a) ist zu erkennen, dass ohne eine von außen angelegte Spannung bereits eine Bandverbiegung und ein Spannungsabfall über dem Oxid existiert. Dieses liegt an der Austrittsarbeitendifferenz $q\phi_{ms}$ zwischen n^+ -dotiertem Poly-*Si* und n -dotiertem *Si*, die sich über

$$q\phi_{ms} = q(\phi_m - \phi_s) = q\phi_m - \left(q\chi + \frac{E_g}{2} + q\psi_F \right) \quad (2.14)$$

berechnen lässt. In Abb. 2.9(b) ist das Bandschema für den Fall einer negativen Gate-Spannung ($V_g < 0$) gezeigt. Das Fermi-Potential ψ_F kann mit dem Oberflächen-Fermi-Potential ψ_o , das die Differenz zwischen Quasi-Fermi-Energie und intrinsischem Niveau an der *Si*-Oberfläche angibt, über

$$\psi_F = \psi_s + \psi_o \quad (2.15)$$

mit dem Oberflächenpotential ψ_s in Relation gesetzt werden.

Es ist auch gezeigt, in welcher Richtung die Energie für Elektronen bzw. Löcher gezählt wird, wobei die Elektronen-Energie in den Bandschemata nach oben gezählt wird. Aus dieser Definition ergeben sich die Vorzeichen der restlichen Größen. Die in Abb. 2.9(b) gezeigte Verbiegung der Bänder nach oben entspricht einem negativen Wert der Bandverbiegung ψ_s . Die Werte von V_g , der Oxidspannung V_{ox} sowie ψ_F sind im gezeigten Fall (Abb. 2.9(b)) negativ, wohingegen ψ_o positiv ist.

Die Anzahl der Elektronen und Löcher im Halbleiter ist durch die Lage des Fermi-Niveaus bzw. des Quasi-Fermi-Niveaus in der Nähe der $Si-SiO_2$ -Grenzfläche gegeben. In der Nähe der $Si-SiO_2$ -Grenzfläche lässt sich demnach die Art der vorherrschenden Ladungsträger durch Anlegen einer geeigneten Gate-Spannung bestimmen. Diese Gate-Spannungsbereiche werden als Akkumulation, Verarmung und Inversion bezeichnet [19, 51].

Im vorliegenden Fall einer n -Dotierung ist der Halbleiter im Bereich positiver Gate-Spannungen in Akkumulation, wobei sich eine Anreicherungsschicht von Elektronen unter dem Gate-Isolator bildet. Bei deutlich negativen Gate-Spannungen, wie in Abb. 2.9(b) gezeigt, befindet sich unter dem Oxid eine Inversionsschicht aus Löchern (vgl. [20, 52]). Die Ladungsträgerdichten für Elektronen (n_s) und Löcher (p_s) an der Si -Oberfläche sind durch

$$n_s = n_i e^{q(\psi_s - \psi_F)/kT}, \quad (2.16)$$

$$p_s = n_i e^{q(\psi_F - \psi_s)/kT} \quad (2.17)$$

gegeben, wobei n_i die intrinsische Ladungsträgerdichte ist.

2.3 Das Tunneloxid

Der typische Dickenbereich für Tunneloxide bei NVSM-Anwendungen liegt zwischen etwa 8 nm und 15 nm , je nach verwendeter Technologie und Einsatzbereich. Das "Downscaling" der Tunneloxidicke ist limitiert, da der Leckstrom mit der Verringerung der Oxiddicke ansteigt [27]. Tunneloxidicken unterhalb von 8 nm erweisen sich im Hinblick auf die Ladungserhaltung in der Speicher-Zelle bereits als problematisch [5, 6]. Damit unterscheiden sich Tunneloxide in der Dicke deutlich von ultradünnen Gate-Oxiden, die in MOSFETs für Logik Anwendungen verwendet werden. Die ultradünnen Gate-Oxide liegen in einem Dickenbereich zwischen 1.5 nm und 4 nm [53, 54]. Die Dickenbestimmung dieser ultradünnen Oxide ist aufgrund der hohen Leckströme deutlich schwieriger als für Oxiddicken, die für Tunneloxide verwendet werden [55].

2.3.1 Leitungsmechanismen in Siliziumdioxid

Der Stromtransport durch Siliziumdioxid basiert auf quantenmechanischem Tunneln, wobei die Potentialbarriere des Isolatormaterials durchtunnelt wird und somit ein Ladungsträger durch das SiO_2 gelangt. Die grundlegenden Tunnelmechanismen im SiO_2 sind direktes Tunneln und Fowler-Nordheim-Tunneln, die nachfolgend beschrieben werden.

Ein weitere Mechanismus, der zu einem Ladungstransport durch Isolator-Schichten führen kann, ist die thermische Anregung (Schottky-Emission), wobei die Elektronen

in das Leitungsband des Isolators angehoben werden [20, 56]. Darüber hinaus gibt es noch Poole-Frenkel-Emission, wobei ein Tunnelvorgang über ein Trap-Niveau mit anschließender E-Feld beschleunigter thermischer Anregung ins Isolatorleitungsband für den Ladungstransport sorgt [57, 58].

Schottky-Emission ist aufgrund der hohen Potentialbarriere zwischen Silizium und SiO_2 ($\Phi_B = 3.15 \text{ eV}$) beim Siliziumdioxid-Isolatorsystem nicht zu beobachten⁶.

Im Gegensatz zu Silizium-Nitrid (Si_3N_4) findet Poole-Frenkel-Emission höchstens in massiv geschädigten Oxiden (SiO_2) statt. In Nitriden wird Poole-Frenkel als ein typischer Leitungsmechanismus beschrieben [60].

2.3.1.1 Direktes Tunneln

Direktes Tunneln tritt in dünnen Isolatoren mit Oxiddicken $d_{ox} \lesssim 4 \text{ nm}$ auf [61]. Für die Spannungs- bzw. E-Feld-Abhängigkeit von direktem Tunneln wurde in [62] ein analytischer Ausdruck angegeben und eine Ableitung der Tunnelgleichung ergibt den Ausdruck [63]:

$$I_{dir}(\mathcal{E}_{ox}) = \frac{A A_t \mathcal{E}_{ox}^2}{(1 - D(\mathcal{E}_{ox}))^2} \cdot \exp\left(-\frac{B_t}{\mathcal{E}_{ox}} (1 - D^3(\mathcal{E}_{ox}))\right) \cdot \left[1 - \exp\left(-\frac{3 B_t E_F}{2 \mathcal{E}_{ox} \Phi_B} (1 - D(\mathcal{E}_{ox}))\right)\right], \quad (2.18)$$

wobei die E-Feld abhängige Variable $D(\mathcal{E}_{ox})$ folgendermaßen definiert ist:

$$D(\mathcal{E}_{ox}) := \sqrt{1 - \frac{q \mathcal{E}_{ox} d_{ox}}{\Phi_B}}. \quad (2.19)$$

Die Konstanten

$$A_t = \frac{q^3 \frac{m_e}{m^*}}{8\pi h \Phi_B} = 1.54 \cdot 10^{-6} \frac{m_e}{m^* \Phi_B} \left[\frac{A}{V^2} \right], \quad (2.20)$$

$$B_t = \frac{8\pi \sqrt{2m^* \Phi_B^3}}{3 q h} = 6.83 \cdot 10^9 \sqrt{\frac{m^*}{m_e}} \Phi_B^3 \left[\frac{V}{m} \right] \quad (2.21)$$

sind im Wesentlichen von der Barrierenhöhe Φ_B und der effektiven Elektronenmasse im Oxid m^* abhängig. Die Größe m_e ist die Masse eines Elektrons.

In Abb. 2.10(a) ist das Bänderdiagramm für direktes Tunneln schematisch gezeigt. Das wesentliche Kriterium für direktes Tunneln ist, dass die Tunneldistanz der Oxiddicke entspricht und diese mit einem einzigen Tunnelvorgang durchquert wird (vgl. Abb. 2.10(a)). Bei Erhöhung der Oxidspannung ändert sich die Form der trapezförmigen Barriere derart, dass es zu einer Stromerhöhung kommt.

2.3.1.2 Fowler-Nordheim-Tunneln

Bei dickeren Oxiden ($d_{ox} \gtrsim 4 \text{ nm}$) [61] ist das Fowler-Nordheim-Tunneln [64, 65] (FN-Tunneln) der vorherrschende Mechanismus. Der FN-Tunnelstrom ergibt sich nach [63, 66] zu:

$$I_{FN}(\mathcal{E}_{ox}) = A A_t \mathcal{E}_{ox}^2 \exp\left(-\frac{B_t}{\mathcal{E}_{ox}}\right). \quad (2.22)$$

⁶Bei einer Temperatur von 11600 K erhält ein Elektron eine thermische Energie von 1 eV [59].

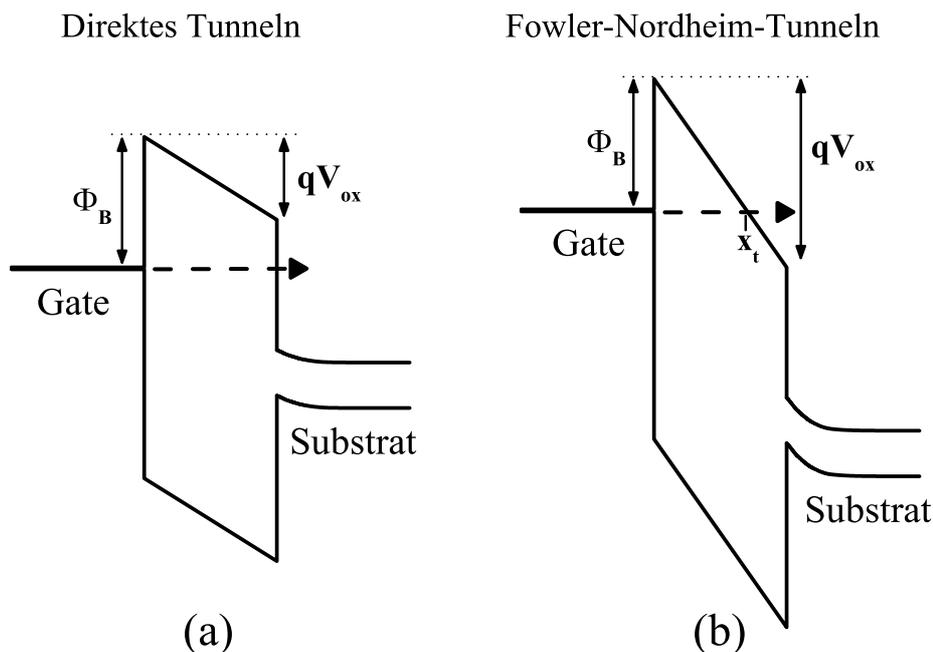


Abbildung 2.10: Direktes Tunneln (a) und Fowler-Nordheim-Tunneln (b) in Siliziumdioxid oder anderen Isolatoren. Beim direkten Tunneln wird das Oxid in seiner gesamten Dicke durchquert. Beim FN-Tunnel hingegen ist das Oxid-Leitungsband so weit verkippt, dass die Ladungsträger nicht die gesamte Oxiddicke, sondern nur eine Tunnelstrecke $x_t < d_{ox}$ durchqueren müssen.

Die Tunnelkonstanten A_t und B_t sind dieselben wie für direktes Tunneln und durch Gl. 2.20 und Gl. 2.21 gegeben.

Der Bandverlauf für FN-Tunneln ist in Abb. 2.10(b) schematisch dargestellt. Der wesentliche Unterschied zum direkten Tunneln besteht darin, dass die Elektronen durch die große Verkipfung des Oxid-Leitungsbandes nicht mehr die gesamte Isolatordicke durchtunneln, sondern bereits bei $x_t < d_{ox}$ wieder aus der Potentialbarriere austreten. Dieses macht einen Tunnelstrom in dickeren Isolatoren möglich. Zudem ist die Form der Potentialbarriere bei FN-Tunneln dreieckig. Bei weiterer Erhöhung der Oxid-Feldstärke \mathcal{E}_{ox} verringert sich die effektive Tunnelstrecke x_t . Der Fowler-Nordheim-Tunnelstrom setzt ein, wenn die effektive Tunnelstrecke in die Größenordnung von ca. 5 nm kommt, d.h. einen Wert annimmt, bei dem direktes Tunneln durch einen entsprechend dünnen Isolator möglich wäre. Das entspricht der Aussage, dass FN-Tunneln bei einem elektrischen Feld von etwa 6 MV/cm einsetzt⁷ [60]. Der weitere Stromanstieg bei höheren Oxidfeldern ist bei FN-Tunneln deutlich ausgeprägter als beim direktem Tunneln, da sich die effektive Tunnelstrecke beim FN-Tunneln im Gegensatz zu direktem Tunneln immer weiter reduziert.

⁷Bei einem 10 nm dicken Oxid liegt bei 6 MV/cm eine Oxidspannung $V_{ox} = 6 \text{ V}$ an und die effektive Tunnelstrecke beträgt etwa 5 nm ($\Phi_B(\text{SiO}_2) = 3.15 \text{ eV}$). D. h. die Aussage über das benötigte elektrische Feld für einsetzendes FN-Tunneln ist gleichzeitig eine Aussage über die verbleibende effektive Tunnelstrecke x_t .

2.3.1.3 Trap unterstütztes Tunneln

Es sind auch in dickeren Oxiden bei elektrischen Feldstärken unterhalb des Fowler-Nordheim-Bereiches, d.h. für $\mathcal{E}_{ox} < 6 \text{ MV/cm}$, Leckströme möglich, wenn im Oxidvolumen Trap-Zustände existieren. Dabei wirken die Oxid-Traps als Zwischenposition zweier oder mehrerer aufeinander folgender Tunnelvorgänge. Die Distanzen der einzelnen beteiligten Tunnelvorgänge liegen in einem Bereich, wo direktes Tunneln ablaufen kann ($x_t < 4 \text{ nm}$). Diese Situation ähnelt im Prinzip dem erwähnten Poole-Frenkel-Leitungsmechanismus, mit dem Unterschied, dass bei Poole-Frenkel eine thermische Anregung der Leitungselektronen beinhaltet ist. Die Traps, über die der zweistufige Tunnelvorgang abläuft, sind in der Regel durch Oxidstress erzeugt worden, weswegen derartige Leckströme als stress-induziert bezeichnet werden (**S**tress **I**nduced **L**eakage **C**urrent, SILC) [67, 68].

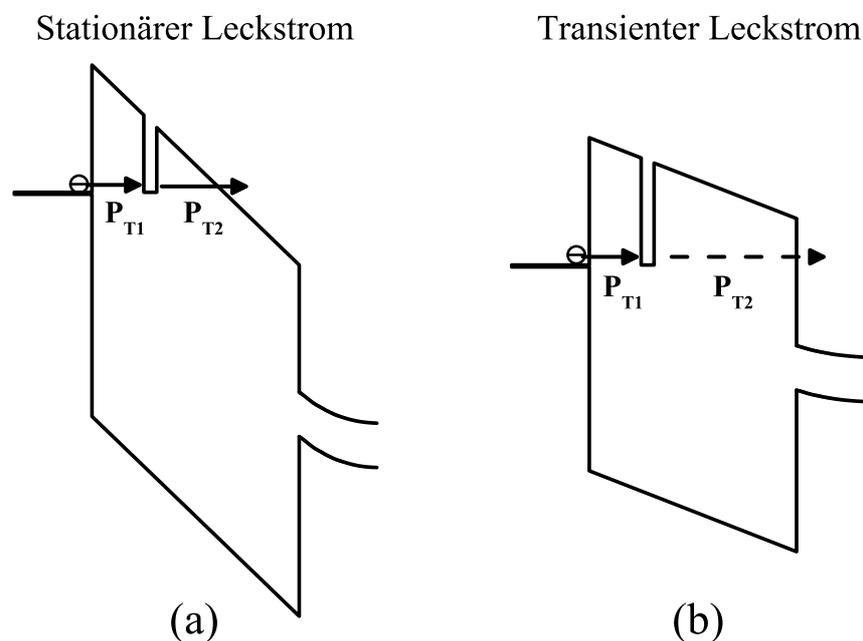


Abbildung 2.11: Stationärer Leckstrom (a), bei dem die Ladungsträger das Oxid in einem zweistufigen Tunnelprozess durchqueren. Und transienter Oxid- bzw. Leckstrom (SILC) (b), bei dem es zu einer Umbesetzung (Umladung) von Traps kommt, da der zweite Tunnelvorgang eine deutlich kleinere Tunnelwahrscheinlichkeit $P_{T2} \ll P_{T1}$ hat.

Eine derartige Situation ist in Abb. 2.11(a) gezeigt. Die Unterbrechung in der Potentialbarriere symbolisiert ein Trap-Niveau, das mit einem direkten Tunnelvorgang besetzt wird. Die Wahrscheinlichkeit dieses ersten direkten Tunnelprozesses ist P_{T1} . Der darauf folgende Tunnelprozess hat die Tunnelwahrscheinlichkeit P_{T2} und findet in Abb. 2.11(a) durch eine Dreiecksbarriere statt. Dementsprechend kann der zweite Tunnelvorgang durch Fowler-Nordheim-Tunneln beschrieben werden. Die Hintereinanderschaltung der beiden Tunnelvorgänge ergibt die Gesamttunnelwahrscheinlichkeit (P_{SILC}), dass ein Elektron das Oxid durchquert [69, 70]. Diese ist gegeben durch:

$$P_{SILC} = \frac{P_{T1} \cdot P_{T2}}{P_{T1} + P_{T2}}. \quad (2.23)$$

Die Tunnelwahrscheinlichkeit P_{SILC} wird im Wesentlichen von der größeren der beiden Teilwahrscheinlichkeiten P_{T1} und P_{T2} dominiert. Können beide Vorgänge mit ausreichender Rate stattfinden, fließt ein stationärer Leckstrom (steady-state SILC) [71]. Der Fall, dass der zweite Tunnelprozess nur mit sehr viel kleinerer Tunnelwahrscheinlichkeit als der erste Tunnelprozess stattfinden kann, ist in Abb. 2.11(b) gezeigt. Das Elektron müsste in diesem Fall durch einen zweiten direkten Tunnelvorgang in das Substrat abfließen. Wenn die Tunnelwahrscheinlichkeit P_{T2} z.B. für eine Tunneldistanz des zweiten Tunnelvorgangs $x_{t2} \approx 6 \text{ nm}$ vernachlässigbar klein ist, unterbleibt der zweite Vorgang und es kommt zu einer einmaligen Besetzung des Trap-Niveaus. Ein solcher Vorgang wird als transients Oxid- oder Leckstrom (transient SILC) bezeichnet [72].

2.3.2 Klassifizierung und Eigenschaften von Ladungen und Haftstellen in Siliziumdioxid

Die Klassifizierung von Ladungen in thermisch oxidiertem Silizium wurde im Jahre 1980 durchgeführt [73]. Die Terminologie beinhaltet die Unterscheidung von Oxidladungen in Bezug auf ihren Ursprung und entsprechend ihrer Position im Isolator. Die unterschiedlichen Oxidladungen sind in Abb. 2.12 schematisch dargestellt.

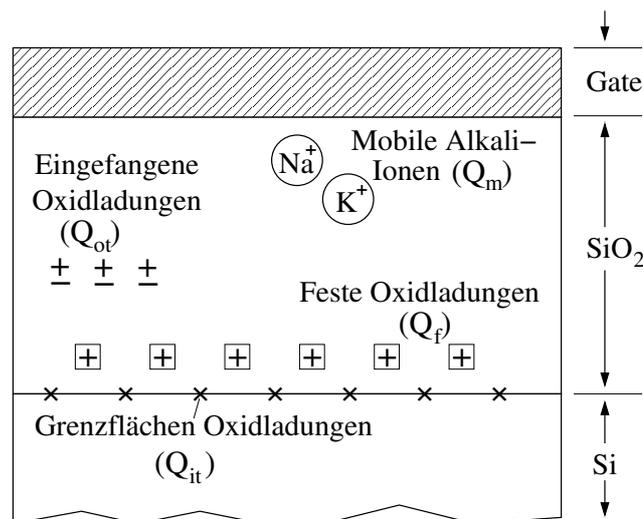


Abbildung 2.12: Bezeichnungen für die in einem Oxid vorkommenden Ladungen nach B. E. Deal [73]. Demnach können die Grenzflächenladungen Q_{it} und die Oxidladungen Q_{ot} eingefangen und wieder abgegeben werden. Daneben gibt es noch feste Oxidladungen Q_f in der Nähe von der Substrat-Grenzfläche und mobile Ladungen Q_m , die durch Alkali-Ionen hervorgerufen werden.

Im Bereich des Übergangs zwischen Silizium und SiO_2 existieren feste positive Oxidladungen (Q_f), die in der siliziumreichen Übergangsschicht in Form von ionisierten Si -Atomen vorliegen. Des Weiteren können bewegliche positive Alkali-Ionen (Q_m) wie Li^+ , Na^+ oder K^+ im Oxid vorhanden sein. Direkt am Übergang vom Si -Substrat zum Oxid sind Grenzflächen-Oxidladungen (Q_{it}) in Grenzflächenzuständen vorhanden, die geladen oder ungeladen vorliegen können. Die Ursache der Grenzflächenladungen ist ebenfalls struktureller Art, wobei die Grenzflächenzustände bei der Oxidation entstanden, durch Strahlung bzw. Stress-Ströme hervorgerufen oder durch

Metallverunreinigungen erzeugt sein können [73].

Die letzte Gruppe von Ladungen sind die auf Trap-Zuständen eingefangenen Oxidladungen (Q_{ot}). Die Traps, die diese Ladungen einfangen, können im gesamten Volumen des Oxids vorhanden sein.

Im Folgenden sollen die Grenzflächenladungen Q_{it} und die Ladungen des Oxidvolumens Q_{ot} näher betrachtet werden. Die festen Oxidladungen Q_f verändern zwar die Einsatzspannung von MOSFETs und EEPROM-Zell-Transistoren permanent, tragen aber nicht zu erhöhten stationären Leckströmen durch das Oxid bei. Bewegliche Ladungen mobiler Alkali-Ionen Q_m kommen in Bauelementen aktueller Technologiegenerationen i. Allg. nicht mehr vor. Auf sie wird nachfolgend nicht weiter eingegangen.

2.3.2.1 Grenzflächenzustände

Grenzflächenzustände existieren sowohl an der Phasengrenze vom Si -Substrat zum Oxid (D_{it}) als auch im Übergang vom Oxid zum Poly- Si -Gate (D_{git}) (vgl. Abb. 2.15). Die gateseitigen Grenzflächenzustände sind messtechnisch sehr schlecht zugänglich. In der Regel sind deshalb Zustände am Substrat-Interface (D_{it}) gemeint, wenn von Grenzflächenzuständen gesprochen wird. Im Folgenden wird näher auf Grenzflächenzustände eingegangen, die aufgrund ihrer räumlichen Lage nahe am Substrat einen großen Einfluss auf die Funktion von MOS Bauelementen haben.

Grenzflächenzustände sind aus atomarer Sicht Defekte im Übergangsbereich vom Si zum SiO_2 . Dieser Übergangsbereich erstreckt sich über etwa zwei Atomlagen [74], und es treten Si -Atome in unterschiedlichen Oxidationszuständen auf. Es zeigt sich, dass für Si -Wafer mit verschiedenen Kristallorientierungen die anfänglichen Grenzflächenzustandsdichten gewachsener Oxide unterschiedlich sind. So ist die Grenzflächenzustandsdichte für (100) orientierte Si -Wafer geringer als für (111) orientierte Wafer [75, 76]. Dieses lässt sich auf die Anzahl von Si -Atomen an der Kristalloberfläche und den damit an der Oberfläche befindlichen Bindungspartnern zurückführen. Die strukturellen Defekte, meist fehlende Bindungspartner von Si -Atomen (Dangling-Bond Defects), bewirken, dass Elektronen eingefangen bzw. abgegeben werden können. In Abb. 2.13 sind die Zustandsdichteverteilungen der bekannten Defekte bezüglich ihrer energetischen Lage in der Bandlücke des Siliziums dargestellt [77, 78]. Während die U_T -Defekte, die so genannten Tail-States, durch gestreckte Si - Si -Bindungen verursacht werden, bestehen die restlichen Gruppen von Grenzflächenzuständen aus Silizium-Dangling-Bond-Defekten. Diese unterscheiden sich in der Konfiguration der rückgebundenen Atome. Die verschiedenen Energien der Tail-States U_T stehen in direktem Zusammenhang mit dem Bindungsabstand in den gestreckten Si -Bindungen [79]. Die verbreiterten Zustandsverteilungen der anderen Defektarten, wie in Abb. 2.13 zu sehen, ist durch die statistische Schwankung der Bindungswinkel zu den rückgebundenen Atomen zu erklären. Die zugehörige mikroskopische Struktur der unterschiedlichen Defekte ist in Abb. 2.14 gezeigt [77, 80].

Der U_M -Defekt besteht, wie aus Abb. 2.14(a) ersichtlich, aus einem Si -Atom mit drei rückgebundenen Si -Atomen. In Elektronen-Spin-Resonanz-Untersuchungen (ESR) ist der U_M -Defekt sichtbar, wobei er in der ESR-Literatur meist als P_{b0} -Zentrum bezeichnet wird [81]. Die U_M -Defektenergien liegen vollständig innerhalb der Si -Bandlücke. Die U_M -Zustandsverteilung ist symmetrisch zum Punkt E_0 , wobei E_0 etwa 40 meV unterhalb von E_i liegt [78]. Dabei sind die Anteile der U_M -Zustandsdichte, die unterhalb von E_i liegen donatorartig, während die U_M -Anteile oberhalb von E_i

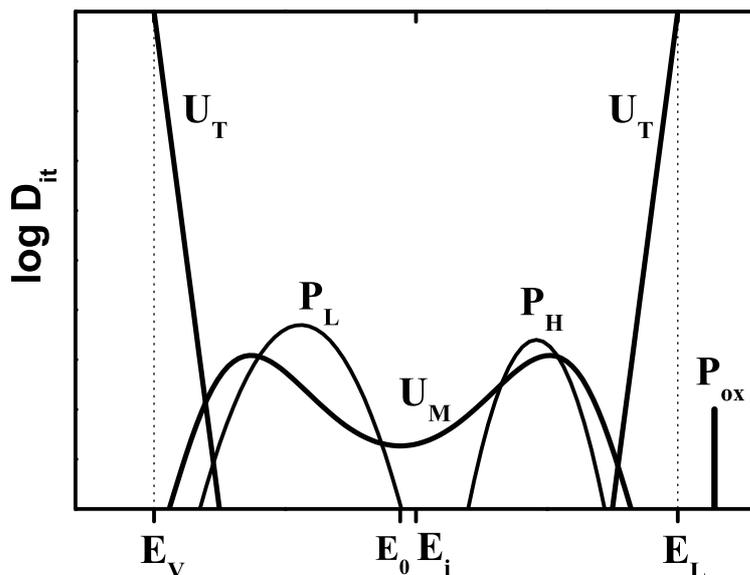


Abbildung 2.13: Schematische Darstellung der verschiedenen Anteile aus denen sich die Zustandsdichteverteilung an der Si/SiO_2 -Grenzfläche ergibt. Die U_T -Zustände (Tail-States) werden durch gestreckte $Si-Si$ -Bindungen verursacht, während die restlichen Zustände (U_M , P_L , P_H und P_{ox}) durch Si -Dangling-Bond-Defekte entstehen.

akzeptorartigen Charakter zeigen.

Die Struktur der P_L - bzw. P_H -Defekte besteht aus einem Si -Atom, in dessen drei rückgebundenen Atomen ein bzw. zwei Sauerstoffatome vorkommen (Abb. 2.14(b) bzw. (c)). Die Energien der P_L - bzw. P_H -Defekte liegen in der unteren bzw. oberen Hälfte der Si -Bandlücke und haben nach [77] beide donatorartigen Charakter. Im Zusammenhang mit ESR-Messungen wird der P_L -Zustand als P_{b1} -Zentrum bezeichnet. Es gibt aber auch Hinweise, dass sowohl P_L - als auch P_H -Defekte in ESR-Messungen als P_{b1} -Zentrum beobachtet werden können [80, 82].

Beim P_{ox} -Defekt, der bei ESR-Untersuchungen E' -Defekt heißt, handelt es sich um ein durch drei Sauerstoffatome rückgebundenes Siliziumatom, wie aus Abb. 2.14(d)

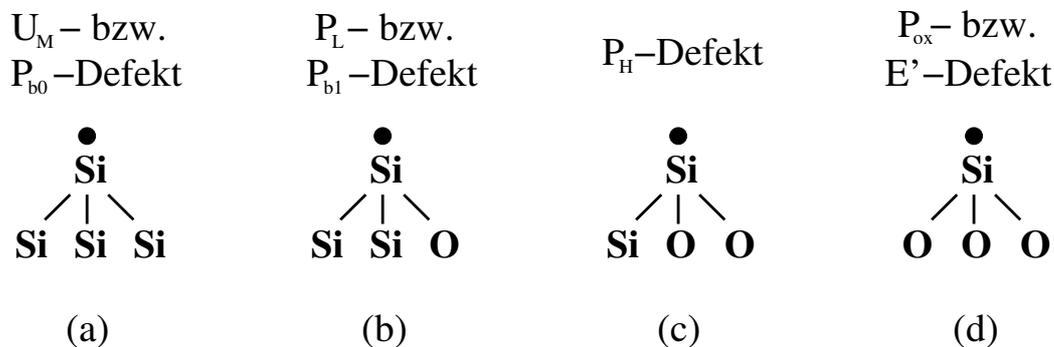


Abbildung 2.14: Chemische Struktur der Grenzflächenzustände nach [77], die durch einen Si -Dangling-Bond-Defekt hervorgerufen werden. Die verschiedenen Defekte (a)-(d) unterscheiden sich in der Anzahl der rückgebundenen Sauerstoff- bzw. Siliziumatome.

ersichtlich ist. Die Besonderheit dieses Defektes besteht darin, dass seine energetische Lage innerhalb des Si -Leitungsbandes liegt. Aus diesem Grund wird der P_{ox} -Defekt als Grenzflächenzustand nicht von den klassischen Messmethoden wie Charge-Pumping [83], DLTS [84] und quasistatischen C(V)-Messungen [85] erfasst. Von der Stöchiometrie her, ist der P_{ox} -Defekt bereits eindeutig dem Oxidbereich zuzuordnen. In Abhängigkeit der Beteiligung von Sauerstoff an der chemischen Defektkonfiguration erfolgt die Einordnung in zwei Defektgruppen. So werden der U_T - und der U_M -Zustand als intrinsische Defekte bezeichnet, da sie in reinen Si -Kristallgittern vorkommen. Die Defekte P_L , P_H und P_{ox} werden extrinsisch genannt, weil bei ihnen ein oder mehrere der rückgebundenen Atome aus Sauerstoff bestehen.

Infolge der SiO_2 -Stöchiometrie der P_{ox} - oder E' -Zentren haben diese Defekte eine besondere Bedeutung hinsichtlich Oxid-Bulk-Traps, wie im nächsten Abschnitt deutlich wird. Dabei wird zwischen einer Reihe von verschiedenen Konfigurationen des E' -Zentrums unterschieden [86].

In ESR-Untersuchungen können paramagnetische Punktdefekte detektiert werden, d.h. Defekte mit einem ungepaarten Elektron [87, 88]. Dabei kann den verschiedenen Defekten ein Wert für den Landéschen g -Faktor zugeordnet werden, welcher als Identifikationsmerkmal des jeweiligen Defektes dienen kann (vgl. Tab.2.1).

Bezeichnung nach [77]	Bezeichnung in ESR-Literatur [81, 89]	Landé g-Faktor	Si - H -Bindung
U_T	-	-	keine
U_M	P_{bo}	2.006	sehr stark
P_L	P_{b1}	2.003	weniger stark
P_H	(P_{b1})	(2.003)	schwach
P_{ox}	E'	2.0007	fast keine

Tabelle 2.1: Angaben zu den Defektgruppen aus [77] und die Verknüpfung der verwendeten Bezeichnungen zur üblichen Nomenklatur in ESR-Untersuchungen (z.B. in [81, 89, 90]).

Mit dem heutigen Stand der Technik können Siliziumoxide mit sehr geringen Grenzflächenzustandsdichten hergestellt werden. Auf (100) Substraten erreicht man, wie bereits erwähnt, die geringsten Grenzflächenzustandsdichten, was ein entscheidendes Kriterium für die Verwendung von (100) orientierten Wafern in der Halbleiterfertigung ist. Einen wichtigen Einfluss auf die Grenzflächenqualität hat die auf die Oxidierung folgende Temperung (**P**ost **O**xidation **A**nneal, POA). Dieser Temperschnitt wird in Wasserstoffatmosphäre durchgeführt, wobei offene Si -Bindungen mit H -Atomen abgesättigt werden können [91]. Auf diese Weise werden Grenzflächenzustandsdichten in der Größenordnung von $10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ erreicht [92]. In Abschnitt 2.3.4 wird noch in detaillierter Form auf die Erzeugungsmechanismen und die Möglichkeiten der Verringerung der Grenzflächenzustände eingegangen.

2.3.2.2 Volumenzustände und “Border-Traps“

Wie schon angedeutet, existieren nicht nur Defekte an den Grenzflächen des Oxids, sondern im gesamten Oxidvolumen werden Traps erzeugt. Eine spezifische Eigen-

schaft dieser Haftstellen oder Traps ist die Fähigkeit, Ladungen einzufangen. Die Traps, die in der Nähe der beiden Oxid-Grenzflächen liegen, können ihren Ladungszustand durch Austausch von Elektronen mit dem Substrat oder dem Gate ändern.

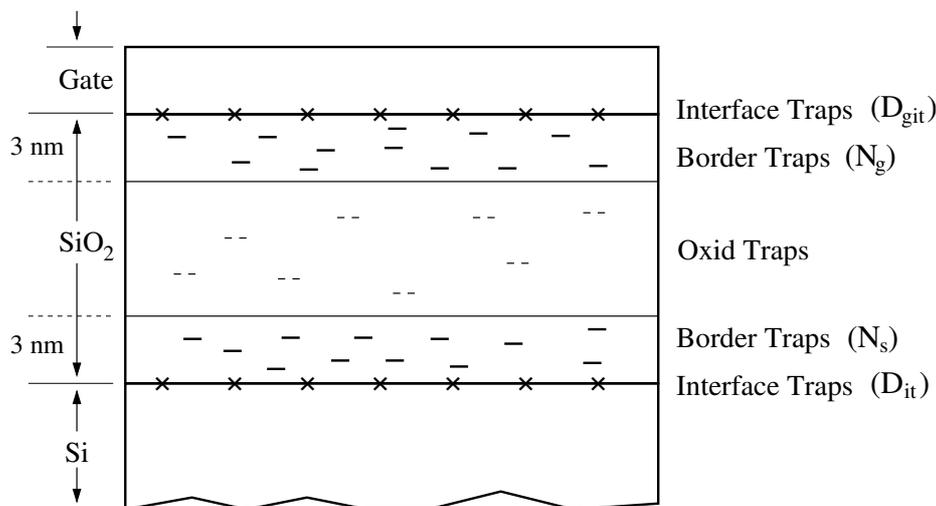


Abbildung 2.15: Oxid-Traps existieren in den Grenzflächen zum *Si*-Substrat und zum Gate (Interface States), sowie im gesamten Volumen des Oxids. Im Gegensatz zu räumlich sehr tief liegenden Oxid-Traps können Traps, die bis in einem Abstand von ca. 3 nm von den Grenzflächen entfernt liegen, über direktes Tunneln mit Substrat und Gate kommunizieren. Diese werden nach [93] Border-Traps genannt.

Um diesen umladbaren Oxid-Traps Rechnung zu tragen, wurde 1992 vorgeschlagen, die Klassifizierung der Oxidladungen von B. E. Deal [73] in Abb. 2.12 zu erweitern. Dabei sollen die Volumenzustände, die von den Grenzflächen aus beladen werden können, „Border-Traps“ genannt werden [93]. Diese umladbaren Volumen-Traps wurden in der Literatur auch als „Near-Interface Oxide Traps“ (NIOTs) [94], „Slow Interface States“ [95–98] oder „Anomalous Positive Charge“ [99] bezeichnet. Die Zuordnung der Isolator-Traps entsprechend der neuen Namensgebung nach D. M. Fleetwood [93] ist in Abb. 2.15 gezeigt. Dabei unterscheiden sich die Border-Traps nur in der räumlichen Lage von den Oxid-Traps. Die chemische Struktur der Oxiddefekte, die zu Border-Traps und Oxid-Traps führen, ist höchstwahrscheinlich identisch, da beide Trap-Bereiche im Oxidvolumen liegen.

Der Bereich der Traps, die über direktes Tunneln mit den Grenzflächen des Oxids kommunizieren können, erstreckt sich von den Grenzflächen bis in eine Tiefe von etwa 3 nm [5, 23, 100], wenn angenommen wird, dass das Zeitfenster für den Tunnelvorgang im Bereich von Minuten liegt. Der Tiefenbereich der Traps, die Ladungsträger mit den Grenzflächen über Tunneln austauschen können, nimmt um ca. 0.3 nm pro Zeitdekade zu [93, 101, 102].

Border-Traps bestehen zu einem großen Teil aus E' -Zentren [103], die, wenn sie an der Grenzfläche lokalisiert sind, als P_{ox} -Defekte bezeichnet werden (s. letzter Abschnitt). Diese Art von Defekt ergibt sich im SiO_2 , wenn ein Sauerstoffatom in der Oxidmatrix fehlt (Sauerstoffleerstelle), wie in Abb. 2.16(a) zu sehen ist.

Darüber hinaus wird in der Literatur von einer ganzen Reihe unterschiedlicher Konfigurationen des E' -Zentrums berichtet [86, 104]. Die Notation E' sagt aus, dass die

Haftstelle ein Elektron beinhaltet [105]. Ein E'' -Zentrum wäre entsprechend ein Trap, das zwei Elektronen eingefangen hat.

Ausgangspunkt der unterschiedlichen Arten von E' -Zentren, die im Folgenden näher beschrieben werden, ist immer die Sauerstoffleerstelle (s. Abb. 2.16).

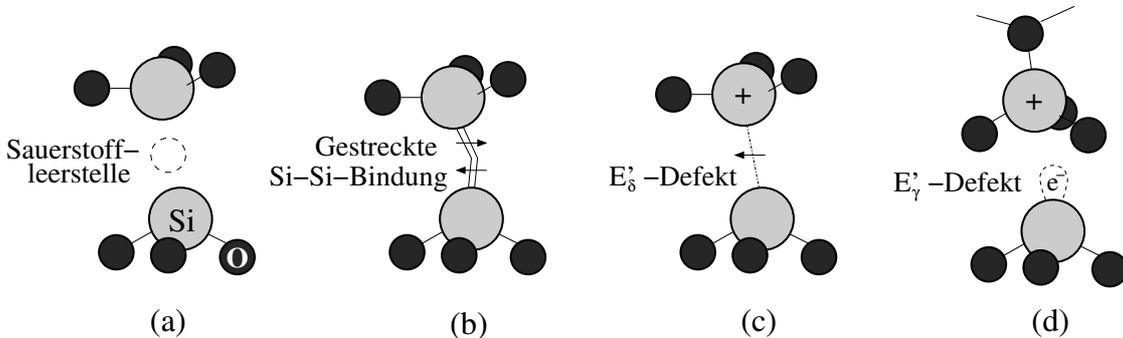


Abbildung 2.16: Am Ort einer Sauerstoffleerstelle in der SiO_2 -Matrix (a) bildet sich eine direkte Si - Si -Bindung aus (b). Durch Abgabe eines Bindungselektrons bzw. Einfang eines Loches entsteht ein E'_δ -Zentrum (c) bzw. ein E'_γ -Zentrum (d) bei zusätzlicher Umkonfiguration der Bindungen.

Sauerstoffleerstellen induzierte Traps: Die stabile Konfiguration der Sauerstoffleerstelle ($[SiSi]$ -Defekt) ist in Abb. 2.16(b) gezeigt. Es bildet sich in diesem Fall eine direkte Bindung zwischen den beiden Siliziumatomen aus [86]. Diese Bindung ist im Vergleich zu den Bindungen im reinen Si -Gitter nur geringfügig gestreckt (um etwa 4%) [105]. Durch Abgabe eines Bindungselektrons entsteht ein $[SiSi^+]$ -Defekt, der in Siliziumdioxid als E'_δ -Zentrum bezeichnet wird⁸. Durch eine zusätzliche Umkonfiguration nach der Elektronenabgabe kann der metastabile $[Si(3)+O(3)^+]$ -Defekt entstehen, der auch E'_γ -Defekt genannt wird [106]. Dieser kann wieder ein Elektron einfangen und dadurch zum $[Si(3)^- + O(3)^+]$ -Defekt werden.

Die vier genannten Defektzustände bilden nach der theoretischen Beschreibung, die für kristallines α -Quarz durchgeführt wurde, paarweise zwei Traps, die umgeladen werden können. So kann das Sauerstoffleerstellen-Trap z.B. vom $[SiSi]$ -Zustand durch Elektronenabgabe in den $[SiSi^+]$ -Zustand übergehen. Ein nachfolgender Elektroneneinfang bringt es wieder in den Ausgangszustand. Infolge der Abgabe und des Einfangs von Elektronen ändert sich die energetische Lage des Traps in Abhängigkeit des Ladungszustandes, wie aus Tab. 2.2 ersichtlich ist. Die unterschiedliche Lage der Trap-Energien ist ferner in Abb. 2.17 dargestellt. Darin ist zu erkennen, dass im neutralen $[SiSi]$ -Ladungszustand das Trap-Niveau mit zwei Elektronen besetzt ist, während sich im positiven $[SiSi^+]$ -Ladungszustand nur ein Elektron auf dem Trap-Niveau befindet. Die Energien beider Trap-Zustände befinden sich in der unteren Hälfte der SiO_2 -Bandlücke, d.h. bei negativen Energien in Bezug auf E_i des Si -Substrates (vgl. Tab.2.2). Wie erwähnt sind in ESR-Messungen nur ungepaarte Elektronenzustände

⁸Die Bezeichnungen der verschiedenen Defekte in SiO_2 weicht in der Literatur voneinander ab. Dieses liegt daran, dass sich die Namensgebung zum einen an der chemischen Struktur und zum anderen an den in ESR-Spektren sichtbaren Defekten orientiert. Eine weitere Ursache der mehrfachen Benennung chemisch gleichartiger Defekte resultiert aus der unterschiedlichen Namensgebung, die für die SiO_2 -Matrix bzw. für α -Quarz gebräuchlich ist.

erfassbar, was für den $[SiSi^+]$ -Zustand zutrifft. Dieser hat demnach eine Bezeichnung für einen ESR-detektierbaren Defekt, die E'_δ lautet.

Strukturname nach [105]	Ladungsübergang	Bezeichnung in SiO_2 -Matrix	Bezeichnung in α -Quarz	Trap-Level ($E - E_i$)
$[SiSi^+]$	+/0	E'_δ	-	-1.38 eV
$[SiSi]$	0/+	-	-	-3.70 eV
$[Si(3) + O(3)^+]$	+/0	E'_γ	E'_1	+0.68 eV
$[Si(3)^- + O(3)^+]$	0/+	-	-	-1.02 eV
$[SiH(2)Si^+]$	+/0	-	-	+1.37 eV
$[SiH(2)Si]$	0/+	-	E'_4	-0.85 eV
$[SiH(2)Si]$	0/-	-	-	+1.58 eV
$[SiH(2)Si^-]$	-/0	-	-	-0.13 eV
$[SiH + O(3)^+]$	+/0	-	-	> +4 eV
$[SiH + Si(3)]$	0/+	E'_β	E'_2	-1.21 eV
$[SiH + Si(3)]$	0/-	-	-	+1.27 eV
$[SiH + SiSi(5)^-]$	-/0	-	-	-1.85 eV

Tabelle 2.2: Angaben zu den Defekten im Volumen von SiO_2 . Erste Spalte: Strukturbezogener Name des Defektes nach [105]. Zweite Spalte: Ladungszustand (“+/0“ bedeutet: aktuelle Ladung “+“ geht über in den Ladungszustand “0“). Dritte und vierte Spalte: Bezeichnungen in SiO_2 bzw. α -Quarz, so vorhanden. In der letzten Spalte ist die energetische Position des Defektes bezüglich E_i im Si -Substrat angegeben [107].

Gleiches Verhalten, mit einer neutral und einer positiv geladenen Konfiguration, zeigt das zum $[Si(3)^- + O(3)^+]$ - bzw. $[Si(3) + O(3)^+]$ -Zustand gehörige Trap. Wieder ist der einfach besetzte Zustand in ESR-Untersuchungen sichtbar und ist als E'_γ -Defekt bekannt. Die Energie des neutralen Zustandes liegt etwas unterhalb der Si -Valenzbandkante $E_L(Si)$. Die Energie des positiv geladenen $[Si(3) + O(3)^+]$ - oder E'_γ -Defektes liegt knapp oberhalb der Si -Leitungsbandkante $E_V(Si)$.

Wasserstoff induzierte Traps: Der Ursprung Wasserstoff induzierter Traps ist erneut die Sauerstoffleerstelle, bei der an der eigentlichen Position des Sauerstoffatoms ein Wasserstoffatom gebunden ist (s. Abb. 2.18(a)). Diese Konfiguration wird Wasserstoffbrücke genannt.

Auf der Wasserstoffbrücke basieren wiederum eine ganze Reihe von Defektkonfigurationen, wobei neben den positiven und neutralen Trap-Zuständen, wie für die Sauerstoffleerstellendefekte beschrieben, auch negative Trap-Ladungen vorkommen⁹. Eine Besonderheit besteht darin, dass die energetische Lage der Traps im neutralen Zustand vom Ladungsübergang abhängt. Demnach gibt es nicht nur drei energetische

⁹Dieses ist aus Abb. 2.17 ersichtlich, bei der der Ladungszustand (“+“, “0“ oder“-“ für positiv, neutral oder negativ) über der oberen x-Achse angegeben ist.

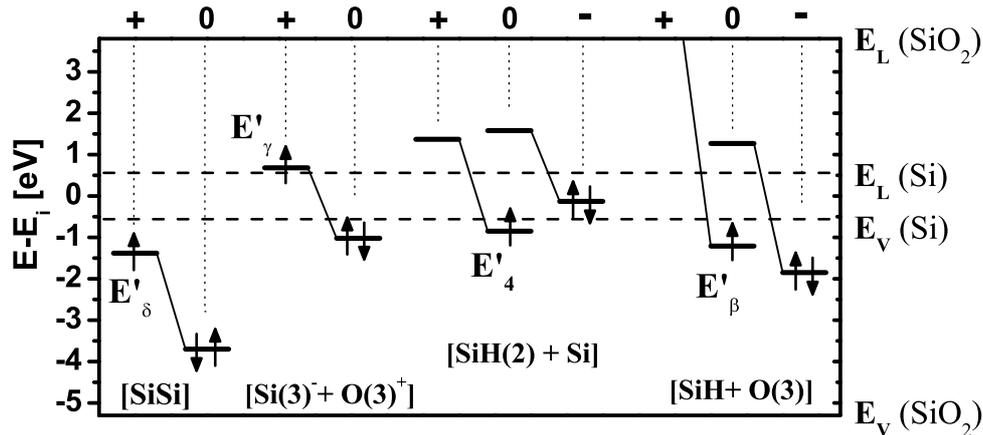


Abbildung 2.17: Trap-Energien für eine Auswahl verschiedener Defekte in der SiO_2 -Matrix. Verschiedene Konfigurationen der Defekte gehen durch Einfang bzw. Abgabe eines Elektrons ineinander über, wodurch sich nach [107] die energetische Lage ändert. Außerdem ist der Besetzungszustand des Trap-Niveaus sowie die Gesamtladung der Trap-Struktur gegeben.

Zustände der Trap-Konfiguration, die durch Einfang oder Abgabe eines Elektrons aus dem neutralen Zustand hervorgehen, sondern die energetische Lage des neutralen Trap-Zustandes hängt vom möglichen Übergang zu einem positiven oder zu einem negativen Zustand ab. Darüber hinaus unterscheidet sich die Besetzung der Trap-Niveaus im insgesamt neutralen Ladungszustand, da die rückgebundenen Atome samt ihrer Bindungselektronen mit eingeschlossen sind. So gibt es für die neutrale Wasserstoffbrücke $[SiH(2)Si]$ einen Zustand, bei dem das Trap-Niveau besetzt ist und einen weiteren, bei dem es unbesetzt ist. Die Besetzung der Trap-Niveaus ist in Abb. 2.17 durch die Pfeile auf den Niveaus gegeben, die die Elektronenspins symbolisieren.

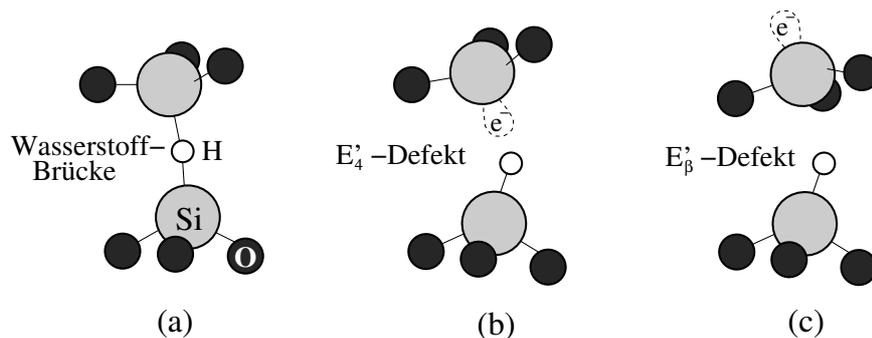


Abbildung 2.18: Am Ort einer Sauerstofflücke bildet sich eine Wasserstoffbrückenbindung aus (a). Diese kann durch Schädigungsmechanismen in den E_4' - (b) bzw. den E_β' -Defekt (c) überführt werden [108].

Die Strukturen der mit einem Elektron besetzten Defekte E_4' und E_β' sind in Abb. 2.18(b) bzw. (c) dargestellt [108]. Sie unterscheiden sich durch die Lage des $Si(3)$ -Atoms relativ zu den rückgebundenen Sauerstoffatomen. Außerdem ist die Lage des ungebundenen Valenzelektronenorbitals sowie die Polarität der Bindung zwischen Silizium- und Wasserstoffatom im SiH -Komplex verschieden [108]. Den unter-

schiedlichen Konfigurationen dieser beiden Traps werden in Gate-Oxiden besondere Phänomene zugeschrieben.

So gilt das E'_4 -Zentrum als einer der wesentlichen Defekte, durch die der Stress induzierte Leckstrom (SILC) verursacht wird. Dieser Verdacht begründet sich mit der im Verhältnis zu anderen Traps geringen Energierelaxation bei Umladung (ΔE liegt bei 1.7 eV (0/-) bzw. bei 2.2 eV für den (0/+) Übergang) [107]. Außerdem liegen die Trap-Niveaus in der Nähe der *Si*-Bandlücke, was ebenfalls ein Kriterium für die Traps darstellt, über die der SILC abläuft. Bestätigt wird die Vermutung des Zusammenhangs zwischen E'_4 -Zentrum und SILC durch EDMR-Untersuchungen (Electrically Detected Magnetic Resonance) [109]. Dabei wurde der Unterschied im EDMR-Spektrum eines MOS-Transistors im Falle eines Tunnelstroms durch das dünne Oxid und bei ausgeschaltetem Tunnelstrom untersucht. Der beobachteten Absorption im EDMR-Spektrum bei eingeschaltetem Tunnelstrom wurde ein wasserstoffinduziertes Trap zugeordnet und dieses als das E'_4 -Zentrum identifiziert. Bei ausgeschaltetem Strom war keine Absorption zu sehen. Darüber hinaus gehört der E'_4 -Defekt zu den neutralen Traps, die häufig mit SILC in Verbindung gebracht werden [23].

Der E'_β -Defekt hat die besondere Eigenschaft, dass die Änderung der energetischen Lage des Trap-Niveaus nach Abgabe eines Elektrons besonders groß ist. So liegt das Niveau des $[SiH + O(3)^+]$ -Defektes im *SiO₂*-Leitungsband, wodurch eine Umladung durch Elektroneneinfang erst bei sehr hohen elektrischen Feldstärken stattfinden kann. Der Beschreibung nach liegt damit eine quasi feste positive Ladung im Isolator vor [105, 110].

Die in diesem Abschnitt vorgestellten Simulationen zu den Defekt-Energieniveaus basieren auf der "Density Functional Theory" [111, 112] in Verbindung mit der PAW¹⁰-Methode [113]. Während die Berechnungen die Veränderung der Lage der Trap-Niveaus bei Einfang und Abgabe von Elektronen aufgrund der Coulomb-Energie voraussagen [107, 114], konnte diese energetische Änderung in experimentellen Untersuchungen z.T. nicht bestätigt werden [115].

Aus den in diesem Abschnitt beschriebenen Defekten in Siliziumdioxid wird deutlich, dass es innerhalb der *SiO₂*-Bandlücke und insbesondere im energetischen Bereich in der Nähe der Silizium-Bandlücke eine ganze Reihe von Trap-Niveaus gibt, die bei relativ niedrigen Gate-Spannungen be- oder entladen werden können. Berücksichtigt man darüber hinaus, dass die für kristallines α -Quarz durchgeführten Berechnungen der Trap-Niveaus in der realen *SiO₂*-Matrix mit einer gewissen Verbreiterung auftreten könnten, so erhält man in der *SiO₂*-Bandlücke eine annähernd kontinuierliche Verteilung von umladbaren Trap-Zuständen. Die vermutete Verbreiterung der energetischen Verteilung der Border-Trap-Niveaus gründet auf einer real existierenden Variation der Bindungswinkel zu den rückgebundenen Atomen, die im Fall der Grenzflächenzustandsdichten (Kap. 2.3.2.1) zu einer energetischen Verbreiterung der Zustandsdichten geführt hat.

2.3.3 Nitridierte Oxide

Nitridierte Oxide werden in EEPROM-Strukturen häufig als Tunneloxid eingesetzt, da sie eine größere Produktzuverlässigkeit liefern als reines *SiO₂*. Oxynitride

¹⁰PAW: Projector Augmented-Wave

(SiO_xN_y) wurden im Zusammenhang mit ihrer Eigenschaft untersucht, die Eindiffusion von Dotieratomen und anderen Verunreinigungen effektiv zu verhindern [116]. Ferner besitzen nitridierte Oxide eine größere Beständigkeit in Bezug auf hohe elektrische Feldstärken [117] und auf Bestrahlung [118–120].

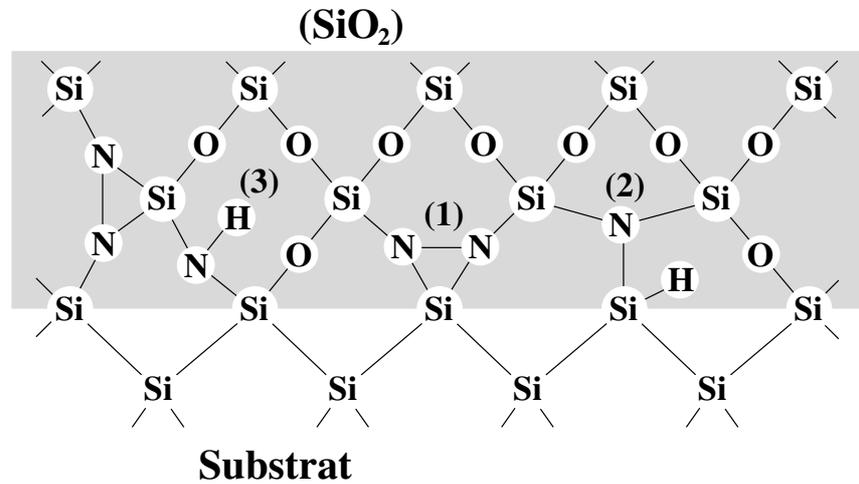


Abbildung 2.19: Mögliche atomare Konfigurationen und Defekte des nitridierten Oxidsystems nahe der Si - SiO_2 -Grenzfläche [60]. An den Positionen (1) und (2) haben die Stickstoffatome, entsprechend ihrer Valenzen, Bindungen zu drei Nachbaratomen. An Position (3) ist der Dangling-Bond durch ein Wasserstoffatom abgesättigt.

Während des Nitridierungsschrittes wird der Stickstoff im gesamten Oxid, besonders aber an der Oberfläche und an der Isolator-Substrat-Grenzfläche, angereichert [121]. Dabei wird Sauerstoff durch Stickstoff ersetzt. Bei einer Nitridierung mit Ammoniak (NH_3) ist ein nachfolgender Reoxidationsschritt unerlässlich, um den eingebrachten Wasserstoff wieder zu entfernen [122]. Anderenfalls folgen schlechte elektrische Eigenschaften des erzeugten Tunneloxids [123]. Wasserstoff wird bei der Reoxidation durch Ausdiffusion oder Desorption von H - und OH -Spezies entfernt [124]. Aber auch der gegenläufige Prozess kann bis zu einem gewissen Grad ablaufen, bei dem Wasserstoff bis an die Substrat-Grenzfläche gelangt. Weitere Möglichkeiten ein nitridiertes Oxid herzustellen, ist die Verwendung von NO oder N_2O im Nitridierungsschritt. Bei diesen Prozessen ist der Wasserstoffeintrag wesentlich geringer und die Reoxidation kann unter Umständen entfallen. Genauere Angaben zu Prozessabläufen und verwendeten Temperaturen ist z.B. in [122, 125] zu finden.

Typische Stickstoffprofile komplett prozessierter nitridierter Oxide, die ggf. reoxidiert wurden, zeigen ein deutliches Maximum im Bereich der Substrat-Grenzfläche. Daraus resultiert auf der Substrat-Seite des Oxids ein Bereich mit erhöhter Stickstoffkonzentration [123, 126].

Durch eine längere Dauer der Reoxidation kann die Stickstoffkonzentration im Oxid wieder verringert werden. Dabei entstehen Stickstoffprofile, die nur noch direkt am Substrat-Interface eine deutlich erhöhte Stickstoffkonzentration aufweisen [127]. Bei sehr langen Reoxidationsdauern kann der Stickstoff so weit entfernt werden, dass sich auch die elektrischen Eigenschaften wieder denen eines reinen SiO_2 annähern [128, 129].

In Abb. 2.19 sind einige mögliche Einbaukonfigurationen für Stickstoffatome in der Nähe der $Si-SiO_2$ -Grenzfläche gezeigt. Die Tatsache, dass die Valenz bzw. Wertigkeit von Stickstoff um eins höher ist als von Sauerstoff [130], könnte nach [60] dazu führen, dass es mehr Möglichkeiten für die Anordnung der N -Atome in der SiO_2 -Matrix gibt. Daraus könnte die größere Stabilität des nitridierten Oxidsystems bezüglich Trap-Generation resultieren. Mögliche Atomkonfigurationen, bei denen die Stickstoffatome zu drei Nachbaratomen Bindungen besitzen, ist an den Positionen (1) und (2) in Abb. 2.19 zu sehen. Hat ein Stickstoffatom nur zwei direkte Bindungspartner im Gitter, könnte eine Konfiguration wie an Position (3) auftreten, bei der ein Wasserstoffatom den Dangling-Bond-Defekt absättigt. Insgesamt ist das nitridierte Oxidsystem aber deutlich weniger untersucht als das reine SiO_2 -System. Für eine weiterführende Behandlung der Defektkonfiguration in nitridierten Oxiden sei auf [131] verwiesen. Die Entstehung von elektrischen Traps im nitridierten Oxidsystem wird darin in gleicher Weise auf die Erzeugung von Dangling-Bond-Defekten zurückgeführt, wie es für reines SiO_2 im letzten Abschnitt beschrieben wurde.

2.3.4 Isolator Schädigungsmodelle

Es gibt eine Vielzahl von Vorgängen, die für die Schädigung im Oxid verantwortlich gemacht werden. Einige dieser Schädigungsmechanismen sind in Abb. 2.20 schematisch dargestellt. Ein möglicher Mechanismus ist die Freisetzung von Wasserstoffspezies (1) auf der Anodenseite des Stressvorgangs (Hydrogen Release, HR) [132–134]. Dabei diffundieren freigesetzte Wasserstoffspezies in Richtung der Kathode und erzeugen Traps, indem sie $Si-O$ -Bindungen im SiO_2 öffnen. Ein weiteres Schädigungsmodell basiert auf der Annahme, dass die Schädigung durch

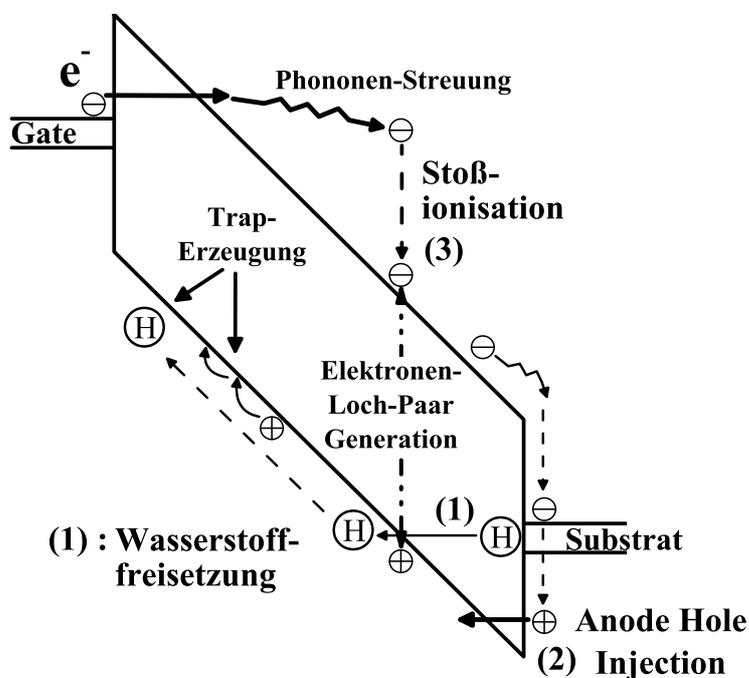


Abbildung 2.20: Mögliche Schädigungsmechanismen in SiO_2 . Zu den Vorgängen, die die Schädigung verursachen, gehören: Wasserstofffreisetzung (1), Löcherinjektion (Anode Hole Injection) (2) und Stoßionisation (3) [60, 133, 135].

Löcher verursacht wird. Die Löcher werden auf der Anodenseite in den Isolator injiziert (2) (Anode Hole Injection, AHI) [136–138]. Die Löcher erhalten ihre Energie durch Elektronen, die die im elektrischen Feld des Isolators aufgenommene Energie durch Relaxation auf der Anodenseite abgeben. Die energiereichen Löcher, die durch diesen Vorgang erzeugt werden, können die Potentialbarriere in Richtung Kathode durchtunneln und schädigen nachfolgend das Oxid [135].

Der Mechanismus (3), der ebenfalls für Schädigung im Oxid verantwortlich gemacht wird, ist die Stoßionisation (Impact Ionization). Bevor Stoßionisationen auftreten können, müssen die Elektronen im elektrischen Feld genügend Energie aufnehmen. Während der Beschleunigung geben die Elektronen einen Teil der Energie über Phononen-Streuung an den Isolator ab, wobei sie diesen aufheizen [132]. Durch die Stoßionisation werden Elektronen-Loch-Paare erzeugt. Die daraus resultierenden Löcher im Valenzband bzw. die Elektronen im Leitungsband des Isolators werden Richtung Kathode bzw. Anode beschleunigt und erzeugen, diesem Schädigungsmodell folgend, Oxid-Traps [133]. Allerdings tritt die Stoßionisation nur in Oxiden dicker als 20 nm auf [110], da die Elektronen in dünneren Isolatoren nicht genügend Energie aufnehmen können, um Stoßionisationen auszulösen.

Ein weiteres Schädigungsmodell basiert auf der Wechselwirkung zwischen dem elektrischen Feld und den Dipolmomenten der Sauerstoffleerstellen im SiO_2 , und wird thermo-chemisches Modell genannt [61, 139]. Nach diesem Modell verringert die Dipolenergie im elektrischen Feld die Aktivierungsenergie für den Aufbruch von Bindungen im Oxid. Die benötigte Restenergie für den Bindungsbruch wird durch Phononen aufgebracht.

Es gibt demnach eine ganze Reihe möglicher Prozesse, die für die Oxiddegradation verantwortlich gemacht werden. Eine abschließende Entscheidung, welches Schädigungsmodell dem real ablaufenden physikalischen Vorgang entspricht, konnte bislang nicht getroffen werden [140, 141], da die verschiedenen Modelle die speziellen experimentellen Situationen nur zum Teil zutreffend beschreiben können¹¹.

Hingegen besteht weitgehende Einigkeit darin, dass die Schädigung davon abhängig ist, wie viel Energie auf der Anodenseite für den Degradationsvorgang zur Verfügung steht. Ausgangspunkt der Beschreibung ist mehrheitlich ein Elektronenstrom durch den Isolator [140], der von der angelegten Gate-Spannung sowie von der Dicke des Oxids abhängt. Der Elektronenstrom führt dann je nach Elektronenenergie zu den oben genannten Schädigungsmechanismen [95, 145, 146]. In Abb. 2.21 sind der kausale Ablauf, der zur Oxidschädigung führt, und die Schwellenergiewerte für HR, AHI und Stoßionisation aus der Literatur zusammengefasst [133, 135]. Demnach kommt es ab einer Elektronenenergie von ca. 2 eV zur Freisetzung von Wasserstoffspezies. Bei höheren Elektronenenergien von ca. 5 eV kann Anode Hole Injection ablaufen und ab ca. 8 eV steht genügend Energie für Stoßionisation mit Elektron-Loch-Paar Generation zur Verfügung. Neben den beschriebenen Interface-, Border- und Oxid-Traps, die im Isolator generiert werden, kommt es auch zur Erzeugung von Generations-/Rekombinationszentren im Si -Substrat [141].

Die Abhängigkeit der Oxiddegradation von der maximalen Elektronenenergie zeigt sich besonders deutlich in Untersuchungen an ultradünnen Oxiden (< 3 nm) [147].

¹¹Eine weiterführende Diskussion und Behandlung der Schädigungsmodelle und der Oxidzuverlässigkeit ist in den Review-Artikeln [142–144] zu finden.

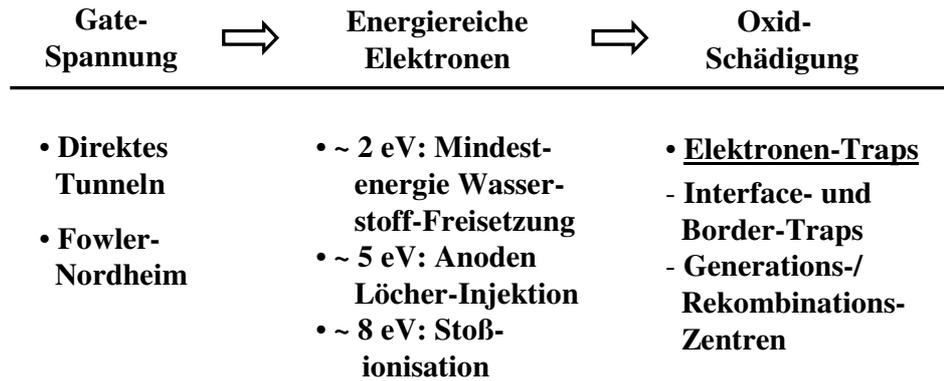


Abbildung 2.21: Gate-Spannungsbereiche, Elektronen-Energien und resultierende Oxid-Schädigung nach [141].

Es wurde über eine Variation der Gate-Dotierung gezeigt, dass für diese Oxide die Gate-Spannung der entscheidende Parameter für Schädigung und Durchbruch ist [148], was einer Aussage über die maximale Elektronenenergie entspricht. Bei dickeren Oxiden ist der relative Anteil der Spannung, die über der Gate-Schicht und damit nicht über dem Oxid abfällt, deutlich geringer, sodass für diese Oxide kein Unterschied zwischen E-Feld- und Gate-Spannungsabhängigkeit besteht.

Unter den Degradationsmechanismen hat das HR-Modell, das die Schädigung auf Wassertoffspezies zurückführt, mittlerweile eine weit verbreitete Akzeptanz erhalten. Von einem Zusammenhang zwischen Wasserstoff-Inkorporation des Isolators und der Erzeugung von Defekten in SiO_2 wird schon seit längerem berichtet [91, 132, 149, 150]. Ein experimenteller Befund, der für das HR-Modell spricht, ist die Grenzflächenzustandsgeneration durch ein Remote-Wasserstoffplasma [151, 152]. Bei diesen Experimenten wurde das Oxid reaktiven Wasserstoffatomen ausgesetzt woraufhin eine Schädigung des Isolators festgestellt werden konnte, wie sie sonst nach Hot-Electron-Stress [153, 154] oder FN-Injektion [155] beobachtet wird.

Jedoch stand der allgemeinen Akzeptanz des HR-Modells zunächst der Befund eines fehlenden Deuterium-Isotop-Effektes in Bezug auf die Transistorlebensdauer im Wege [156]. Beim Isotop-Effekt wird davon ausgegangen, dass die Verwendung von Deuterium an Stelle von Wasserstoff im PMA-Schritt¹² aufgrund der höheren Deuteriummasse zu verbesserten Degradationseigenschaften führt. Dieses Ergebnis konnte in späteren Arbeiten allerdings korrigiert werden, die von einer deutlichen Verringerung des SILC und der durch Stress verursachten Flachbandspannungsverschiebung durch Deuterium-Temperung berichteten [157, 158]. Es wurde ferner berichtet, dass unter Stressbedingungen mit höheren Gate-Spannungen ein deutlicher Isotop-Effekt in Bezug auf Grenzflächen- und Oxiddegradation auftritt, der bei geringeren Gate-Spannungen verschwindet [159, 160].

Der Deuterium-Isotop-Effekt kann anhand der Grenzflächenzustände beobachtet werden, da Deuterium an Stelle des Wasserstoffs zur Passivierung der Dangling-Bond-Defekte eingebaut wird [161].

Allgemein wird in Bezug auf die Grenzflächenzustände angenommen, dass diese durch

¹²Post Metallization Anneal

Wasserstoff passiviert, aber ebenso passivierte Grenzflächenzustände durch weitere H -Atome depassiviert werden können. Die chemischen Reaktionsgleichungen dieser Passivierung und Depassivierung von Grenzflächenzuständen durch Wasserstoff sind nach [81, 162] durch



gegeben. Für den Fall, dass reaktiver Wasserstoff für die Passivierung bzw. Depassivierung zur Verfügung steht, wird sich entsprechend der Reaktionswahrscheinlichkeiten der beiden Prozesse ein Gleichgewicht zwischen passivierten und nicht passivierten Grenzflächenzuständen einstellen [163]. Darüber hinaus gibt es die Möglichkeit, Wasserstoffatome an der Grenzfläche durch elektrischen Stress freizusetzen und dadurch Grenzflächenzustände zu erzeugen. Nachfolgend kann der freigesetzte Wasserstoff nach dem HR-Schädigungsmodell Traps im Oxidvolumen erzeugen. Es wurde beobachtet, dass die Wasserstoffatome durch Löcher freigesetzt werden [164, 165]. Dieser Ablauf könnte einen Zusammenhang zwischen dem AHI- und dem HR-Schädigungsmechanismus darstellen [140]. Allerdings gibt es auch Resultate, die auf einen Depassivierungsvorgang durch Elektronen hindeuten [166, 167].

2.3.4.1 Der Nitridierungseinfluss auf die Oxiddegradation

In nitridierten Oxiden ist die Erzeugungsrate von Grenzflächenzuständen und Volumen-Traps reduziert [117, 168–171]. Allerdings kann die anfängliche Grenzflächenzustandsdichte in nitridierten Oxiden höher als in thermischen Oxiden sein [172]. Dieses Ergebnis wird auch durch [173] bestätigt, wo von einer anfänglich geringfügig schlechteren Leistungsfähigkeit in Bezug auf Niederfeldbeweglichkeit und Steilheit von MOSFETs mit nitridiertem Oxid berichtet wird, die allerdings mit einer deutlich gesteigerten Zuverlässigkeit verbunden ist.

Eine Besonderheit von nitridierten Oxiden ist, dass die Durchbruchladung Q_{BD} für Substrat-Emission-Stresspolarität größere Werte als für Gate-Emission-Stresspolarität zeigt [129]. Außerdem ist die Generationsrate für Grenzflächenzustände bei Substrat-Emission (SE) deutlich geringer als bei Gate-Emission (GE) [174]. Eine mögliche Erklärung dieses Resultates basiert auf dem HR-Schädigungsmodell. In diesem Zusammenhang wird der nitridierte Tunnelisolator durch ein Zweischichtmodell angenähert [175], der aus einer stickstoffarmen Schicht auf der Gate-Seite und einer stickstoffreichen Schicht auf der Substrat-Seite zusammengesetzt ist (s. Abb. 2.22). Ferner wird davon ausgegangen, dass die Diffusion der schädigenden Wasserstoffspezies in der stickstoffreichen Schicht stark verringert ist [176] und auch in der stickstoffarmen Schicht noch eine Verringerung der H -Diffusion vorliegt. Die Bedingungen, unter denen die Grenzflächenschädigung bei GE-Stresspolarität abläuft, sind für diese Annahmen in Abb. 2.22(a) dargestellt. Die vom Gate in Richtung Substrat tunnelnden Elektronen relaxieren nach möglichen Phononenprozessen auf der Substrat-Seite und setzen ihre Energie frei. Die relaxierenden Elektronen können heiße Löcher erzeugen (AHI-Prozess (2) in Abb. 2.22), die wiederum Wasserstoffatome an der Grenzfläche freisetzen oder Bindungen an der Grenzfläche aufbrechen. Ein anderer möglicher Prozess ist, dass die heißen Elektronen (1) direkt H -Atome freisetzen. Auf diese Weise entstehen unter GE-Stresspolarität unabhängig vom Nitridierungs-

grad Grenzflächenzustände D_{it} , da der Ausgangspunkt der Schädigung direkt an der zu schädigenden Substrat-Grenzfläche liegt.

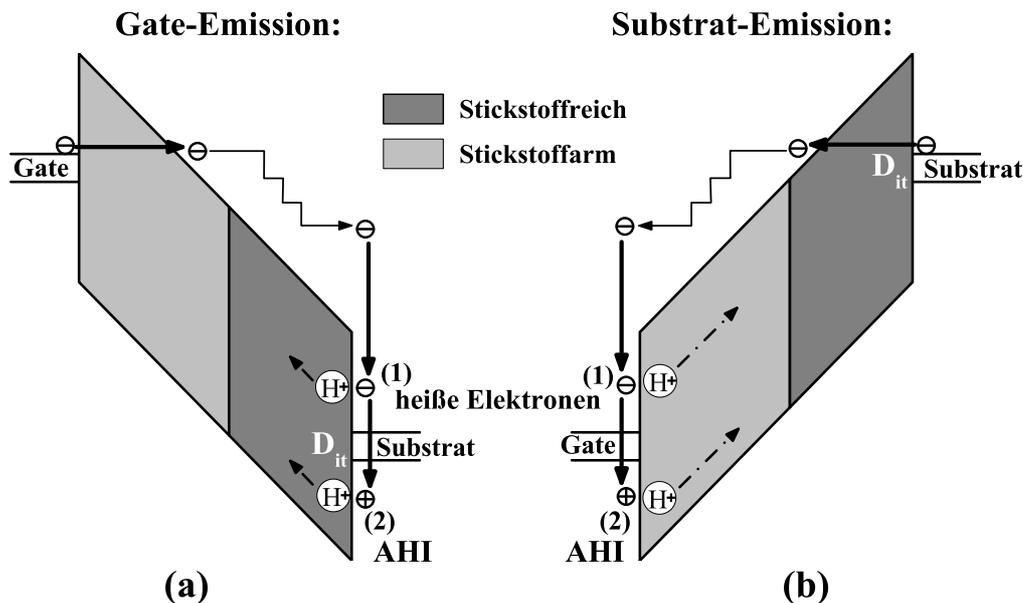


Abbildung 2.22: Die Stickstoffverteilung in einem nitrierten Oxid wird im Zweischichtmodell durch eine stickstoffarme Schicht auf der Gate-Seite und eine stickstoffreiche Schicht auf der Substrat-Seite angenähert. Anhand dieses Modells lässt sich die unterschiedliche D_{it} -Generation unter GE- und SE-Stresspolarität über die verringerte Wasserstoffdiffusion in der stickstoffreichen Schicht erklären [174].

Unter SE-Stresspolarität ist der Ablauf der D_{it} -Erzeugung ein anderer, wie in Abb. 2.22(b) gezeigt ist. Die relaxierenden Elektronen bewirken, dass auf der Gate-Seite Wasserstoffspezies freigesetzt werden, die für eine D_{it} -Erzeugung erst zum Substrat-Interface diffundieren müssen. Die Diffusion der Wasserstoffatome ist in der stickstoffreichen Schicht aber verringert, sodass weniger Grenzflächenzustände erzeugt werden. Die Wasserstoffspezies, die die Substrat-Grenzfläche erreichen, erzeugen Grenzflächenzustände entweder durch Depassivierung nach Gl. 2.25 oder durch den Aufbruch von Bindungen. In [174] wurde eindrucksvoll dargestellt, dass die D_{it} -Generation unter SE-Bedingungen mit zunehmenden Nitridierungsgrad abnimmt. Außerdem zeigten auch die Schädigungsexperimente im Remote-Wasserstoffplasma, dass die D_{it} -Generation durch Nitridierung des Oxids verringert wird [128]. Dementsprechend untermauern die genannten Experimente an nitrierten Isolatoren sowohl die Richtigkeit des HR-Schädigungsmodells als auch die Theorie der verringerten Wasserstoff-Diffusion in nitridreichen Oxiden. Zu dieser Theorie passt auch das experimentelle Ergebnis, dass nicht nitrierte Oxide für SE- und GE-Stresspolarität ein sehr ähnliches Verhalten in Bezug auf die Grenzflächenzustandserzeugung zeigen [174,177].

Ein weiteres Indiz für den Beitrag von Wasserstoff im Oxiddegradationsprozess und damit Bestätigung für das HR-Schädigungsmodell ist folgendes Ergebnis. In [178] wurde ein thermisches Oxid ohne Nitridierung, dessen Prozessführung speziell auf einen geringen Wasserstoffeinbau ausgelegt war, auf die SE-/GE-Polaritätsabhängigkeit der Grenzflächenzustandsgeneration hin untersucht. Es zeigte sich eine

deutlich geringere D_{it} -Generationsrate und eine höhere Durchbruchladung bei SE-Stresspolarität. Dieses Verhalten könnte eventuell mit einer geringen Wasserstoffkonzentration an der Gate-Oxid-Grenzfläche erklärt werden. Demnach werden bei SE nur wenig schädigende Wasserstoffspezies an der Gate-Grenzfläche freigesetzt, die dann zur Substrat-Grenzfläche diffundieren und dort Grenzflächenzustände erzeugen. Das asymmetrische Durchbruchverhalten in nicht nitridierten Isolatoren für GE und SE wurde in [179] allerdings mit der Position des Fermi-Niveaus auf Gate- und Substrat-Seite erklärt.

2.3.5 Beschreibung des Isolator Durchbruchs

Ein wichtiger Gesichtspunkt für das Verständnis von Oxiddegradation und Durchbruchcharakteristik ist der Schädigungsort der verschiedenen Mechanismen. Allerdings ist die Untersuchung des Schädigungsortes bislang nur indirekt möglich, z.B. durch die Beobachtung der effektiven Gesamtladung des Oxids, der Zunahme des Oxid Leckstroms oder der Bestimmung der Grenzflächenzustände.

Die Aussagen über den Schädigungsort variieren in der Literatur. So wird beschrieben, dass Oxidschädigung bei FN-Tunneln nur im Bereich hinter dem Austrittspunkt x_t aus der SiO_2 -Barriere, d.h. im Wesentlichen auf der Anodenseite, entsteht [180]. Aber auch die Aussage, dass hauptsächlich in der Nähe der Kathode geschädigt wird, ist zu finden [133].

Bei reinem Siliziumdioxid hat sich im Zusammenhang mit dem HR-Schädigungsmodell mittlerweile die Ansicht durchgesetzt, dass die Schädigung uniform im gesamten Oxidvolumen erfolgt [181–183].

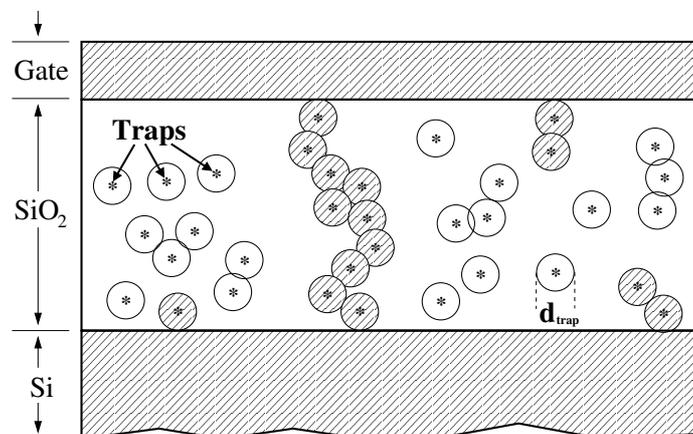


Abbildung 2.23: Nach dem Percolation-Modell [38] tritt der Durchbruch des Isolators auf, wenn eine Aneinanderreihung von Traps einen leitfähigen Kanal bildet.

Auf dieser Annahme basiert auch das “Percolation-Modell“ zur Beschreibung des Oxiddurchbruchs [38,184]. Dieses geht davon aus, dass im Oxidvolumen zufällig Traps erzeugt werden, denen nach [185] ein Durchmesser von $d_{trap} = 0.9 \text{ nm}$ zugeordnet werden kann. Zum Durchbruch des Oxids kommt es genau dann, wenn eine Aneinanderreihung von Traps einen leitfähigen Pfad bildet, wie in Abb. 2.23 zu sehen ist. Mit dem Percolation-Modell ist eine theoretische Beschreibung gegeben, die sowohl die experimentell ermittelte Durchbruchstatistik als auch die Abhängigkeit der

Durchbruchsladung Q_{BD} von der Oxiddicke sowie der Fläche der Oxidprobe vorher-sagt [185].

Die charakteristische Größe zur Beschreibung des Isolator-Durchbruchs ist die bereits erwähnte Durchbruchsladung Q_{BD} . Diese ergibt sich aus der zeitlichen Integration der Injektionsstromdichte J_{inj} , die bis zum Durchbruch durch das Oxid fließt zu:

$$Q'_{BD} = \int_0^{t_{BD}} J_{inj}(t) dt. \quad (2.26)$$

Nach der Definition ist die Durchbruchsladung eine flächenbezogene Größe, daher wird hier der Bezug auf die Einheitsfläche durch die gestrichene Größe Q'_{BD} ausgedrückt. Dabei gehen Elektronen- und Löcherstromanteile in die Injektionsstromdichte ein. Für unterschiedliche Injektionsstromdichten ergeben sich verschiedene Werte für Q'_{BD} , wobei Q'_{BD} mit abnehmender Stromdichte J_{inj} ansteigt. Es zeigt sich allerdings, dass die Löcher-Durchbruchsladung Q'_{LBD} für alle Löcher-Injektionsstromdichten bei Raumtemperatur einen konstanten Wert ergibt [136, 186, 187]. Bei tiefen Temperaturen ergeben sich allerdings Abweichungen von diesem Verhalten [188]. Bei Raumtemperatur scheint demnach die Schädigung von den injizierten Löchern auszugehen [189, 190]. Dieser Befund lässt sich mit dem HR-Schädigungsmodell in Einklang bringen, wenn man davon ausgeht, dass die schädigenden Wasserstoffspezies von Löchern ausgelöst werden (Prozess (2) in Abb. 2.22). Aus diesem Grund sind Löcher zumindest als Teilprozess in den meisten Schädigungsmodellen integriert [140].

2.3.6 Elektrisches Stressen von Isolatoren

Zur Erzeugung von Traps im Isolator und damit zur Simulation der Schädigung die beim Betrieb von MOS-Bauelementen entstehen, werden häufig elektrische Stressmethoden wie Fowler-Nordheim-Injektion verwendet [191]. Die einfachsten Möglichkeiten, Oxide elektrisch zu stressen, ist das Anlegen einer konstanten Spannung (Constant Voltage Stress, CVS) oder das Einprägen eines konstanten Stroms (Constant Current Stress, CCS).

Während der Schädigung bzw. des Stressens von Oxiden entstehen sowohl positive als auch negative Ladungen im Oxid, die mit Traps in Verbindung stehen. Aus diesem Grund sind die Injektionsbedingungen während einer länger andauernden Stressphase weder bei CCS noch bei CVS wirklich konstant [102]. Bei CVS sinkt der Injektionsstrom bei längerer Stressdauer ab, da der überwiegende Einbau von negativen Ladungen die Tunnelbarriere modifiziert und eine Erhöhung der Barriere bewirkt [19]. Im Spannungsverlauf bei CCS-Experimenten werden anfänglich positive und zu größeren Stresszeiten negative effektive Ladungen im Oxid erzeugt [26, 192]. Folglich sinkt zuerst die Injektionsspannung und steigt danach fortlaufend an, weswegen der so genannte "Turn-Around" beobachtet werden kann. Aus dem zeitlichen Verlauf der Injektionsspannung bei CCS können Informationen über die dynamischen Trapping-Eigenschaften während des Stressens extrahiert werden [193].

Für Oxiddicken, bei denen FN-Tunneln der vorherrschende Leitungsmechanismus ist, wird aufgrund der kalkulierbaren Stressdauer bis zu einem definierten Stresszustand häufig CCS verwendet. Für ultradünne Oxide sollte allerdings CVS verwendet werden, um aussagekräftige Q_{BD} Ergebnisse zu erhalten [194].

3 Theorie der Messmethoden

Für die spätere Auswertung der Messungen ist die Theorie der verwendeten Messmethoden unerlässlich. Nachfolgend werden die theoretischen Grundlagen von Kapazitäts-Spannungsmessungen beschrieben sowie die Theorie der transienten Strom- und Kapazitätsmessungen entwickelt.

3.1 Kapazitäts-Spannungsmessungen

Bei Kapazitäts-Spannungsmessungen (kurz $C(V)$ -Messungen) unterscheidet man grundsätzlich zwischen Hochfrequenz- (HF) und Niederfrequenz- (NF) $C(V)$ -Messungen. Bei der HF- $C(V)$ -Messung wird bei einer festen Gate-Spannung eine Kleinsignal-Wechselspannung¹ aufmoduliert, um aus dem gemessenen Verschiebungsstrom die Kapazität zu bestimmen [19]. Zur Bestimmung von NF- $C(V)$ -Kurven gibt es unterschiedliche Messmethoden. So kann die oben beschriebene Technik für eine HF- $C(V)$ -Messung bei sehr niedrigen Frequenzen (z.B. 20 Hz) genutzt werden. Häufig werden aber auch die „Slow-Ramp-Methode“ oder die sog. „quasistatische $C(V)$ -Methode“ angewendet. Bei der Slow-Ramp-Methode wird eine lineare Spannungsrampe eingepreßt und gleichzeitig der Ladestrom der Kapazität gemessen [19], während bei der quasistatischen $C(V)$ -Methode die Ladung mittels eines Ladungsintegrators gemessen wird, die aufgrund eines kleinen Gate-Spannungssprungs auf den MOS-Kondensator fließt [85].

Für alle $C(V)$ -Methoden an MOS-Strukturen gilt, dass die zwischen Gate und Substrat gemessene Kapazität C'_g von der konstanten Oxidkapazität C'_{ox} zusammen mit der in Reihe geschalteten Kapazität des Halbleiters C'_s abhängt²:

$$\frac{1}{C'_g} = \frac{1}{C'_{ox}} + \frac{1}{C'_s}, \quad (3.1)$$

wobei die Oxidkapazität gegeben ist durch

$$C'_{ox} = \frac{\epsilon_{ox}}{d_{ox}}. \quad (3.2)$$

Dabei sind die gestrichelten Größen der verschiedenen Kapazitätskomponenten C'_j in Gl. 3.1 und Gl. 3.2 auf die Einheitsfläche bezogen. Der Zusammenhang zu der absoluten Kapazität einer MOS-Probe ist durch $C'_j = \frac{C_j}{A}$ gegeben. Gleiches gilt für die im Folgenden auftretenden Ladungen $Q'_j = \frac{Q_j}{A}$, die ebenfalls pro Einheitsfläche eingeführt werden.

Die Berechnung der Halbleiterkapazität, die von der Messmethode bzw. der Messfrequenz, vom Aufbau der verwendeten Probe sowie vom Ladungszustand des Oxids abhängt, soll im folgenden Abschnitt betrachtet werden.

¹Typische Messfrequenzen sind 100 kHz oder 1 MHz.

²Dieses gilt für das zunächst angenommene Metall-Gate. Im Folgenden wird noch auf die Unterschiede eingegangen, die sich aus der Verwendung von Poly-Si als Gate-Material ergeben.

3.1.1 Die C(V)-Charakteristik der Zwei-Terminal-MOS-Struktur

Wird zwischen Gate- und Substrat-Anschluss einer Zwei-Terminal-MOS-Struktur (Abb. 2.8) eine Spannung V_g angelegt, so fällt diese über mehreren Teilen der Probenstruktur ab. Die Einzelspannungsabfälle sind durch

$$V_g = \psi_s + V_{ox} + V_{FB} \quad (3.3)$$

gegeben, wobei das Oberflächenpotential ψ_s den Spannungsabfall im *Si*-Halbleiter angibt, V_{ox} ist die Oxidspannung und V_{FB} ist die Flachbandspannung verursacht durch die Austrittsarbeitsdifferenz von Gate und Substrat, sowie durch Oxidladungen.

Die Oxidspannung hängt über

$$V_{ox} = \frac{Q'_s}{C'_{ox}} \quad (3.4)$$

mit der nachfolgend zu berechnenden Halbleiterladung Q'_s zusammen.

Maßgeblich für die Berechnung der Halbleiterkapazität C'_s in Gl. 3.1 ist das Oberflächenpotential ψ_s , das den Zustand und die Ladung Q'_s im Silizium-Halbleiter bestimmt. Demzufolge werden die Ausdrücke für die Halbleiterkapazität im Folgenden in Abhängigkeit von ψ_s auftreten. Um die Kapazitäten $C'_s(\psi_s)$ bzw. $C'_g(\psi_s)$ als Funktion der Gate-Spannung zu erhalten, wird Gl. 3.3 herangezogen.

Die zweite grundlegende Gleichung neben der Summe der auftretenden Spannungsabfälle in der MOS-Struktur ist die Gleichung der auftretenden Ladungen auf dem Gate und im restlichen Teil der Probe

$$Q'_g = Q'_o + Q'_s, \quad (3.5)$$

wobei Q'_g die Ladung auf dem Poly-*Si*-Gate und Q'_o die Gesamtladung des Oxids ist. Unter Berücksichtigung der Majoritäts- und Minoritätsladungsträger kann mit Hilfe der Poisson-Gleichung die Halbleiterladung Q'_s berechnet werden [20, 52, 195, 196]:

$$Q'_s(\psi_s) = \mp \sqrt{\frac{2q\epsilon_s}{\beta}} \cdot F(\beta\psi_s). \quad (3.6)$$

Die Funktion $F(\beta\psi)$ ist gegeben durch:

$$F(\beta\psi) := [p_o (e^{-\beta\psi} + \beta\psi - 1) + n_o (e^{\beta\psi} - \beta\psi - 1)]^{\frac{1}{2}}, \quad (3.7)$$

wobei $\beta = \frac{q}{kT}$ ist. Die Gleichgewichtsladungsträgerkonzentrationen p_o und n_o können für die jeweiligen Majoritätsladungsträger berechnet werden. Im Falle eines n-Substrates gilt [20]:

$$n_o = \frac{1}{2} \left[(N_D - N_A) + \sqrt{(N_D - N_A)^2 + 4n_i^2} \right] \approx N_D \quad \text{für } |N_D - N_A| \gg n_i \quad \text{und } N_D \gg N_A, \quad (3.8)$$

für ein p-Substrat gilt:

$$p_o = \frac{1}{2} \left[(N_A - N_D) + \sqrt{(N_A - N_D)^2 + 4n_i^2} \right] \approx N_A \quad \text{für } |N_A - N_D| \gg n_i \quad \text{und } N_A \gg N_D. \quad (3.9)$$

N_A ist die Akzeptorkonzentration und N_D die Donatorkonzentration. Die jeweils andere Ladungsträgerkonzentration kann mit Hilfe des Massenwirkungsgesetzes

$$n_o p_o = n_i^2 \quad (3.10)$$

berechnet werden. Darin ist n_i die intrinsische Ladungsträgerdichte.

Die NF-Halbleiterkapazität $C'_{s,nf}$ ergibt sich aus der partiellen Ableitung der Halbleiterladung Q'_s nach ψ_s :

$$C'_{s,nf}(\psi_s) \equiv \frac{\partial Q'_s}{\partial \psi_s} = \sqrt{\frac{q \epsilon_s \beta}{2}} \cdot \frac{p_o (1 - e^{-\beta \psi_s}) + n_o (e^{\beta \psi_s} - 1)}{F(\beta \psi_s)}. \quad (3.11)$$

Für hohe Messfrequenzen ändert sich die Halbleiterkapazität und somit die C(V)-Kurve. Für den Fall, dass die Inversionsladungsträger dem HF-Wechselsignal nicht mehr folgen können, die Sweep-Rate aber gering genug ist, dass die Inversionsladung aufgebaut werden kann, sättigt die Halbleiterkapazität in Inversion auf einen konstanten Wert. Wie in [197] beschrieben ist, muss eine Bewegung der Minoritätsladungsträger in Inversion aufgrund des HF-Wechselsignals allerdings berücksichtigt werden und die Auswirkung dieses Inversionsschicht-Polarisationseffektes in die Kapazitätsformel eingehen. Die HF-Halbleiterkapazität eines n-Substrates in Inversion beschreibt die Formel [19, 52]:

$$C'_{s,n-hf}(\psi_s) = \sqrt{\frac{q \epsilon_s \beta}{2}} \cdot \frac{p_o \left(\frac{1 - e^{-\beta \psi_s}}{1 + \Delta_n} \right) + n_o (e^{\beta \psi_s} - 1)}{F(\beta \psi_s)}, \quad (3.12)$$

wobei der Korrekturterm Δ_n gegeben ist durch:

$$\Delta_n = \frac{1}{n_o \beta F(\beta \psi_s)} \frac{e^{-\beta \psi_s} + \beta \psi_s - 1}{\int_0^{\psi_s} \frac{(1 - e^{-\beta \psi})(e^{-\beta \psi} + \beta \psi - 1)}{2 F(\beta \psi)^3} d\psi}. \quad (3.13)$$

Die Formel für die HF-Halbleiterkapazität eines p-Substrates ist in Anhang A.1.1 zu finden. Die Halbleiterladung Q'_s setzt sich im Allgemeinen aus der Ladung der Raumladungszone Q'_r und der Inversionsladung Q'_i zusammen:

$$Q'_s = Q'_r + Q'_i, \quad (3.14)$$

wobei Gl. 3.6 beide Teilkomponenten von Q'_s beschreibt.

Im Falle großer Sweep-Raten, insbesondere in Proben mit geringen Ladungsträgergenerationsraten, kann die Inversionsladung nicht schnell genug aufgebaut werden und der Halbleiter läuft in tiefe Verarmung (Deep-Depletion). Dies bedeutet, dass die Deep-Depletion-Halbleiterkapazität in Inversion unter der HF-Kapazität des Halbleiters im thermodynamischen Gleichgewicht liegt. Welcher Anteil der Inversionsladung der schnellen Änderung der Gate-Spannung folgen kann ist wiederum von der Sweep-Rate abhängig. Zwischen dem Extremfall, dass die gesamte Inversionsladung folgen kann, und dem Fall, dass der Aufbau der Inversionsladung vollständig entfällt, können alle Zwischenzustände vorkommen. Für den Fall der Abwesenheit der Inversionsladung Q'_i kann die Deep-Depletion-Halbleiterkapazität $C'_{s,dd}$ angegeben werden, die sich dann allein aus der Raumladungszonenweite w ergibt:

$$C'_{s,dd}(\psi_s) = \frac{\epsilon_s}{w} = \sqrt{\frac{q \epsilon_s N_D}{2 |\psi_s|}}. \quad (3.15)$$

Die zugehörige Halbleiterladung lautet:

$$Q'_{s,dd}(\psi_s) = Q'_s(Q'_i = 0) = \sqrt{2q\epsilon_s N_D |\psi_s|}. \quad (3.16)$$

Die Ausdrücke in Gl. 3.15 und Gl. 3.16 sind jeweils nur in Inversion gültig. Sie gelten aber sowohl für die HF- als auch für die NF- $C(V)$ -Messung [10]. Bei Verwendung eines p-Substrats ändert sich ($N_D \rightarrow N_A$) und das Vorzeichen der Inversionsladung.

3.1.1.1 Die Zwei-Terminal-MOS $C(V)$ -Kurven

Die NF-, die HF- und die Deep-Depletion- $C(V)$ -Kurven entsprechend Gl. 3.1 in Verbindung mit den Gleichungen (3.11), (3.12) und (3.15) sind als Funktion der Gate-Spannung V_g bestimmt worden und in Abb. 3.1 dargestellt. Der Zusammenhang zwischen dem Oberflächenpotential ψ_s und der Gate-Spannung V_g wurde dabei für jeden Kapazitätswert mit Hilfe von Gl. 3.3 und dem jeweils gültigen Ausdruck für die Halbleiterladung Q'_s zusammen mit Gl. 3.4 berechnet.

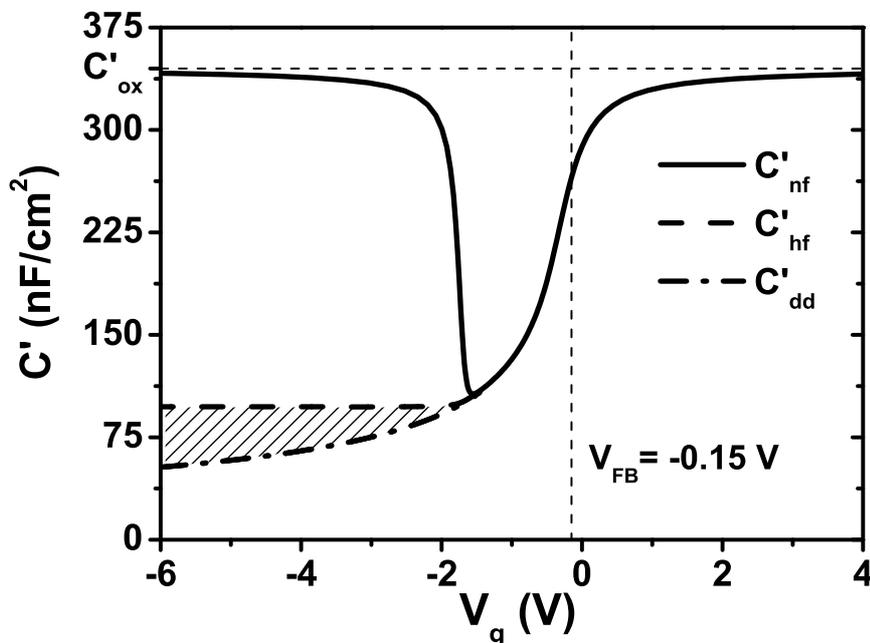


Abbildung 3.1: Berechnete NF-, HF- und Deep-Depletion- $C(V)$ -Kurven für eine MOS-Struktur mit n-Substrat. Die Simulationsparameter waren: $N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$, $d_{ox} = 10 \text{ nm}$ und $V_{FB} = -0.15 \text{ V}$ entsprechend der Austrittsarbeitsdifferenz bei Verwendung eines n^+ -dotierten Poly-Si-Gates [51].

Die Simulation der $C(V)$ -Kurven wurde für eine n -dotierte MOS-Struktur mit einer Substrat-Dotierkonzentration $N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$, einer Oxiddicke $d_{ox} = 10 \text{ nm}$ und einer angenommenen Flachbandspannung $V_{FB} = -0.15 \text{ V}$ durchgeführt. In Abb. 3.1 ist zu sehen, dass die NF-, HF- und Deep-Depletion- $C(V)$ -Kurven in Akkumulation und Verarmung vollständig übereinstimmen. In Inversion steigt die NF- $C(V)$ -Kurve wieder auf die Oxidkapazität an, während die HF- $C(V)$ -Kurve auf einen festen Wert sättigt und die Deep-Depletion- $C(V)$ -Kurve zunächst noch weiter abfällt. Wie zuvor beschrieben, ist die eingezeichnete Deep-Depletion- $C(V)$ -Kurve für eine vollständig

fehlende Inversionsladung berechnet. Kann die Inversionsladung dem Sweep der Gate-Spannung teilweise folgen, so liegt die Deep-Depletion-Kurve in Inversion im schraffierten Bereich zwischen C'_{hf} und C'_{dd} .

3.1.2 Die $C(V)$ -Charakteristik der Drei-Terminal-MOS-Struktur

Im Vergleich zur Zwei-Terminal-MOS-Struktur in Abb. 2.8 ist bei der Drei-Terminal-MOS-Struktur, die in Abb. 3.2 dargestellt ist, ein weiterer Anschluss dazu gekommen. Dieser besteht bei einem n -dotierten Substrat aus einem hoch dotierten Bereich mit p -Dotierung, der direkt an den Gate-Bereich anschließt. Dieser zusätzliche Kontakt wird im Folgenden als Source-Kontakt bezeichnet, da die betrachtete Struktur in Abb. 3.2 Teilen eines MOS-Transistors ähnelt, bei dem dieser Kontakt als Source dienen würde.

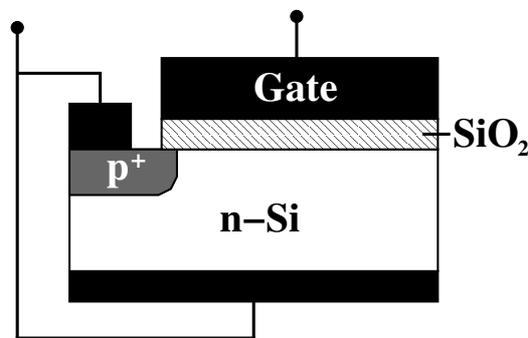


Abbildung 3.2: Die Drei-Terminal-MOS-Struktur für den Fall, dass der Substrat- und Source-Kontakt zusammengeschlossen sind.

In Abb. 3.2 ist der einfachste Spezialfall der Kontaktierung dieser Struktur dargestellt, in dem der Source-Kontakt mit dem Substrat elektrisch zusammengeschlossen ist. Durch den Source-Kontakt ist am Rand des Gate-Bereiches eine p^+n -Diode entstanden, dessen Auswirkung auf die Kapazitätsmessungen es zu betrachten gilt.

Infolge der Betrachtungen der Zwei-Terminal-MOS-Struktur im vorangegangenen Abschnitt lassen sich für das Verhalten der Drei-Terminal-MOS-Struktur, bei der Source und Substrat kurzgeschlossen sind, eine Reihe von Schlussfolgerungen übernehmen. Die Flachbandspannung V_{FB} ist die Spannung, bei der es keinen Potentialabfall im Substrat gibt, also der Übergangspunkt bei dem die p^+n -Diode zwischen Source-Kontakt und Kanalbereich von Sperr- zu Durchlasspolung übergeht. Damit ist V_{FB} der Spannungswert, bei dem die $C(V)$ -Charakteristik der MOS-Struktur vom Zwei-Terminal- zum Drei-Terminal-Verhalten wechselt, da für die gesperrte p^+n -Diode (von Akkumulation bis zu V_{FB}) der Source-Kontakt elektrisch keine Rolle spielen kann.

In Abb. 3.3 (a) ist der Flachbandfall der Drei-Terminal-MOS-Struktur dargestellt. Es bildet sich die natürliche Raumladungszone (RLZ) zwischen p^+ - und n -Gebiet, deren Ausdehnung aufgrund der geringeren Dotierung im n -Substratmaterial größer ist als im p^+ -Kontakt. In Akkumulation, in Abb. 3.3 (b), bildet sich im Gate-Überlappbereich eine Inversionschicht aus. Ferner liegt im Bereich des Source-Kontakts darunter ein feldinduzierter pn -Übergang vor der sperrgepolt ist [198]. Das bedeutet, dass im gesamten Gate-Spannungsbereich von Flachbandspannung bis Akkumulation der Source-Kontakt vom Substrat elektrisch getrennt ist, sodass sich die Drei-Terminal-

MOS-Struktur bezüglich ihrer $C(V)$ -Charakteristik wie die zuvor behandelte Zwei-Terminal-MOS-Struktur verhält und ihre Bulk-Eigenschaften zeigt. Daraus folgt, dass sich die Struktur, bis auf einen kleinen Kapazitätsbeitrag des Gate-Überlappbereiches so verhält, als ob der Source-Kontakt nicht existieren würde.

Anders ist die Situation in Inversion in Abb. 3.3 (c). Hier ist die Inversionsschicht mit dem p^+ -dotierten Source-Kontakt elektrisch verbunden, da die Source- p^+n -Diode in Durchlassrichtung gepolt ist. Demnach können Löcher effizient aus dem p^+ -Kontakt in die Inversionsschicht geliefert werden. Das hat auf die $C(V)$ -Charakteristik einige Auswirkungen. Für den hier behandelten Fall, dass Substrat- und Source-Kontakt auf dem gleichen Potential liegen, bleibt die NF- $C(V)$ -Charakteristik unverändert und Gl. 3.11 gilt weiterhin für die NF-Halbleiterkapazität. Allerdings kann das Substrat nicht mehr in tiefe Verarmung getrieben werden, da die Inversionsladung im Kanalbereich vom Source-Kontakt geliefert wird. Demnach werden keine Deep-Depletion- $C(V)$ -Kurven mehr auftreten. Insgesamt zeigt die Drei-Terminal-MOS-Struktur in Inversion mit angekoppeltem Source-Kontakt Kanaleigenschaften. Die Auswirkung auf HF- $C(V)$ -Kurven wird im Folgenden anhand von Messungen noch genauer betrachtet.

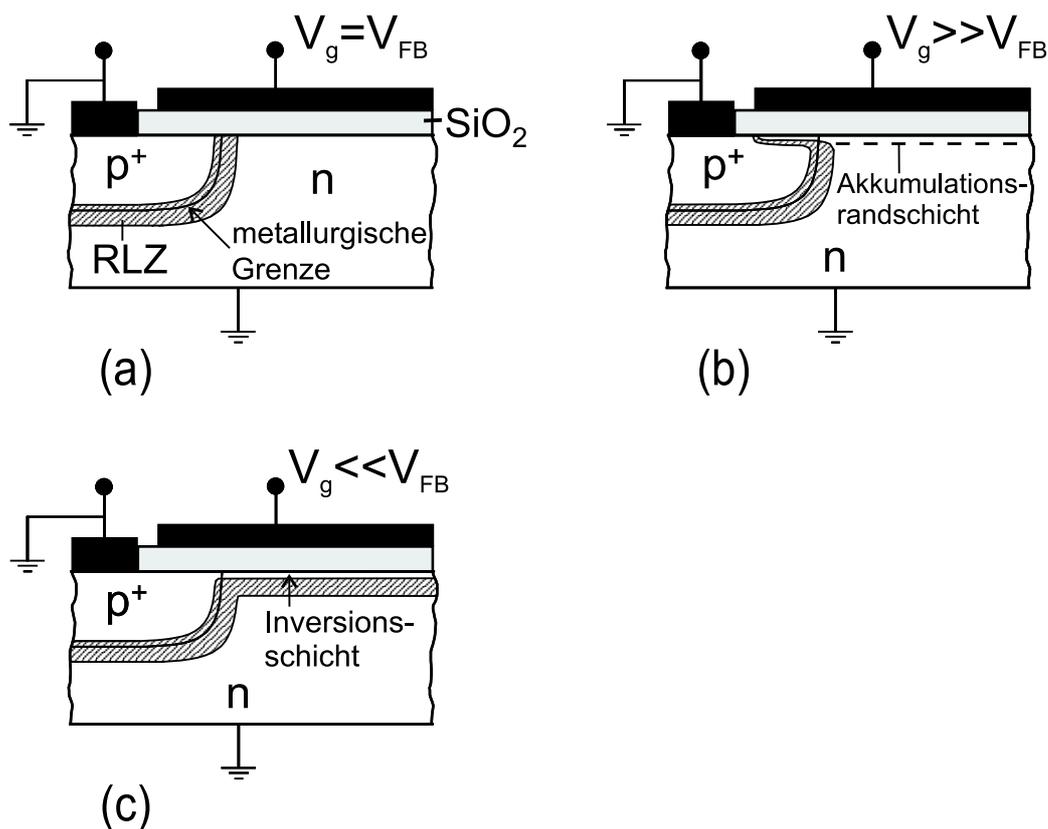


Abbildung 3.3: Die Drei-Terminal-MOS-Struktur für verschiedene Gate-Spannungsbereiche. Bei Flachbandspannung V_{FB} besteht zwischen dem p^+ -Source-Bereich und dem n -Substrat die natürliche Raumladungszone (a). In Akkumulation (b) ändert sich der Bereich der Raumladungszone, allerdings bleibt der p^+ -Kontakt gesperrt. Erst in Inversion (c) kann die Inversionsschicht aus dem Source-Kontakt mit Löchern versorgt werden, sodass ihr Aufbau nicht über Generation stattfinden muss.

Die vorangegangenen Betrachtungen machen deutlich, dass der Source-Kontakt, für den Fall, dass er mit dem Substrat kurzgeschlossen ist, nicht das Oberflächenpotential beeinflusst. Der Source-Kontakt wirkt unter den genannten Bedingungen als Quelle bzw. Senke für Minoritätsladungsträger. Er bildet somit ein Reservoir, das die Inversionsschicht auch bei hohen Messfrequenzen effizient mit Minoritätsladungsträgern versorgt.

Der allgemeinere Fall der Kontaktierung einer Drei-Terminal-MOS-Struktur ist in Abb. 3.4 dargestellt. Dabei liegt zwischen Gate und Substrat die Spannung V_g und zwischen Source-Kontakt und Substrat die Spannung V_k an. Die Auswirkung der Source-Bulk-Spannung V_k soll nun betrachtet werden.

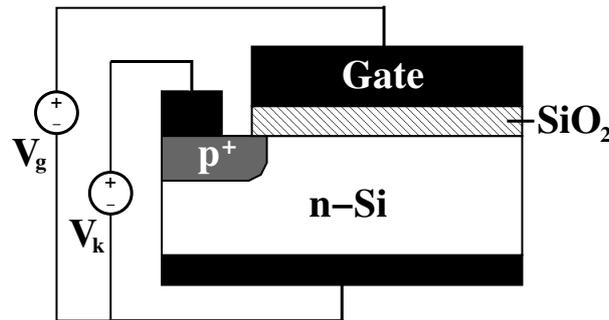


Abbildung 3.4: Die Drei-Terminal-MOS-Struktur für den Fall, dass unterschiedliche Spannungen zwischen Gate und Substrat (V_g) bzw. zwischen Source-Kontakt und Substrat (V_k) anliegen.

Wird die Source-Diode sperrgepolt, d.h. eine negative Spannung ($V_k < 0$) an den Source-Kontakt angelegt, so vergrößert sich die Raumladungszone am p^+n -Übergang. In Akkumulation ändert diese negative Source-Spannung nichts an der Halbleiterladung. Doch erreicht die Bandverbiegung unter dem Gate den Wert $2\phi_F$, bei dem eigentlich die Inversion einsetzen würde, werden die sonst der Inversionsschicht zur Verfügung stehenden Minoritätsladungsträger vom Source-Kontakt abgesaugt. Die Inversion tritt verzögert ein und zwar erst ab einer Oberflächenbandverbiegung $\psi_s \lesssim 2\phi_F + V_k$. Ab diesem Wert ist der Potentialunterschied zwischen p^+ -Kontakt und dem Substrat soweit abgebaut, dass die Minoritätsladungen bei weiterer Verminderung von ψ_s in der Inversionsschicht verbleiben.

Ist die Source-Diode durchlassgepolt, d.h. $V_k > 0$ am Source-Kontakt angelegt, so tritt die Inversion entsprechend früher ein. In Bezug auf die NF-Halbleiterkapazität muss der Einfluss der Source-Diode auf die Inversionsladung in die Beschreibung eingehen. Dabei wird das verzögerte bzw. beschleunigte Auftreten der Minoritätsladungsträger in der Gleichung für die gesamte Halbleiterladung berücksichtigt. Für die betrachtete Struktur mit n -Substrat lauten die Ausdrücke der Halbleiterladung $Q'_{s,n}$ und der Halbleiterkapazität $C'_{s,n}$ [195]:

$$Q'_{s,n}(\psi_s, V_k) = \mp \sqrt{\frac{2q\epsilon_s}{\beta}} \cdot \sqrt{p_o(e^{-\beta(\psi_s - V_k)} + \beta\psi_s - e^{\beta V_k}) + n_o(e^{\beta\psi_s} - \beta\psi_s - 1)}, \quad (3.17)$$

$$C'_{s,n}(\psi_s, V_k) = \frac{\sqrt{\frac{q\epsilon_s\beta}{2}} \cdot [p_o(1 - e^{-\beta(\psi_s - V_k)}) + n_o(e^{\beta\psi_s} - 1)]}{\sqrt{p_o(e^{-\beta(\psi_s - V_k)} + \beta\psi_s - e^{\beta V_k}) + n_o(e^{\beta\psi_s} - \beta\psi_s - 1)}}. \quad (3.18)$$

Die Ausdrücke für eine Drei-Terminal-MOS-Struktur mit p -Substrat sind in Anhang A.1.2 zu finden. Für die HF- $C(V)$ -Charakteristik in Inversion kann die HF-Kanalkapazität über ein Widerstandsnetzwerk beschrieben werden. Auf die Ableitung der Kanalkapazität wird hier aber nicht weiter eingegangen.

3.1.2.1 Die NF- $C(V)$ -Kurven der Drei-Terminal-MOS-Struktur

Die mit Hilfe von Gl. 3.17 und Gl. 3.18 berechneten $C(V)$ -Kurven sind in Abb. 3.5 gezeigt. Zusammen mit der Deep-Depletion- und der NF- $C(V)$ -Kurve mit kurzgeschlossener Source-Diode ($V_k = 0$ V) sind die $C(V)$ -Kurven für verschiedene V_k -Spannungswerte gezeigt. Für die Simulation der $C(V)$ -Kurven wurden die gleichen Probenparameter wie im Fall der Zwei-Terminal-MOS-Struktur in Abb. 3.1 verwendet, sodass die hier gezeigte NF- $C(V)$ -Kurve für $V_k = 0$ V und die NF-Kurve in Abb. 3.1 identisch sind. Des Weiteren ist zu erkennen, dass sämtliche $C(V)$ -Kurven in Abb. 3.5 im Bereich von Akkumulation und Verarmung identisch sind. Darüber hinaus zeigt die $C(V)$ -Kurve der durchlassgepolten Source-Diode ein den vorangegangenen Erläuterungen entsprechendes beschleunigtes Eintreten der Inversion, was am frühzeitigen Wiederanstieg der Kurve bei $V_g \approx -1$ V zu erkennen ist.

Bei den $C(V)$ -Kurven mit Source-Dioden-Sperrpolung tritt die Inversion wie beschrieben mit höherer negativer Spannung V_k zunehmend verzögert ein. Dabei ist zu be-

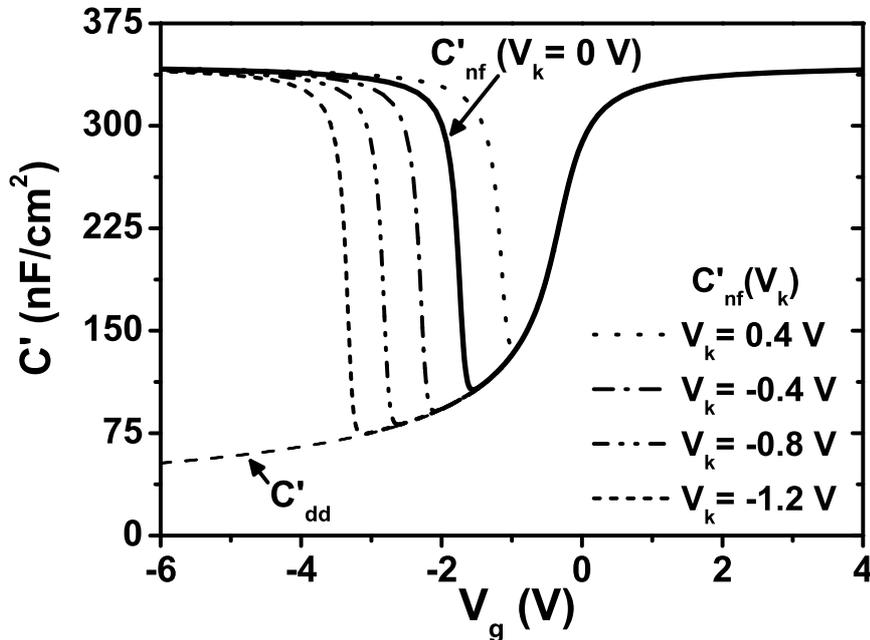


Abbildung 3.5: Berechnete NF- $C(V)$ -Kurven einer Drei-Terminal-MOS-Struktur für unterschiedliche Werte der Source-Diodenspannung V_k im Vergleich zur Deep-Depletion- $C(V)$ -Kurve. Die Simulationsparameter waren: $N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$, $d_{ox} = 10 \text{ nm}$ und $V_{FB} = -0.15 \text{ V}$.

merken, dass die NF- $C(V)$ -Kurven bis zum Einknicken in die Inversionsflanke dem Deep-Depletion Verlauf folgen.

3.1.2.2 Die HF- $C(V)$ -Kurven der Drei-Terminal-MOS-Struktur

In Abb. 3.6 ist zu sehen, dass die HF- $C(V)$ -Kurve der Drei-Terminal-MOS-Struktur (wie die NF-Kurve) im Inversionsbereich wieder ansteigt [199]. Damit unterscheidet sich das HF- $C(V)$ -Verhalten der Drei-Terminal-MOS-Struktur deutlich vom Verhalten der Zwei-Terminal-MOS-Struktur in Abb. 3.3. Bei der Drei-Terminal-MOS-Struktur liefert der Source-Kontakt über die durchgeschaltete Source-Diode die Minoritätsträger direkt in den Inversionskanal, sodass diese dem Messsignal auch bei hohen Frequenzen folgen können.

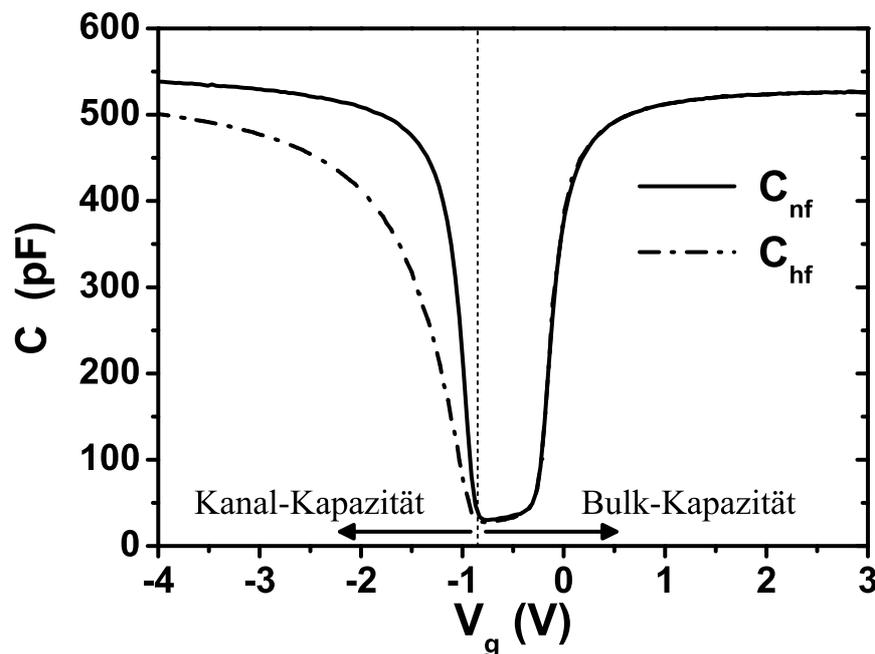


Abbildung 3.6: Gemessene NF- und HF- $C(V)$ -Kurven (Probe C3, Serie 1). Die Messfrequenz der HF-Kurve betrug $f = 100 \text{ kHz}$. Der Gate-Spannungsbereich kann in zwei Bereiche unterteilt werden, in denen entweder die Kanal- oder die Bulk-Kapazität die $C(V)$ -Messungen dominieren [19].

Die HF- $C(V)$ -Kurve lässt sich in diesem Fall in zwei Bereiche aufteilen. In Akkumulation ist die Source-Diode gesperrt (vgl. Abb. 3.3(b)), sodass der Source-Kontakt quasi abgeklemmt ist und bei der Messung nur über den Substrat-Anschluss gemessen wird. In diesem Bereich zeigt die Kapazitätsmessung das Volumenverhalten der MOS-Struktur (Bulk-Kapazität).

In Inversion ist der Substrat-Kontakt hochfrequenzmäßig abgeklemmt (s. Abb. 3.3(c)). Die HF- $C(V)$ -Messung läuft über den Source-Kontakt, wobei die Kanal-Kapazität der Drei-Terminal-MOS-Struktur gemessen wird. Die Abweichung zwischen der NF- und der HF- $C(V)$ -Kurve in Inversion, die idealerweise zusammenfallen sollten, resultiert aus der Ausbreitung des HF-Messsignals über dem großflächigen Kondensator [195, 199].

Die Bulk- und die Kanal-Kapazität können einzeln gemessen werden, wenn die Verbindung zwischen Substrat und dem Source-Kontakt in Abb. 3.2 nicht besteht und

$C(V)$ -Messungen zwischen Gate- und Substrat-Kontakt sowie zwischen Gate- und Source-Kontakt einzeln durchgeführt werden. Diese Methode der separaten Messung von Bulk- und Kanal-Kapazität wird Split- $C(V)$ -Technik genannt [19,200]. Entsprechend kann die HF- $C(V)$ -Kurve in Abb. 3.6 in den Bereich der Kanal- und Bulk-Kapazität unterteilt werden.

3.1.3 Auswirkung von Grenzflächenzuständen auf die $C(V)$ -Kurven

Für den Fall, dass Grenzflächenzustände im $Si-SiO_2$ -Übergangsbereich existieren, kommt ein weiterer Kapazitätsbeitrag in den $C(V)$ -Messungen hinzu. Die Gate-Kapazität (Gl. 3.1) bekommt die Form

$$\frac{1}{C'_g} = \frac{1}{C'_{ox}} + \frac{1}{C'_s + C'_{it}}, \quad (3.19)$$

wobei C'_{it} die Kapazität der Grenzflächenzustände ist. Für den Gesamtspannungsabfall gilt weiterhin Gl. 3.3, mit der Oxidspannung

$$V_{ox} = \frac{Q'_s + Q'_{it}}{C'_{ox}}. \quad (3.20)$$

Dabei ist Q'_{it} die Ladung auf den Grenzflächenzuständen. Sowohl Q'_s als auch Q'_{it} hängen vom Oberflächenpotential ψ_s ab. Zur Berechnung der Grenzflächenzustandsladung wird, wie in Abschnitt 2.3.2.1 beschrieben, davon ausgegangen, dass die Grenzflächenzustände in der oberen Hälfte der Bandlücke akzeptorartiges und in der unteren Hälfte der Bandlücke donatorartiges Verhalten zeigen [75,201].

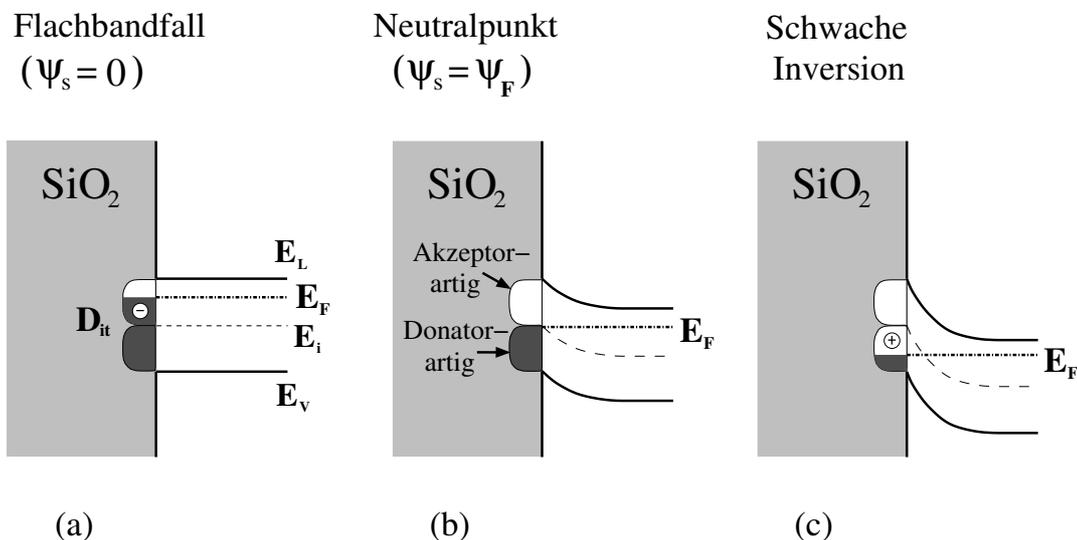


Abbildung 3.7: Besetzungszustand der Grenzflächenzustände in Abhängigkeit des Oberflächen-Potentials ψ_s bzw. des Oberflächen-Fermi-Potentials ψ_o . Dargestellt sind der Flachbandfall (a), der Neutralpunkt der Grenzflächenladung (b) und die Situation in schwacher Inversion (c).

Die sich ergebende Grenzflächenladung Q'_{it} in Abhängigkeit des Oberflächen-Fermi-Potentials ψ_o ist in Abb. 3.7 dargestellt. Am Beispiel eines n-dotierten Substrates ist

in Abb. 3.7(a) das Bänderdiagramm für den Flachbandfall gezeigt. Die donatorartigen Interface-Traps in der unteren Hälfte der Bandlücke tragen im besetzten Zustand keine Ladung. Wenn sie nicht besetzt sind liegt eine positive Ladung vor. Die akzeptorartigen Interface-Traps in der oberen Hälfte der Bandlücke sind unbesetzt neutral und besetzt negativ geladen. Demnach ergeben die beim Flachbandfall in der oberen Hälfte der Bandlücke besetzten Zustände eine negative Grenzflächenladung Q'_{it} . Für den Fall, dass die Fermi-Energie an der Grenzfläche genau in der Mitte der Bandlücke liegt ($\psi_s = \psi_F$) verschwindet die Grenzflächenladung (Abb. 3.7(b)). Aus diesem Grund wird dieser Zustand Neutralpunkt oder Midgap-Punkt genannt. Bei größerer negativer Oberflächenbandverbiegung, wie in schwacher Inversion in Abb. 3.7(c), liegt die Fermi-Energie an der Grenzfläche in der unteren Hälfte der Bandlücke, woraus eine negative effektive Grenzflächenladung resultiert.

Die Auswirkung der Grenzflächenzustände auf die HF- $C(V)$ -Kurven ist in Abb. 3.8 dargestellt und steht im direkten Zusammenhang mit den vorangegangenen Erörterungen. Da die Grenzflächenzustände dem HF-Messsignal nicht folgen können, geht in die HF- $C(V)$ -Kurven kein Kapazitätsanteil C_{it} ein und folglich werden die HF- $C(V)$ -Kurven nur durch die Grenzflächenladung Q_{it} beeinflusst.

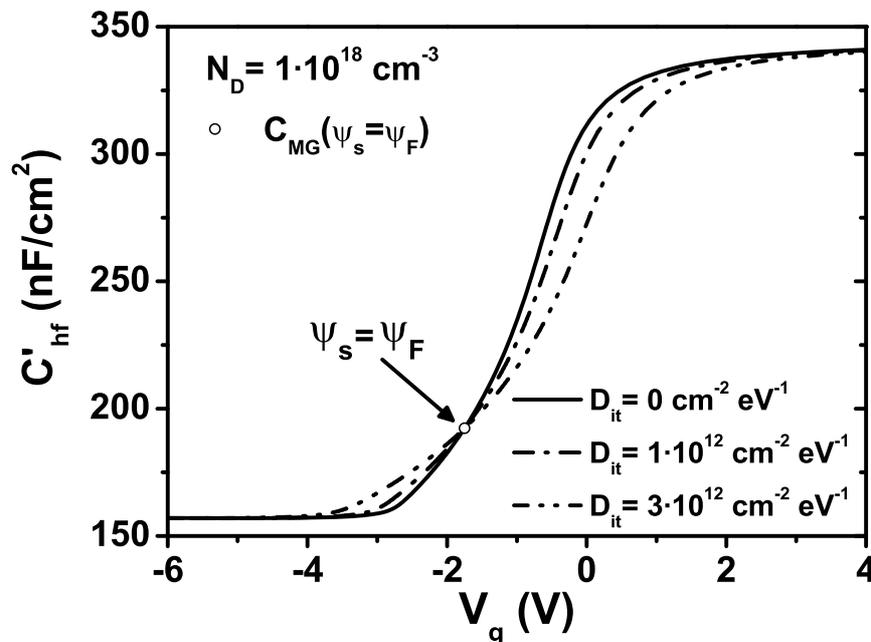


Abbildung 3.8: Berechnete HF- $C(V)$ -Kurven für unterschiedliche Grenzflächenzustandsdichten. Simulationsparameter: $N_D = 10^{18} \text{ cm}^{-3}$, $d_{ox} = 10 \text{ nm}$ und $V_{FB} = -0.15 \text{ V}$.

Für die Simulation der HF- $C(V)$ -Kurven in Abb. 3.8 wurde eine hoch dotierte ($N_D = 10^{18} \text{ cm}^{-3}$) n-Substrat-MOS-Struktur angenommen. Neben einer $C(V)$ -Kurve ohne Grenzflächenzustände sind zwei Kurven für hohe und homogen über die Bandlücke verteilte Grenzflächenzustandsdichten zur Verdeutlichung der Effekte dargestellt. Im Bereich zwischen Akkumulation und Neutralpunkt, in dem auch der Flachbandfall liegt, bewirken die negativen Grenzflächenladungen, dass die $C(V)$ -Kurven mit bestehenden Grenzflächenzuständen weiter rechts, d.h. bei positiveren Werten der Gate-Spannung, liegen. Im Neutral- oder Midgap-Punkt schneiden sich

alle Kurven bei der Midgap-Kapazität C_{MG} . Im Bereich zwischen Neutralpunkt und Inversion liegen die $C(V)$ -Kurven aufgrund der positiven Grenzflächenladung weiter links. Der flachere Verlauf der $C(V)$ -Kurven, verursacht durch die Grenzflächenzustände, wird als "Stretchout" bezeichnet.

Die Grenzflächenladungsdichte Q'_{it} kann wie folgt berechnet werden [196]:

$$Q'_{it}(\psi_s) = q \int_{\frac{E_g}{2q}}^{-\frac{E_g}{2q}} [1 - f(q\psi_o - q\psi_s)] D_{it}^d(\psi_o) - f(q\psi_o - q\psi_s) D_{it}^a(\psi_o) d\psi_o, \quad (3.21)$$

wobei $f(E)$ die Fermi-Funktion ist, die in allgemein gültiger Schreibweise durch

$$f(E) = \frac{1}{1 + \exp\left(\frac{E-E_F}{kT}\right)} \quad (3.22)$$

gegeben ist. Die Größen D_{it}^d und D_{it}^a sind die Dichten der donator- und akzeptorartigen Grenzflächenzustände in der Bandlücke. Die Integrationsvariable ist das Oberflächen-Fermi-Potential ψ_o , das über den gesamten Potentialbereich der Bandlücke ($E_g = E_L - E_V$) läuft.

Durch Differentiation von Gl. 3.21 nach ψ_s kann wiederum die Grenzflächenzustandskapazität C'_{it} berechnet werden. Allerdings kann diese für die Voraussetzung dass D_{it}^d und D_{it}^a im Integrationsintervall $\Delta\psi_o = \frac{kT}{q}$ nahezu konstant sind, der Argumentation von [202] folgend, in guter Näherung durch

$$C'_{it}(\psi_s) = q D_{it}(\psi_o) \quad (3.23)$$

ausgedrückt werden. Der Zusammenhang zwischen Oberflächenpotential ψ_s und Oberflächen-Fermi-Potential ψ_o wurde bereits in Gl. 2.15 gegeben. Die gesamte Grenzflächenzustandsdichte setzt sich dabei aus den Donator- und Akzeptoranteilen zusammen:

$$D_{it}(\psi_o) \equiv D_{it}^d(\psi_o) + D_{it}^a(\psi_o). \quad (3.24)$$

Die Berechnung der NF- $C(V)$ -Kurven kann mit den Gleichungen (3.2), (3.11), (3.19) und (3.23) durchgeführt werden. Simulationsergebnisse der NF- $C(V)$ -Kurven, zu den gleichen Grenzflächenzustandsdichten wie für die HF- $C(V)$ -Simulation, sind in Abb. 3.9 gezeigt, wobei akzeptor- bzw. donatorartige Grenzflächenzustände in der oberen bzw. unteren Hälfte der Bandlücke angenommen wurden (vgl. Abb. 3.7). Es wird deutlich, dass die NF- $C(V)$ -Kurven mit bestehenden Grenzflächenzuständen aus der Akkumulation kommend mit einem Stretchout wie die HF-Kurven einsetzen. Im weiteren Verlauf bewirkt der Kapazitätsterm C_{it} die deutliche Anhebung des Minimums der Kurve.

3.1.3.1 Bestimmung von Grenzflächenzuständen aus experimentellen $C(V)$ -Kurven

Es gibt mehrere Methoden zur Bestimmung der Grenzflächenzustandsdichte mittels $C(V)$ -Messungen. Die erste Methode besteht im Vergleich einer gemessenen HF- $C(V)$ -Kurve mit einer simulierten HF-Kurve (Terman-Methode [203]). Außerdem kann der Vergleich einer NF-Messkurve mit einer theoretisch berechneten Kurve verwendet werden. Eine weitere Möglichkeit besteht in der Verwendung gemessener

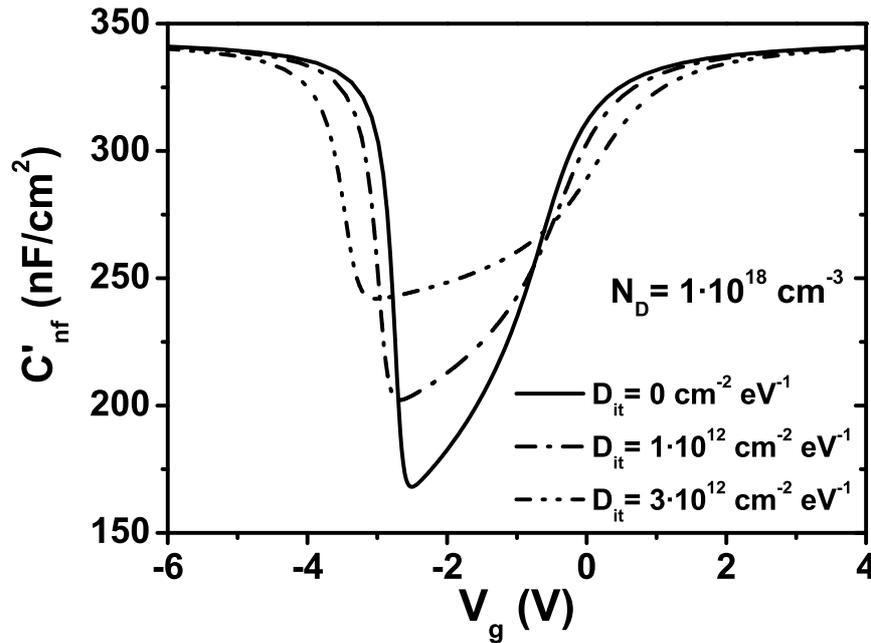


Abbildung 3.9: Berechnete NF- $C(V)$ -Kurven für unterschiedliche, konstant über die Bandlücke verteilte Grenzflächenzustandsdichten. Simulationsparameter: $N_D = 1 \cdot 10^{18} \text{ cm}^{-3}$, $d_{ox} = 10 \text{ nm}$ und $V_{FB} = -0.15 \text{ V}$.

NF- und HF- $C(V)$ -Kurven [204]. Dabei wird die Differenz zwischen der HF- und NF- $C(V)$ -Kurve ausgewertet, sodass auf die Berechnung von theoretischen Kurven verzichtet werden kann.

In Abb. 3.10 sind die NF- und HF- $C(V)$ -Kurven einer gestressten MOS-Probe gezeigt. Der Stress wurde mit einer konstanten Stromdichte von $J_{inj} = -1 \text{ mA/cm}^2$ durchgeführt. Während der Stressphase war eine negative Spannung am Gate angeschlossen, wodurch die Elektronen vom Gate emittiert wurden. Der gezeigte Stresszustand beträgt $Q_{inj} = -5 \text{ C/cm}^2$.

Zur Bestimmung der Grenzflächenzustände wurde im Rahmen dieser Arbeit die Methode verwendet, bei der die gemessenen NF- und HF- $C(V)$ -Kurven ausgewertet werden. Die Grenzflächenzustandsdichte berechnet sich dann mittels

$$D_{it} = \frac{1}{q} \left(\frac{C'_{nf}}{1 - \frac{C'_{nf}}{C'_{ox}}} - \frac{C'_{hf}}{1 - \frac{C'_{hf}}{C'_{ox}}} \right), \quad (3.25)$$

wobei $C(V)$ -Kurven wie in Abb. 3.10 verwendet werden. Dafür ist die Umrechnung der gemessenen Kurven auf die Einheitsfläche (1 cm^2) erforderlich, um die Grenzflächenzustandsdichte D_{it} mit der Einheit [$\text{eV}^{-1}\text{cm}^{-2}$] zu erhalten³.

Mit Gl. 3.25 wird die Grenzflächenzustandsdichte ($D_{it}(V_g)$) zunächst in Abhängigkeit der Gate-Spannung berechnet. Um die Grenzflächenzustandsdichte über dem

³An dieser Stelle sei darauf hingewiesen, dass die richtige Einheit von D_{it} gemäß der Definition in Gl. 3.23 [$\text{V}^{-1}\text{cm}^{-2}$] lauten muss. Allerdings wird häufig die energetische Verteilung der Grenzflächenzustände in der Bandlücke anhand eines Bänderdiagramms betrachtet. Da eine angelegte Spannung bzw. eine Potentialänderung von 1 V eine energetische Verschiebung von 1 eV im Bänderdiagramm bewirkt, kann D_{it} mit identischem Zahlenwert auch mit der Einheit [$\text{eV}^{-1}\text{cm}^{-2}$] angegeben werden. Der Literatur folgend wird D_{it} in dieser Arbeit mit der Einheit [$\text{eV}^{-1}\text{cm}^{-2}$] verwendet, obwohl dieses zu den erwähnten Widersprüchen führt.

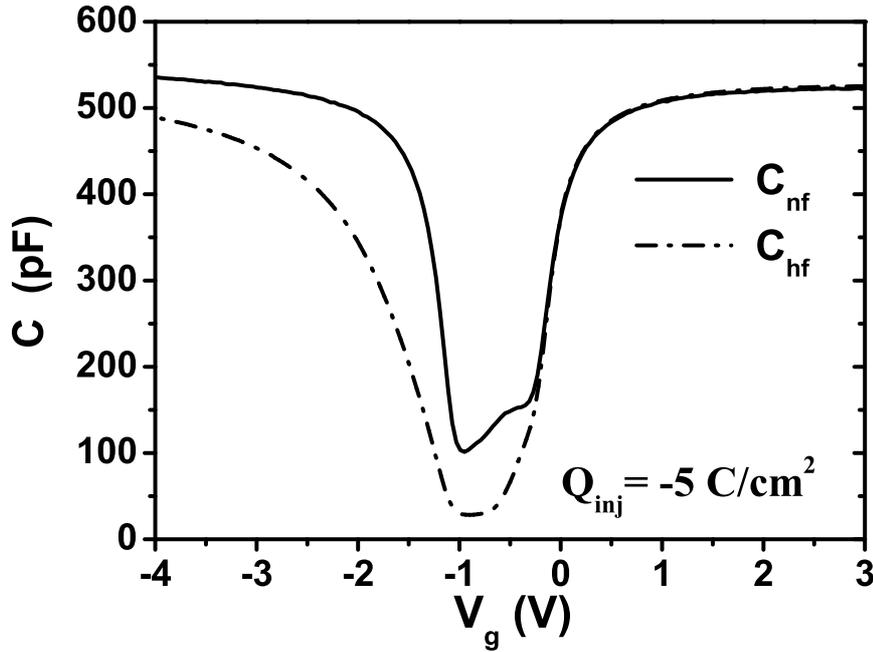


Abbildung 3.10: Gemessene NF- und HF- $C(V)$ -Kurven an einer gestressten Probe (C3, Serie 1). Die NF- $C(V)$ -Kurve zeigt eine Anhebung des Kurvenverlaufs im Bereich des Minimums, der durch die Kapazität der Grenzflächenzustände C_{it} verursacht wird. Stresszustand: $Q_{inj} = -5 \text{ C/cm}^2$, Stressstromdichte: $J_{inj} = -1 \text{ mA/cm}^2$.

Energieintervall der Si -Bandlücke darzustellen, muss der Zusammenhang zwischen dem Oberflächenpotential ψ_s und der Gate-Spannung V_g bestimmt werden. Dieses geschieht über das Berglund-Integral [205]:

$$\psi_s(V_g) = \int_{V_{go}}^{V_g} \left(1 - \frac{C'_{nf}(V'_g)}{C'_{ox}} \right) dV'_g + \psi_s(V_{go}), \quad (3.26)$$

wobei bis auf einen Vorfaktor die Fläche zwischen konstanter Oxidkapazität C_{ox} und der NF- $C(V)$ -Kurve aufintegriert wird. Die Integrationskonstante $\psi_s(V_{go})$ berücksichtigt den korrekten Zusammenhang zwischen ψ_s und V_g im Hinblick auf den Flachbandfall ($\psi_s = 0$), sofern das Integral beginnend bei V_{go} berechnet wird. Diese Konstante entfällt demnach, wenn für die untere Integrationsgrenze die Flachbandspannung ($V_{go} = V_{FB}$) gewählt wird.

3.1.4 Auswirkung der Poly-Si-Verarmung auf die $C(V)$ -Kurven

Bei Verwendung von Poly- Si an Stelle eines Metalls als Gate-Material ergibt sich ein weiterer Term in der Gate-Kapazität (Gl. 3.1) [206, 207]:

$$\frac{1}{C'_g} = \frac{1}{C'_{ox}} + \frac{1}{C'_s} + \frac{1}{C'_p}, \quad (3.27)$$

wobei C'_p die Kapazität der Verarmungsschicht im Poly- Si (Gate-Depletion) ist. Diese Verarmungsschicht entsteht je nach Dotiertyp des Poly- Si im Bereich über dem Oxid, wodurch ein weiterer Kapazitätsanteil, gemäß Gl. 3.27, in Reihe zur Oxid- und

Halbleiterkapazität geschaltet wird. Ein n-dotiertes Poly-Si zeigt Gate-Depletion bei positiven Gate-Spannungswerten, ein p-dotiertes Poly-Gate bei negativen V_g Werten. Für die Berechnung von $C(V)$ -Kurven mit Berücksichtigung der Poly-Si-Verarmung kann derart vorgegangen werden, dass der zusätzliche Term in Gl. 3.27 nur dann berücksichtigt wird, wenn im Gate-Bereich an der Gate-Oxid-Grenzfläche eine Verarmungsschicht vorliegt [208]. Für den Bereich des akkumulierten Poly-Si Gates wird der C'_p -Term in Gl. 3.27 vernachlässigt.

Die Gate-Kapazität C'_p ist eine Funktion der Oberflächenbandverbiegung im Poly-Si ψ_p und kann durch den Ausdruck [208]:

$$C'_p(\psi_p) = \mp \sqrt{2\epsilon_s q N_p \beta} \cdot \frac{e^{-\beta\psi_p} - 1}{\sqrt{e^{\beta\psi_p} - \beta\psi_p - 1}}, \quad (3.28)$$

beschrieben werden. Die Oberflächenbandverbiegung im Poly-Si ψ_p ist durch das elektrische Feld im Isolator (\mathcal{E}_{ox}) und damit durch die Summe aus Grenzflächen- und Halbleiterladung bestimmt. Es gilt:

$$\psi_p = \frac{\epsilon_{ox}^2}{2qN_A\epsilon_{si}} \mathcal{E}_{ox}^2 = \frac{\epsilon_{ox}^2}{2qN_A\epsilon_{si}} \cdot \frac{(Q_{it} + Q_s)^2}{d_{ox}^2 C_{ox}^2}. \quad (3.29)$$

In Gl. 3.29 sind die Größen Q_{it} und Q_s wiederum abhängig vom Oberflächenpotential ψ_s , woraufhin der Spannungsabfall über dem gesamten Schichtstapel ebenfalls ψ_s als Parameter hat:

$$V_g = \psi_p + V_{ox} + \psi_s + V_{FB}. \quad (3.30)$$

Mit Hilfe der beschriebenen Gleichungen wurden NF- $C(V)$ -Kurven für n^+ - bzw.

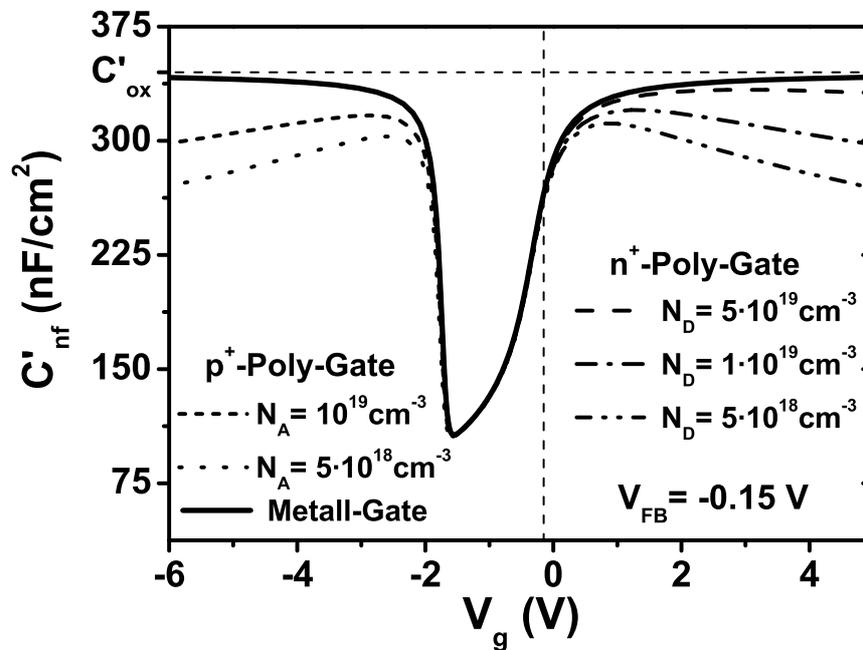


Abbildung 3.11: Berechnete NF- $C(V)$ -Kurven für unterschiedliche Poly-Si-Dotierungen und Dotierkonzentrationen sowie für ein Metall-Gate wie in Abb. 3.1. Allgemeine Simulationsparameter: $N_d = 2 \cdot 10^{17} \text{ cm}^{-3}$, $d_{ox} = 10 \text{ nm}$ und $V_{FB} = -0.15 \text{ V}$.

p^+ -dotiertes Poly-Gate unterschiedlicher Dotierkonzentrationen simuliert, die in Abb. 3.11 dargestellt sind. Berechnet wurden diese für ein n-Substrat mit den schon zuvor verwendeten Parametern ($N_D = 2 \cdot 10^{17} \text{ cm}^{-3}$, $d_{ox} = 10 \text{ nm}$).

Es wird deutlich, dass die $C(V)$ -Kurven auf der Spannungsseite der Gate-Depletion mit abnehmender Poly-Dotierkonzentration immer mehr abfallen und den Wert der Oxidkapazität C_{ox} dort nicht mehr erreichen.

Die im Rahmen dieser Arbeit verwendeten Proben hatten n^+ -Poly-Dotierungen mit $N_D > 5 \cdot 10^{19} \text{ cm}^{-3}$, woraus ein geringer Einfluss der Poly-Gate-Depletion auf die $C(V)$ -Kurven resultiert (s. Abb. 3.6).

3.2 Transiente Oxidstrommessungen

Bei den transienten Oxidstrommessungen werden Ströme gemessen, die durch Umladen von Oxid-Traps zustande kommen. Die transienten Oxidströme werden auch "transient SILC" genannt [72], und kommen in Strom-Spannungsmessungen an MOS-Kondensatoren neben dem eigentlichen stationären Leckstrom („steady-state SILC“ [71]) vor. Die transiente SILC-Komponente wird in Strom-Spannungsmessungen deutlich, wenn man die Durchlaufgeschwindigkeit der Strom-Spannungsmessung variiert [209]. Unter der Annahme, dass nach einer Spannungsänderung die Strommessung erst erfolgt nachdem der eigentliche MOS-Kondensator vollständig umgeladen ist, besteht die gemessene Strom-Spannungscharakteristik $I_{ges}(V_g)$ aus einer stationären und einer transienten Komponente [210]. Deshalb gilt:

$$I_{ges}(V_g) = I_{stat}(V_g) + I_{trans}(V_g, \frac{dV_g}{dt}). \quad (3.31)$$

Dabei ist die transiente SILC-Komponente I_{trans} auch von der Sweep-Rate ($\frac{dV_g}{dt}$) abhängig, während die stationäre Stromkomponente I_{stat} nur von der Gate-Spannung V_g abhängt.

Um ausschließlich den stationären Leckstrom zu messen, muss bei einem festen Wert der Gate-Spannung unter Umständen mehrere tausend Sekunden gewartet werden, bevor die Strommessung erfolgen kann [72, 209]. Genau genommen darf erst gemessen werden, wenn die transienten Stromanteile vollständig abgeklungen sind.

Eine Möglichkeit um die transiente SILC-Komponente zu untersuchen, sind die zeitabhängigen transienten $I(t)$ -Messungen. Bei diesen Messungen wird die Spannung nicht kontinuierlich geändert wie in den Strom-Spannungsmessungen, sondern es werden Spannungsstufen bzw. Spannungssprünge auf die Gate-Elektrode eingepreßt und der transiente Strom bei konstanter Gate-Spannung über der Zeit gemessen. Dabei muss allerdings der stationäre SILC bei der Gate-Spannung der Messung berücksichtigt werden oder eine Messspannung gewählt werden bei der kein stationärer Leckstrom vorkommt.

Der Stromverlauf einer solchen transienten $I(t)$ -Messung ist schematisch in Abb. 3.12 gezeigt. Vor dem Zeitpunkt $t = 0 \text{ s}$ ist die Gate-Spannung $V_g = 0 \text{ V}$ und wird bei $t = 0 \text{ s}$ mittels eines Spannungssprungs auf z.B. $V_g = 3 \text{ V}$ geschaltet. Dieser positive Spannungssprung bewirkt eine positive, zeitlich abnehmende Stromtransiente, die über 1000 s gemessen werden kann [211]. Zum Zeitpunkt $t = 1000 \text{ s}$ wird ein negativer Spannungssprung von $V_g = 3 \text{ V}$ wieder auf $V_g = 0 \text{ V}$ eingepreßt, woraus ein negativer $I(t)$ -Ladestrom resultiert. Experimentell zeigt sich, dass der transiente SILC einem

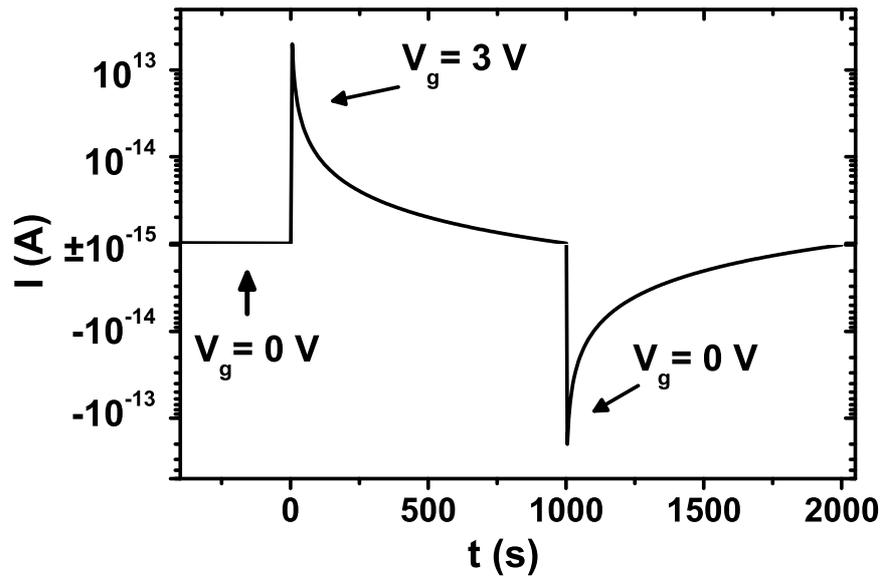


Abbildung 3.12: Schematischer Ablauf der transienten SILC Messungen. Durch Sprünge der Gate-Spannung werden transiente Oxidströme hervorgerufen, deren Abklingen z.T. über mehrere 1000 s beobachtet werden kann.

Potenzgesetz im zeitlichen Verlauf folgt:

$$I(t) = I_0 \cdot t^{-\alpha} \quad \text{für } t > 0. \quad (3.32)$$

Dabei ist I_0 die Amplitude der Stromtransienten und α ist der Exponent der Zeitabhängigkeit der Stromtransienten. In Messungen des transienten SILC mit ausreichender Amplitude liegt α meist nahe bei eins. Generell kann also davon gesprochen werden, dass der transiente SILC eine $1/t$ -Zeitabhängigkeit besitzt.

Im Zusammenhang mit Untersuchungen an SiO_2 wird durchweg beschrieben, dass der transiente SILC durch die Umladung von Oxid-Traps zustande kommt [72, 209, 212–214], wie auch im Folgenden beschrieben wird. In High- k -Dielektrika wurde dieser $1/t$ -Strom mitunter als “relaxation current“ bezeichnet und auf Polarisierungseffekte im Dielektrikum zurückgeführt [215, 216]. Neuste Untersuchungen bestätigen allerdings, dass es sich auch in High- κ -Dielektrika um Trap-Umladeströme handelt und sich die Ergebnisse nicht mit der Polarisierung des Dielektrikums erklären lassen [217].

3.2.1 Tunneln zu grenzflächennahen Oxid-Traps

Wie schon beschrieben, resultieren die transienten SILC-Ströme aus einem Umladeprozess von Oxidzuständen. Dieser Vorgang soll im Folgenden detailliert untersucht werden.

In Abb. 3.13 sind die Bänderdiagramme am Beispiel einer n-dotierten-MOS-Struktur für die Gate-Spannungen der Stromtransienten in Abb. 3.12 dargestellt. Abb. 3.13(a) zeigt das Bandschema bei einer positiven Gate-Spannung von 3 V. In Abb. 3.13(b) ist das Bandschema für den Flachbandfall abgebildet. Die Verkipfung von Valenz- und Leitungsband des SiO_2 beim hin- und herschalten zwischen diesen beiden Zuständen bewirkt die Umladung von Traps im Oxid und verursacht einen Verschiebungsstrom. Die Messung der transienten $I(t)$ -Ströme findet typischerweise im Gate-

Spannungsbereich um die Flachbandspannung V_{FB} statt, der ebenfalls die Einsatzspannung V_T beinhaltet. Der Zustand in Abb. 3.13(b) entspricht in etwa den Spannungsverhältnissen, die während der transienten $I(t)$ -Messungen vorliegen, da diese meist bei kleinen Gate-Spannungen stattfinden. Deshalb wird dieser Teil des experimentellen Ablaufs, der bei der konstanten Messspannung V_{meas} stattfindet, auch als Messphase bezeichnet.

Während der stets vorangehenden Beladephase bei der Beladespannung V_{ch} in Abb. 3.13(a) wird der Besetzungszustand der Oxid-Traps in einen definierten Zustand gebracht. Typische Zeiten für die Belade- und Messphase liegen zwischen 500 s und 1000 s. Während die Messspannung V_{meas} mitunter variiert wurde, war die Beladespannung V_{ch} stets fest gewählt.

Maßgeblich für die Umbesetzung von Oxid-Traps ist die Position des quasi Fermi-Niveaus in der benachbarten Elektrode. Wenn die Gate-Spannung von 0 V auf +3 V geändert wird, werden auf der Substrat-Seite zuvor leere Oxid-Traps mit Elektronen besetzt (vgl. Abb. 3.13(a)). Währenddessen werden auf der Gate-Seite Elektronen aus zuvor besetzten Traps freigesetzt und an das Gate abgegeben. Ein entsprechender Vorgang läuft in der Messphase (Abb. 3.13(b)) ab, wobei sich die Richtung der Verschiebungsströme umkehrt. Die Richtung der Elektronenbewegung ist durch die Pfeile in Abb. 3.13 symbolisiert. Die Stromrichtung ist vom Gate zum Substrat definiert, woraus sich negative Vorzeichen für die in Abb. 3.13(b) eingezeichneten lokalen Ströme ergeben.

Der lokale Tunnelstrom zwischen Oxid-Traps und dem Gate wird gateseitiger lokaler Tunnelstrom I_g genannt. Der substratseitige lokale Tunnelstrom ist mit I_s bezeichnet. I_g und I_s ergeben sich aus der zeitlichen Änderung der lokalen Ladungsdichten auf Gate- und Substrat-Seite (Q_{gox} und Q_{sox}) nach:

$$I_g(t) = \frac{dQ_{gox}}{dt}, \quad (3.33)$$

$$I_s(t) = -\frac{dQ_{sox}}{dt}. \quad (3.34)$$

3.2.2 Modell zur Beschreibung der transienten Strommessungen

Die soeben diskutierten lokalen Tunnelströme $I_g(t)$ und $I_s(t)$ beschreiben die lokalen Ströme der Trap-Umladung im Oxid. Die Messung der transienten Oxidströme (transient SILC) $I_{ext}(t)$ findet allerdings im äußeren Stromkreis statt, wie aus Abb. 3.14 ersichtlich ist. Genau genommen besteht der externe transiente Oxidstrom $I_{ext}(t)$ aus zwei Komponenten: Der Komponente $I_{ext,g}(t)$, die durch gateseitiges lokales Tunneln $I_g(t)$ hervorgerufen wird, und der Komponente $I_{ext,s}(t)$ verursacht durch substratseitiges lokales Tunneln $I_s(t)$:

$$I_{ext}(t) = I_{ext,s}(t) + I_{ext,g}(t). \quad (3.35)$$

Im Folgenden soll nun der Zusammenhang zwischen den extern gemessenen transienten SILC und den lokalen Tunnelströmen I_s and I_g abgeleitet werden, wie in [218] erstmalig gezeigt wurde.

Die Messung von $I_{ext}(t)$ findet bei einer festen Gate-Spannung V_{meas} statt. Dieser Strom wird durch das lokale Tunneln zwischen der Flächenladung Q_{ox} und einer

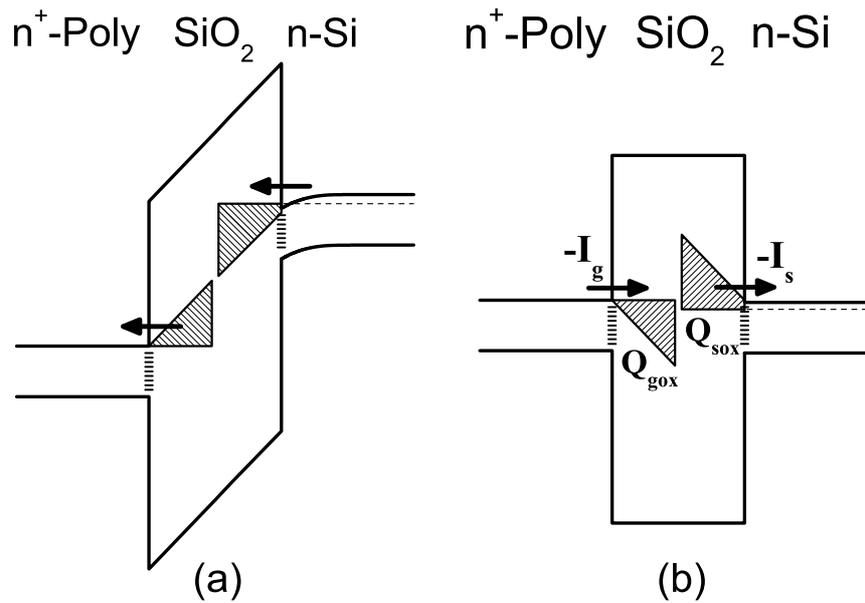


Abbildung 3.13: Trap-Zustände unter dem quasi Fermi-Niveau werden gefüllt und Elektronen aus überbesetzten Zuständen über dem quasi Fermi-Niveau tunneln in die benachbarte Elektrode (Substrat oder Gate). Diese Einfang- und Emissionsvorgänge laufen in der Beladephase (a), bei einer positiven Gate-Spannung V_{ch} , und in der Messphase (b), bei der Messspannung V_{meas} ab.

der beiden Elektroden (Substrat oder Gate) verursacht. Die Position der Flächenladung Q_{ox} sei x , und gibt den Abstand von der Gate-Grenzfläche an (s. Abb. 3.14). Aufgrund der exponentiellen Abhängigkeit der Tunnelwahrscheinlichkeit von der Tunnelndistanz werden Oxidladungen bevorzugt mit der jeweils näher liegenden Elektrode ausgetauscht [5].

Die angelegte Gate-Spannung V_{meas} fällt entsprechend Gl. 3.30 über dem poly-Si

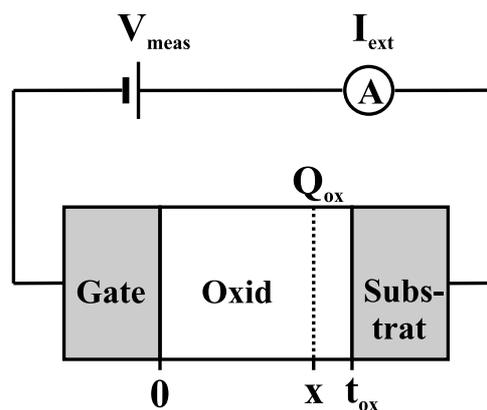


Abbildung 3.14: Schematische Darstellung des Messaufbaus für die transienten SILC-Messungen. Bei einer festen Gate-Spannung V_{meas} werden die Stromtransienten $I_{ext}(t)$ im äußeren Stromkreis gemessen. Sie werden durch lokales Elektronentunneln zwischen einem Trap, im Abstand x zum Gate und beiden Elektroden, Substrat und Gate verursacht.

(ψ_p) , dem Oxid und dem Substrat (ψ_s) ab:

$$V_{meas} = \psi_p + \mathcal{E}_g x + \mathcal{E}_s (t_{ox} - x) + \psi_s + \tilde{V}_{FB}. \quad (3.36)$$

In Gl. 3.36 wird zusätzlich die Flächenladung Q_{ox} berücksichtigt, die eine Änderung des elektrischen Feldes im Oxid von \mathcal{E}_g im Bereich zwischen Gate und Flächenladung auf \mathcal{E}_s zwischen Flächenladung und Substrat bewirkt. Der Term \tilde{V}_{FB} berücksichtigt alle (festen) Ladungen im Oxid, die nicht in die transienten Tunnelvorgänge involviert sind, sowie die Austrittsarbeitsdifferenz zwischen Poly-Gate und Substrat.

Der Sprung der elektrischen Feldstärke bei der Flächenladung Q_{ox} wird durch Gl. 3.37 beschrieben:

$$Q_{ox} = \epsilon_{ox} (\mathcal{E}_s - \mathcal{E}_g). \quad (3.37)$$

Die Größe ϵ_{ox} ist die Dielektrizitätskonstante von SiO_2 . Die differentiellen Terme der Poly-*Si*- und Substrat-Oberflächenpotentiale sind gegeben durch:

$$d\psi_s = \frac{\epsilon_{ox}}{C_s + C_{it}} d\mathcal{E}_s, \quad (3.38)$$

$$d\psi_p = \frac{\epsilon_{ox}}{C_p} d\mathcal{E}_g, \quad (3.39)$$

wobei C_s , C_{it} und C_p die NF-Kleinsignalkapazitäten vom Halbleitersubstrat, den Grenzflächenzuständen und dem Poly-*Si*-Gate darstellen. Diese Kapazitätsanteile sind bereits bei der Behandlung der Theorie der $C(V)$ -Messungen, wie z.B. in Gl. 3.19 und Gl. 3.27, vorgekommen. Der Ausdruck in Gl. 3.39 wurde in der Form für die üblicherweise verwendeten hochdotierten Poly-Si-Gate-Schichten geschrieben. In diesem Fall ist die Lage des Fermi-Niveaus der Gate-Elektrode wenig veränderlich, sodass die Umladung von gateseitigen Grenzflächenzuständen nur eine geringe Rolle spielt. Um die gateseitigen Grenzflächenzustände zu berücksichtigen, kann in Gl. 3.39 $C_p = C_{ps} + C_{git}$ gesetzt werden, wobei C_{ps} und C_{git} die Kapazitäten vom Poly-Si-Gate und von den gateseitigen Grenzflächenzuständen sind.

3.2.2.1 Lokales Tunneln auf der Substrat-Seite

Im Falle einer substratseitigen Flächenladung Q_{sox} , die sich an der Position x befindet und über den lokalen Tunnelstrom I_s Ladungen mit dem Substrat austauscht, soll der externe Strom ($I_{ext,s}$) berechnet werden. Dafür wird unter Verwendung der Gleichungen (3.36), (3.37), (3.38) und (3.39) die Änderung des elektrischen Feldes auf der Gate-Seite $d\mathcal{E}_g$ als Folge einer kleinen Änderung der substratseitigen Flächenladung dQ_s berechnet. Dabei beinhaltet die gateseitige Feldstärkeänderung $d\mathcal{E}_g$ die Konvektions- und Verschiebungsstromanteile bei konstanter Gate-Spannung, die durch lokales Tunneln auf der Substrat-Seite im äußeren Stromkreis induziert werden. Demnach ergibt sich unter Verwendung der zeitlichen Konstanz von V_g und V_{FB} :

$$d\mathcal{E}_g = \frac{\frac{x}{\epsilon_{ox}} - \frac{t_{ox}}{\epsilon_{ox}} - \frac{1}{C_s + C_{it}}}{t_{ox} + \frac{\epsilon_{ox}}{C_p} + \frac{\epsilon_{ox}}{C_s + C_{it}}} dQ_{sox}. \quad (3.40)$$

Für den Fall, dass nur der substratseitige lokale Tunnelstrom I_s existiert, ergibt sich der externe Strom aus der zeitlichen Änderung der Ladung auf der Gate-Elektrode Q_{GE} . Diese ist:

$$Q_{GE} = \epsilon_{ox} \mathcal{E}_g, \quad (3.41)$$

woraus sich wiederum $I_{ext,s}(t)$ berechnen lässt:

$$I_{ext,s}(t) = \frac{dQ_{GE}}{dt} = \frac{t_{ox} - x + \frac{\epsilon_{ox}}{C_s + C_{it}}}{t_{ox} + \frac{\epsilon_{ox}}{C_p} + \frac{\epsilon_{ox}}{C_s + C_{it}}} \cdot I_s(t). \quad (3.42)$$

3.2.2.2 Lokales Tunneln auf der Gate-Seite

In gleicher Weise wie im letzten Abschnitt wird nun die Auswirkung von I_g auf die Stromantwort im äußeren Stromkreis $I_{ext,g}$ über die Änderung des elektrischen Feldes an der Gate-Elektrode $d\mathcal{E}_s$ berechnet. Der Zusammenhang zwischen $d\mathcal{E}_s$ und dQ_{gox} ergibt sich zu:

$$d\mathcal{E}_s = \frac{\frac{x}{\epsilon_{ox}} + \frac{1}{C_p}}{t_{ox} + \frac{\epsilon_{ox}}{C_p} + \frac{\epsilon_{ox}}{C_s + C_{it}}} dQ_{gox}. \quad (3.43)$$

Die verwendete Größe Q_{gox} ist die Flächenladung bei gateseitigem lokalem Tunneln. Über die Ladung auf der Substrat-Elektrode (Q_{SE})

$$Q_{SE} = \epsilon_{ox}\mathcal{E}_s \quad (3.44)$$

ergibt sich wiederum durch zeitliche Ableitung der Anteil des externen Stroms ($I_{ext,g}(t)$), der durch lokales Tunneln auf der Gate-Seite verursacht wird:

$$I_{ext,g}(t) = \frac{dQ_{SE}}{dt} = \frac{x + \frac{\epsilon_{ox}}{C_g}}{t_{ox} + \frac{\epsilon_{ox}}{C_p} + \frac{\epsilon_{ox}}{C_s + C_{it}}} \cdot I_g(t). \quad (3.45)$$

3.2.2.3 Stromgewichtungsfaktoren

Für den Fall, dass auf der Substrat- und der Gate-Seite gleichzeitig lokales Tunneln stattfindet, kann der externe transiente SILC $I_{ext}(t)$ (Gl. 3.35) in folgender Form geschrieben werden:

$$I_{ext}(t) = K_s \cdot I_s(t) + K_g \cdot I_g(t). \quad (3.46)$$

Daraus ergibt sich die Definition des substratseitigen Stromgewichtungsfaktors K_s und des gateseitigen Stromgewichtungsfaktors K_g , die durch

$$K_s = \frac{d_{ox} - x + \frac{\epsilon_{ox}}{C_s + C_{it}}}{d_{ox} + \frac{\epsilon_{ox}}{C_p} + \frac{\epsilon_{ox}}{C_s + C_{it}}}, \quad (3.47)$$

$$K_g = \frac{x + \frac{\epsilon_{ox}}{C_p}}{d_{ox} + \frac{\epsilon_{ox}}{C_p} + \frac{\epsilon_{ox}}{C_s + C_{it}}} \quad (3.48)$$

gegeben sind. Die Kapazitäten in diesen Gewichtungsfaktoren sind NF-Kapazitäten und können aus den Beschreibungen des letzten Abschnitts entnommen oder aus gemessenen $C(V)$ -Kurven ermittelt werden. Diese Kapazitäten sind abhängig von den Oberflächenpotentialen des Substrats und des Gates, ψ_s und ψ_p , die ihrerseits von der Gate-Spannung der transienten SILC-Messung V_{meas} abhängen.

Während in den ersten Veröffentlichungen zu den transienten Oxidstrommessungen keinerlei Unterschiede zwischen den lokalen Tunnelströmen und dem im äußeren Stromkreis gemessenen transienten SILC gemacht wurden [213, 219–221], fanden in

einem späteren Artikel [72] Stromgewichtungsfaktoren der folgenden Form Verwendung:

$$K_{s,MIM} = \frac{d_{ox} - x}{d_{ox}}, \quad (3.49)$$

$$K_{g,MIM} = \frac{x}{d_{ox}}. \quad (3.50)$$

Diese berücksichtigen zwar die geometrische Komponente der lokalen Tunnelströme in Bezug auf die effektive Tunneldistanz x_t , vernachlässigen aber die Verschiebungsstromanteile, die durch Entladen der Halbleiter-, Grenzflächenzustands- und Gate-Kapazität zustande kommen. Der Zusammenhang zwischen der Tunneldistanz x_t und der Ortskoordinate x , ist je nachdem ob es sich um gateseitiges oder substratseitiges lokales Tunneln handelt, durch

$$x_t = d_{ox} - x \quad (\text{für substratseitiges Tunneln}), \quad (3.51)$$

$$x_t = x \quad (\text{für gateseitiges Tunneln}) \quad (3.52)$$

gegeben.

Stromgewichtungsfaktoren wie in Gl. 3.49 und Gl. 3.50 erhält man für eine MIM-Struktur (**M**etal **I**nsulator **M**etal), die keine Grenzflächenzustände besitzt. Für diese können alle Terme in den Gleichungen (3.47) und (3.48), die Kapazitätsausdrücke beinhalten vernachlässigt werden. Demnach sind $K_{s,MIM}$ und $K_{g,MIM}$ Spezialfälle der Stromgewichtungsfaktoren K_s und K_g für eine angenommene MIM-Struktur. Sie sind jedoch für MOS-Strukturen nicht korrekt.

In Abb. 3.15 sind simulierte Gewichtungsfaktoren K_s und K_g für n -Substrat-MOS-Strukturen mit unterschiedlichen Dotierkonzentrationen sowie für eine MIM-Struktur gezeigt.

In die Berechnung der Stromgewichtungsfaktoren gehen die gleichen Kapazitätsbeiträge ein, die in Kap. 3.1 für die Beschreibung der $NF-C(V)$ -Kurven ermittelt wurden. Einflüsse von Grenzflächenzuständen und Poly-Gate-Depletion wurden in den Kurven in Abb. 3.15 nicht berücksichtigt. Die in den Simulationen benutzte Oxiddicke ist $d_{ox} = 10 \text{ nm}$ und die angenommene Tunneldistanz x_t beträgt 2 nm entsprechend der Angabe in [100].

Es wird deutlich, dass die Gewichtungsfaktoren der MOS-Struktur im Bereich kleiner Werte der Halbleiterkapazität (Gl. 3.11) stark von den konstanten und identischen Gewichtungsfaktoren der MIM-Struktur ($K_{s,MIM} = K_{g,MIM} = 0.2$) abweichen. Außerdem ist K_s zwischen Verarmung und schwacher Inversion sehr viel größer als K_g . Die Stromgewichtungsfaktoren wurden im Rahmen dieser Arbeit entwickelt und erstmals in [222] veröffentlicht.

Die Form von K_s und K_g zeigt aufgrund der gleichen Kapazitätskomponenten große Ähnlichkeiten zur Form der $C(V)$ -Kurven. Demnach beeinflussen etwa Grenzflächenzustände den substratseitigen Gewichtungsfaktor K_s in Form einer Absenkung der Werte des Gewichtungsfaktors im Bereich des Maximums. Der gateseitige Gewichtungsfaktor K_g wird durch Grenzflächenzustände im Bereich des Minimums angehoben. Dieses wird aus der Betrachtung der $NF-C(V)$ -Kurven mit Grenzflächenzuständen in Abb. 3.8 und Abb. 3.10 verdeutlicht.

Aus den charakteristischen Verläufen der MOS-Stromgewichtungsfaktoren in Abb. 3.15 lassen sich bereits jetzt Aussagen über die Gate-Spannungsabhängigkeit

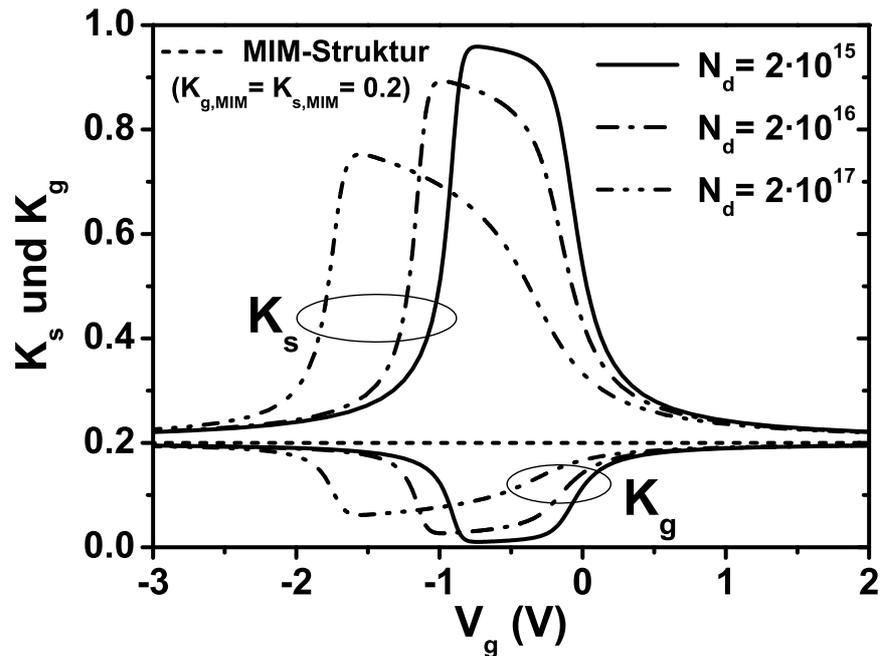


Abbildung 3.15: Stromgewichtungsfaktoren für gate- und substratseitiges lokales Tunneln für unterschiedliche Substrat-Dotierkonzentrationen. Die angenommenen Tunneldistanzen betragen $x_t = 2 \text{ nm}$ (Gate-Seite: $x_t = x = 2 \text{ nm}$, Substrat-Seite: $x_t = t_{ox} - x = 2 \text{ nm}$, $d_{ox} = 10 \text{ nm}$). Zum Vergleich ist der Gewichtungsfaktor $K_g = K_s = 0,2$ einer MIM-Struktur gezeigt.

des externen gemessenen transienten SILC (Gl. 3.46) ableiten, die sich für verschiedene Anteile der lokalen Tunnelströme I_s und I_g ergeben würden. Ist die substratseitige Stromkomponente I_s größer als die gateseitige Komponente I_g oder liegen I_s und I_g in der gleichen Größenordnung, so wird der Verlauf von $I_{ext}(V_g)$ immer der Form von K_s ähnlich sehen, da K_s deutlich größere Werte hat als K_g . Den Fall, dass die Gate-Spannungsabhängigkeit von I_{ext} dem gateseitigen Gewichtungsfaktor K_g gleicht, wird nur sehr selten auftreten. Dafür müsste nahezu ausschließlich eine gateseitige Stromkomponente I_g vorliegen. Für den Sonderfall, dass für die in Abb. 3.15 gezeigten MOS-Stromgewichtungsfaktoren der lokale Strom I_g viermal so groß ist wie der lokale Strom I_s werden sich die inversen Verläufe von K_g und K_s gerade aufheben und man würde keinerlei Gate-Spannungsabhängigkeit im externen transienten SILC erhalten.

3.2.3 Beschreibung der lokalen Tunnelströme

Da Tunneln ein elastischer Prozess ist, werden für Tunnelvorgänge besetzte Zustände auf der einen Seite der Barriere und unbesetzte Zustände der gleichen Energie auf der anderen Seite benötigt [223]. In Bezug auf das MOS-System müssen demnach für die Behandlung des transienten SILC jeweils die Dichten der besetzten bzw. unbesetzten Traps im Oxid, sowie die Besetzung der Elektronen-Zustände in der benachbarten Elektrode (Gate oder Substrat) berücksichtigt werden. Das Bandschema einer MOS Struktur mit einem Trap in der Nähe der $Si-SiO_2$ -Grenzfläche ist in Abb. 3.16 dargestellt. Die Trap-Energie E wird ausgehend von der unteren Leitungsbandkante an der Oxid-Grenzfläche (E_{Ls}) gemessen.

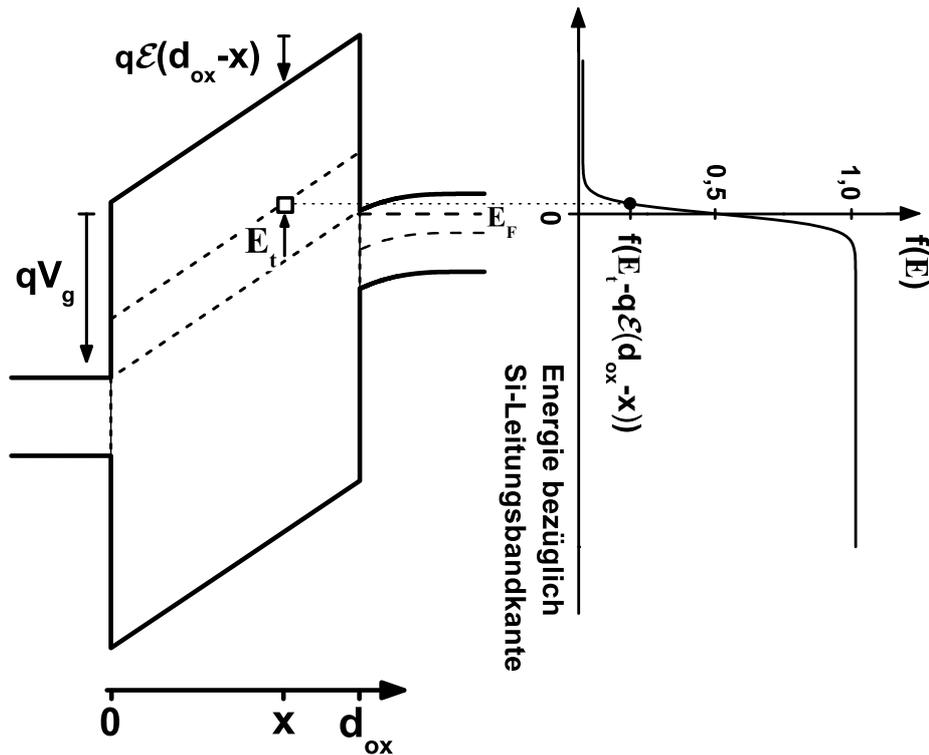


Abbildung 3.16: Energetische Lage eines Border-Traps, die von der Unterkante des Leitungsbandes an der Oxid-Grenzfläche (E_{Ls}) gemessen wird. In der vorliegenden Abbildung stimmen E_{Ls} und die Fermi-Energie an der $Si-SiO_2$ -Grenzfläche überein.

Demnach liegt ein Trap an der Position x im Oxid bei einem existierenden elektrischen Feld im Isolator bei der Energie E . Sie ist durch

$$E = E_t - q \mathcal{E}(d_{ox} - x) \quad (3.53)$$

gegeben, wobei E_t die energetische Lage des Oxid-Traps ist, die von der Leitungsbandkante E_L bei $\mathcal{E} = 0$ gemessen wird. Folglich ändert sich die Energie des Traps bezüglich E_{Ls} durch das anliegende elektrische Oxidfeld \mathcal{E} .

Der Austausch von Elektronen zwischen Oxid-Traps und dem Substrat kann in drei verschiedenen Energiebereichen stattfinden, wie in Abb. 3.17 dargestellt ist. Elektronen können mit der Zeitkonstante τ_{lb} zwischen einem Trap und dem Leitungsband ausgetauscht werden. Oder es findet ein Austausch zwischen Valenzband-Elektronen und Traps mit der Zeitkonstante τ_{vb} statt. Der dritte mögliche Prozess besteht darin, dass Traps im energetischen Bereich der Si -Bandlücke Elektronen mit dem Leitungs- oder Valenzband austauschen. Allerdings muss dieser Vorgang über einen zweistufigen Prozess ablaufen. Eine Möglichkeit dafür wäre ein Tunneln in Grenzflächenzustände mit einem darauf folgenden Shockley-Read-Hall-Rekombinationsvorgang. Eine andere Möglichkeit besteht in einem direkten Tunnelvorgang zum Leitungs- oder Valenzband in Verbindung mit einem Anregungs- oder Rekombinationsvorgang unter Beteiligung von Phononen. Dabei würde der Austausch mit Leitungs- oder Valenzband wiederum durch τ_{lb} bzw. durch τ_{vb} beschrieben, während der Anregungs- oder Rekombinationsvorgang durch die Zeitkonstante τ_r beschrieben wird. Darüber hinaus

wird in der Literatur von Phononen unterstütztem Tunneln berichtet [224, 225], auf das hier nicht im Detail eingegangen werden soll.

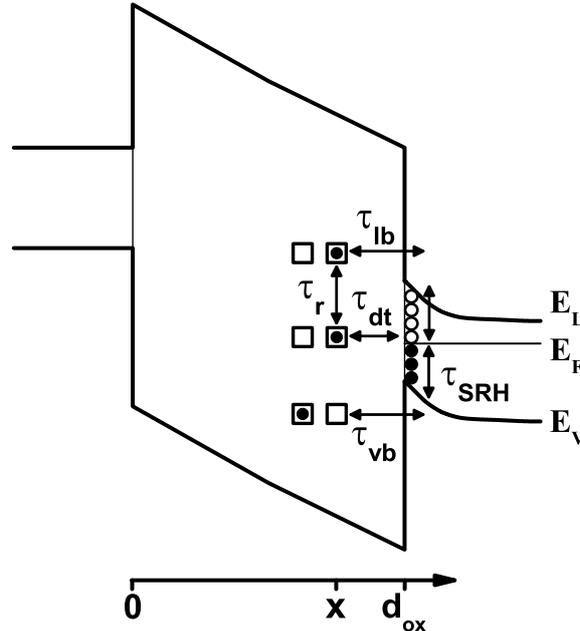


Abbildung 3.17: Unterschiedliche Zeitkonstanten in Bezug auf Umladung von Border-Traps durch lokale Tunnelvorgänge. Oxid-Traps im energetischen Bereich von Valenz- oder Leitungsband können über einen direkten Tunnelprozess be- oder entladen werden. Wenn die Traps im energetischen Bereich der *Si*-Bandlücke liegen, kann eine Umladung nur durch eine Kombination aus direktem Tunneln mit einem Shockley-Read-Hall- oder Phononen-Prozess ablaufen.

Die genannten Prozesse haben die Gemeinsamkeit, dass sie alle einen direkten Tunnelprozess mit der Zeitkonstante τ_{dt} beinhalten.

Um den Ladungsaustausch zwischen einem Trap und dem Leitungsband zu beschreiben, muss die Anzahl der besetzten bzw. unbesetzten Zustände im Leitungsband berücksichtigt werden. Dieses folgt aus der Tatsache, dass ohne ein Elektron auf der Ausgangsseite und ohne einen unbesetzten Zustand jenseits der zu durchtunnelnden Potentialbarriere kein Tunnelvorgang stattfinden kann. Wird ein Elektron in einem Trap beim Tunnelvorgang in das Leitungsband (Emission) bzw. ein unbesetztes Trap beim Tunneln aus dem Leitungsband (Einfang, engl. Capture) vorausgesetzt, so sind die Übergangswahrscheinlichkeiten τ_e und τ_c für Emission und Einfang durch folgende Ausdrücke gegeben [226, 227]:

$$\tau_{c,lb}^{-1} = \int_{E_L}^{E_{max}} N_L(E') f(E') \tau_{dt}^{-1} dE' , \quad (3.54)$$

$$\tau_{e,lb}^{-1} = \int_{E_L}^{E_{max}} N_L(E') (1 - f(E')) \tau_{dt}^{-1} dE' . \quad (3.55)$$

Dabei ist N_L die Zustandsdichte im Leitungsband und $f(E)$ die Fermi-Funktion

(s. Gl. 3.22). Die Zustandsdichte im Leitungsband ist durch

$$N_L(E) = \frac{1}{2\pi^2} \cdot \left(\frac{2m^*}{\hbar^2} \right)^{\frac{3}{2}} \sqrt{E - E_L} \quad (3.56)$$

gegeben [20]. Die Berechnung der Tunnelzeitkonstante τ_{vb} für den Elektronenaustausch mit dem Valenzband kann in gleicher Weise erfolgen, wobei unter Verwendung der Valenzbandzustandsdichte über den entsprechenden Energiebereich im Valenzband integriert wird. Die Zeitkonstante τ_{dt} hat für diesen Vorgang größere Werte, da die zu durchtunnelnde Barriere höher ist.

Der Vorgang des Elektronenaustauschs über Grenzflächenzustände wird ebenfalls über einen zweistufigen Prozess beschrieben [94]. Elektronen tunneln zwischen Grenzflächenzuständen und Traps mit zugehöriger Tunnelzeitkonstante τ_{dt} , kombiniert mit einem Shockley-Read-Hall-Rekombinationsvorgang, der die Zeitkonstante τ_{SRH} besitzt. Demnach berechnet sich z.B. die Zeitkonstante für die Besetzung von Traps über Grenzflächenzustände nach:

$$\tau_{c,it} = \frac{1}{\int_E^\infty D_{it}(E') f(E') \tau_{dt}^{-1} dE'} + \tau_{SRH}. \quad (3.57)$$

Wie bereits erwähnt können Elektronen zwischen Traps unterschiedlicher Energie unter Beteiligung von Phononen relaxieren oder angeregt werden. Demnach kann der Einfang von Elektronen in Traps im Bandlückenbereich über direktes Tunneln mit folgender Energierelaxation stattfinden. Die Bestimmung der Zeitkonstante dieses Vorgangs kann analog zu Gl. 3.57 erfolgen, wenn die Shockley-Read-Hall-Zeitkonstante durch τ_r ersetzt wird.

Insgesamt bieten die genannten Prozesse also eine ganze Reihe von Möglichkeiten wie die relativ zum thermodynamischen Gleichgewicht überbesetzten Traps entleert bzw. unbesetzte Traps gefüllt werden können.

Das energetische Absinken von Traps nach Besetzung mit einem Elektron, das in Abschnitt 2.3.2.2 beschrieben wurde, wird in dieser Betrachtung allerdings nicht berücksichtigt. Durch ein energetisches Absinken nach der Besetzung müsste der Elektroneneinfang gegenüber der Elektronenemission bevorzugt ablaufen, da das Elektron bei der Emission eine höhere Barriere zu überwinden hätte. Es ist allerdings zum jetzigen Zeitpunkt unklar, ob das energetische Absinken, das in theoretischen Berechnungen ermittelt wurde, der Realität entspricht.

3.2.4 Berechnung der Zeitabhängigkeit des transienten SILC und Bestimmung der lokalen Trap-Dichten

Der zeitliche Verlauf der lokalen Tunnelströme und der Zusammenhang mit den lokalen Trap-Dichten im Oxid kann nun aufgrund der Überlegungen in den vorangegangenen Abschnitten betrachtet werden. In der gegenwärtigen Literatur wird die Bestimmung der lokalen Trap-Dichten mit Hilfe des Tunnel-Front-Modells (TFM) aus den gemessenen transienten SILC-Strömen ermittelt [213]. Das TFM geht davon aus, dass die Entladung der Trap-Zustände in Form von Ladungsfronten geschieht, die nacheinander mit jeweils konstanter Geschwindigkeit aus dem Oxid herauslaufen. Dabei wird in der Regel von einer festen Trap-Energie E_t ausgegangen. Dieses Modell

ist in Anhang A.2 genauer beschrieben. Es berücksichtigt aber nicht, dass zu einem gegebenen Zeitpunkt der Messung Trap-Zustände in unterschiedlichen Tiefen zum gemessenen Strom beitragen.

In der nachfolgenden Betrachtung, die über das TFM hinausgeht, wird angenommen, dass der Austausch von Elektronen zwischen neutralen Oxid-Traps und dem Substrat oder dem Gate über direktes Tunneln abläuft.

Im Gegensatz zur TFM-Beschreibung in [213] wird dabei auf folgende Punkte eingegangen:

- Berücksichtigung der Stromgewichtungsfaktoren $K_g(x)$ und $K_s(x)$.
- Berücksichtigung der räumlichen und energetischen Verteilung der Oxid-Traps.
- Berücksichtigung der Oxidbandverkipfung aufgrund des elektrischen Feldes im Oxid und die damit zusammenhängende Form der Tunnelbarriere.

Die Beschreibung der lokalen Tunnelströme und des extern gemessenen transienten SILC ergibt sich aus der zeitlichen Änderung der Trap-Ladungsdichte $n(E, x, t)$. Der zeitliche Verlauf von $n(E, x, t)$ für die Emission ergibt sich nach [212] aus der Differenzialgleichung

$$\frac{\partial n(E, x, t)}{\partial t} = -\frac{n(E, x, t)}{\tau_e(E, x)} \quad (\text{Emission}) , \quad (3.58)$$

wobei $\tau_e(E, x)$ die Emissionstunnelzeit unter Beteiligung von direktem Tunneln ist. Für den Einfang folgt der zeitliche Verlauf nach [228] der folgenden Differenzialgleichung:

$$\frac{\partial n(E, x, t)}{\partial t} = \frac{N_T(E, x) - n(E, x, t)}{\tau_c(E, x)} \quad (\text{Einfang}) . \quad (3.59)$$

Dabei ist $\tau_c(E, x)$ die Einfangstunnelzeit für Tunneln zu Oxid-Traps und $N_T(E, x)$ ist die im Oxid existierende Trap-Dichte.

Die Tunnelzeitkonstanten $\tau_e(E, x)$ und $\tau_c(E, x)$ ergeben sich aus den im letzten Unterabschnitt diskutierten beteiligten Prozessen. Sie verhalten sich dabei invers zu den Tunnelwahrscheinlichkeiten $w_{t,e/c}(x)$ und sind nach [229] durch

$$\tau_e(E, x) = \frac{1}{w_{t,e}(E, x)} = \tau_{0e} \cdot e^{\lambda(E, x)} , \quad (3.60)$$

$$\tau_c(E, x) = \frac{1}{w_{t,c}(E, x)} = \tau_{0c} \cdot e^{\lambda(E, x)} \quad (3.61)$$

gegeben. Dabei sind τ_{0c} und τ_{0e} die charakteristischen Tunnelzeitkonstanten für Einfang und Emission, λ ist der Tunnelexponent. Für Gl. 3.58 und Gl. 3.59 ergeben sich Lösungen der Form:

$$n(E, x, t) = n_e(E, x, 0) \cdot e^{-\frac{t}{\tau_e(E, x)}} \quad (\text{Emission}) , \quad (3.62)$$

$$n(E, x, t) = N_T(E, x) \cdot \left[1 - \left(1 - \frac{n_c(E, x, 0)}{N_T(E, x)} \right) e^{-\frac{t}{\tau_c(E, x)}} \right] \quad (\text{Einfang}) . \quad (3.63)$$

Dabei sind $n_e(E, x, 0)$ und $n_c(E, x, 0)$ die Trap-Ladungsdichten zum Zeitpunkt $t = 0$ s, d.h. vor Ablauf der Be- bzw. Entladung. Daraus ergeben sich die maximal umladbaren Trap-Dichten bei Emission und Einfang, die als

$$N_e(E, x) := n_e(E, x, 0) \quad (\text{Emission}), \quad (3.64)$$

$$N_c(E, x) := N_T(E, x) - n_c(E, x, 0) \quad (\text{Einfang}) \quad (3.65)$$

definiert sind. Diese umladbaren Trap-Dichten sind die Größen, die tatsächlich in den transienten Messungen bestimmt werden. Die zeitlichen Verläufe der Trap-Ladungsdichte $n(E, x, t)$ sind für beide Fälle (Emission und Einfang) in Abb. 3.18 schematisch dargestellt (vgl. Abb. 3.13).

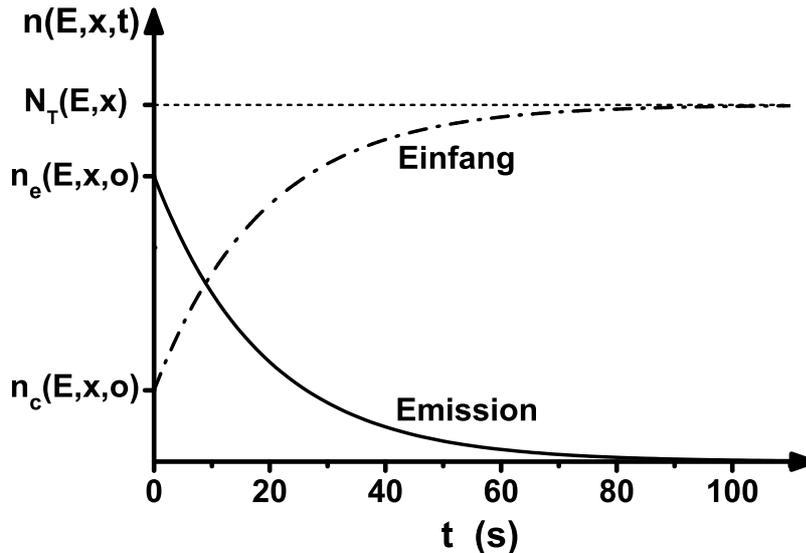


Abbildung 3.18: Zeitlicher Verlauf der Trap-Ladungsdichte $n(E, x, t)$ beim Einfang von Elektronen in Oxid-Traps bzw. bei der Emission von Elektronen aus Oxid-Traps. Dabei sind i. Allg. zum Zeitpunkt $t = 0$ s nicht alle Traps vollständig entleert bzw. vollständig besetzt.

Dabei sind die Zeitkonstanten der Emission bzw. des Einfangs zunächst als verschieden anzusehen. Allerdings tragen zu den transienten Messungen, die in Kap. 5 detailliert beschrieben werden, im Wesentlichen die Traps bei, die in der Belade- bzw. Messphase ähnliche Tunnelzeitkonstanten haben. Dieses kam bei Experimenten heraus, die unter Variation der Beladezeit t_{ch} durchgeführt wurden und in Kap. 5 gezeigt werden. Die Plausibilität dieses Ergebnisses gründet darauf, dass in der Messphase nur die Traps zum Strom beitragen können, die in der Beladephase umgeladen wurden. Eine nähere Betrachtung der Tunnelzeitkonstanten der beitragenden Traps für eine feste Trap-Energie ist in Anhang A.3 zu finden.

Im Allgemeinen hängt die Tunnelzeit von der energetischen Lage der Traps und der Tunneldistanz x_t ab. Dafür muss je nach betrachteter Grenzfläche der entsprechende Zusammenhang zwischen der Ortskoordinate x und der Tunneldistanz x_t berücksichtigt werden (Gl. 3.52 und Gl. 3.51).

In der folgenden Betrachtung wird davon ausgegangen, dass Tunnelzeiten bei Besetzung und Emission (τ_c und τ_e) durch die direkten Tunnelvorgänge (τ_{dt}) dominiert werden und die anderen eingehenden Zeitkonstanten, verursacht durch Energiorelaxation (τ_r) oder durch Tunneln über Grenzflächenzustände (τ_{SRH}), gegenüber

τ_{dt} vernachlässigt werden können. Entsprechend wurde ebenfalls bei SILC- $I(V)$ -Messungen [70, 230, 231] und bei “Single-Puls-Messungen“ [232] zur Bestimmung von Oxid-Trap-Dichten vorgegangen. Damit besteht Übereinstimmung mit der Aussage, dass τ_{0e} und τ_{0c} in der gleichen Größenordnung liegen [223]. Ferner wird im Folgenden für beide Vorgänge die gleiche charakteristische Tunnelzeitkonstante τ_0 verwendet. Eine Fortführung der Differenzierung zwischen τ_{0e} und τ_{0c} erscheint deshalb nicht sinnvoll, da ausgehend vom aktuellen Kenntnisstand nicht klar ist bei welchen Energien tatsächlich Traps im SiO_2 vorhanden sind bzw. welche Energien tatsächlich zu den transienten Messungen beitragen. Genauere Untersuchungen zu diesem Sachverhalt wären für weiterführende Experimente überaus wünschenswert. Darüber hinaus existieren im Bereich der thermischen Energie $\frac{3}{2}kT$ oberhalb der Leitungsbandunterkante auf Gate- und Substrat-Seite Trap-Zustände im Oxid, die für direktes Tunneln identische Tunnelbarrieren besitzen und demnach jeweils aus der gleichen Tiefe antworten (s. Abb. 3.13).

Die Verwendung des gleichen τ_0 für Emission und Einfang wirkt sich nicht auf den Zusammenhang zwischen den lokalen Trap-Dichten und den lokalen Tunnelströmen aus, die in den Abschnitten 3.2.4.2 bis 3.2.4.4 betrachtet werden. Auf die später verwendete mittlere Tunneldistanz x_t , die aus den Betrachtungen in Abschnitt 3.2.4.1 abgeleitet wird, kann sich ein Fehler von ca. 2Å ergeben [233]. Eine Korrektur der Tunneldistanz bzw. unterschiedliche x_t -Werte auf Gate- und Substrat-Seite werden nicht eingeführt, da beim derzeitigen Kenntnisstand der Unterschied nicht quantifiziert werden kann.

Die Literaturwerte der charakteristischen Tunnelzeitkonstante τ_0 variieren stark. Theoretisch berechnete Werte sind $\tau_0 = 6.6 \cdot 10^{-14} \text{ s}$ [234] bzw. $\tau_0 = 10^{-13} \text{ s}$ [235]. Experimentell bestimmte Werte für τ_0 liegen zwischen 10^{-13} s [101] und 10^{-10} s [236]. In dieser Arbeit wird ein mittlerer Wert $\tau_0 = 10^{-11} \text{ s}$ verwendet, wie in [100] angegeben.

Unter den oben genannten Voraussetzungen kann der Tunnelexponent λ nun für direktes Tunneln betrachtet werden. In Abhängigkeit des elektrischen Oxidfeldes ist die zu durchtunnelnde Barriere trapez- oder rechteckförmig (s. Abb. 3.19), woraus sich für λ folgende Ausdrücke ergeben:

$$\lambda(E, x) = \begin{cases} 2\sqrt{\frac{2m_e(\Phi_B - E_t)}{\hbar^2}} x_t = 2kx_t & \text{für } \mathcal{E} = 0 \quad (\text{Rechteckbarriere}) \\ \frac{4}{3}\sqrt{\frac{2m_e}{\hbar^2}} \frac{(\Phi_B - E_t + q\mathcal{E}x_t)^{3/2} - (\Phi_B - E_t)^{3/2}}{q\mathcal{E}} & \text{für } |\mathcal{E}| > 0 \quad (\text{Trapezbarriere}). \end{cases} \quad (3.66)$$

Der Tunnelexponent $\lambda(E, x)$ kann aus der quantenmechanischen Beschreibung der reflektierten und transmittierten Anteile einer auf die Potentialbarriere einfallenden Elektronenwelle ermittelt werden. Für den Fall der trapezförmigen Potentialbarriere wurde die WKB⁴-Methode verwendet [229]. Im Fall der Rechteckbarriere besteht ein linearer Zusammenhang zwischen λ und dem Wellenvektor der einfallenden Elektronenwelle k .

Mit der von nun an allgemein verwendeten Ausgangsladungsverteilung $N(E, x)$, die den umladbaren Trap-Ladungsdichten in Gl. 3.64 bzw. Gl. 3.65 entspricht, aber nicht mehr hinsichtlich Einfang und Emission unterschieden wird, kann die zeitli-

⁴Wentzel-Kramers-Brillouin

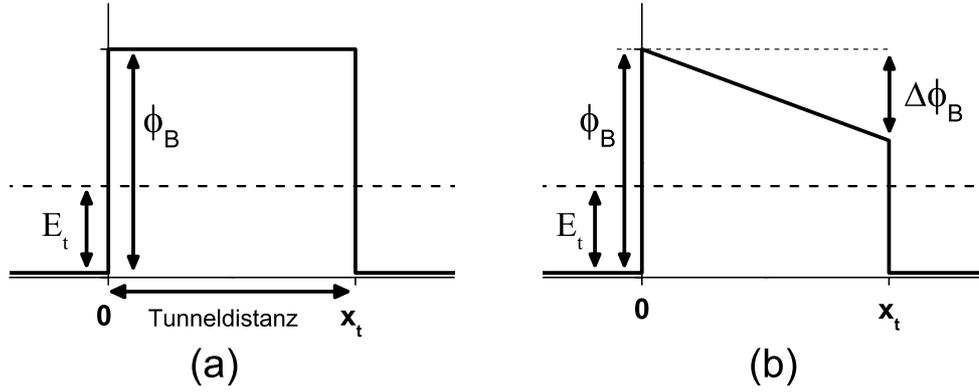


Abbildung 3.19: Tunneln durch eine Potentialschwelle in Form einer Rechteckbarriere (a) bzw. durch eine trapezförmige Barriere (b).

che Abhängigkeit des transienten SILC abgeleitet werden:

$$I_{ext,s/g}(t) = -qA \int \int K_{s/g}(x) \frac{\partial n(E, x, t)}{\partial t} dx dE \quad (3.67)$$

$$= \frac{qA}{\tau_0} \int \int K_{s/g}(x) N(E, x) e^{-\left(\lambda(E, x) + \frac{t}{\tau_0} \cdot e^{-\lambda(E, x)}\right)} dx dE. \quad (3.68)$$

Dabei geht in Gl. 3.68 ein, dass die zeitlichen Ableitungen der Trap-Ladungsdichten in Gl. 3.62 und Gl. 3.63 unter Verwendung der eingeführten Ausgangsladungsverteilung $N(E, x)$ und der Annahme gleicher Tunnelzeitkonstanten $\tau_{0e} = \tau_{0c} = \tau_0$ (s. Anhang A.3) die gleichen Ausdrücke liefern. Die Integrationsgrenzen bezüglich Energie und Ortskoordinate laufen zunächst über die SiO_2 -Bandlücke bzw. über die Abmessung des Isolators, können aber weiter spezifiziert werden, da nur bestimmte Trap-Orte und Trap-Energien zum transienten SILC beitragen. Die exponentielle Abhängigkeit der direkten Tunnelvorgänge von der Tunnelweite x_t bewirkt, dass das Substrat und das Gate nur Elektronen mit der ihnen jeweils näher liegenden Oxid-Hälfte austauschen. Außerdem können nur Traps umgeladen werden, die durch die Änderung der Gate-Spannung zwischen Belade- und Messphase einmal über und einmal unter dem Fermi-Niveau liegen.

Die Form von (3.68) ist die eines doppelten Faltungsintegrals, bei dem das Produkt aus $K_{s/g}(x)$, $N(E, x)$ und dem Integrand

$$f_I(E, x, t, \mathcal{E}) := e^{-\left(\lambda(E, x) + \frac{t}{\tau_0} \cdot e^{-\lambda(E, x)}\right)} \quad (3.69)$$

bestimmt wird. Demnach ist es der Integrand $f_I(E, x, t, \mathcal{E})$, der in Abhängigkeit der Zeit die Trap-Dichte, bzw. das Produkt aus $K_{s/g}(x)$ und $N(E, x)$, abtastet. Demnach hängt es von der Breite der Funktion $f_I(E, x, t, \mathcal{E})$ im Verhältnis zu ihrer zeitlichen Verschiebung ab, ob ein Trap-Tiefenprofil bestimmt werden kann. Eine nähere Betrachtung des Integranden $f_I(E, x, t, \mathcal{E})$ muss generell für die Trapezbarriere durchgeführt werden, die eine Berücksichtigung von elektrischen Feldern im Oxid mit einschließt. Allerdings wurden sämtliche im Rahmen dieser Arbeit durchgeführten transienten SILC Experimente bei Messspannungen im Bereich $-2 V \leq V_{meas} \leq +1 V$ durchgeführt, wodurch sich die maximal auftretende Oxidfeldstärke \mathcal{E}_{max} abschätzen lässt. Unter Verwendung von Gl. 3.3 zusammen mit dem Berglund-Integral (Gl. 3.26)

und einer gemessenen $NF-C(V)$ -Kurve⁵ können V_{ox} und ψ_s im oben genannten Gate-Spannungsintervall dargestellt werden. Eine entsprechende Auswertung ist in Abb. 3.20 gezeigt. Dabei wird deutlich, dass maximal etwa ein Volt über dem Oxid abfällt, da ein großer Teil der Gate-Spannung eine Bandverbiegung im Si -Substrat bewirkt.

Bei der verwendeten Oxiddicke ($d_{ox} = 8.5 \text{ nm}$) und der größten anzunehmenden Tunneldistanz für direktes Tunneln von etwa 4 nm ergibt sich eine maximale einseitige Absenkung der Barriere $|\Delta\Phi_B| \leq 0.5 \text{ eV}$ (vgl. Abb. 3.19). Demnach weicht die trapezförmige Potentialbarriere bei den verwendeten Messspannungen V_{meas} nur geringfügig von der Rechteckbarriere ab.

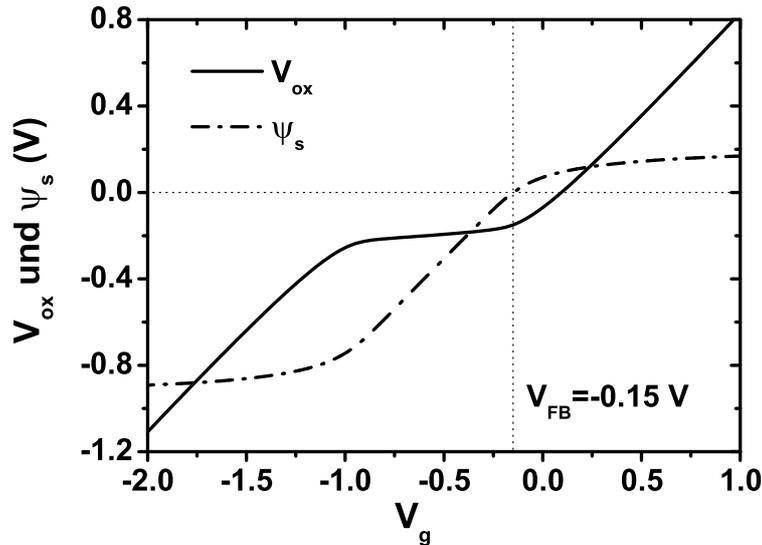


Abbildung 3.20: Oxidspannung und Oberflächenpotential in Abhängigkeit der Gate-Spannung. Ausgewertet wurde die $NF-C(V)$ -Kurve aus Abb. 3.6.

Aus diesem Grund wird die folgende Betrachtung für eine Rechteckbarriere durchgeführt. Für transiente SILC-Experimente bei höheren Messspannungen wie in [5,237,238] gilt dieses nur eingeschränkt, da für derartige experimentelle Bedingungen die Barrierenverkipfung berücksichtigt werden muss.

3.2.4.1 Bestimmung der zum transienten SILC beitragenden Trap-Tiefen- und Energieintervalle für eine Rechteckbarriere:

Da der Integrand (Gl. 3.69) die Energie- und Tiefenbereiche festlegt, die zum transienten SILC beitragen, soll dieser nun näher betrachtet werden. Aus den oben genannten Gründen erfolgt die Betrachtung für den Fall einer Rechteckbarriere, d.h. in der Näherung, dass kein elektrisches Feld im Isolator existiert. Im genannten Fall kann Gl. 3.68 in folgender Form geschrieben werden:

$$I_{ext,s/g}(t) = \frac{qA}{\tau_0} \int \int K_{s/g}(x) N(E, x) e^{-\left(2kx_t + \frac{t}{\tau_0} \cdot e^{-2kx_t}\right)} dx dE. \quad (3.70)$$

Der Integrand für die Rechteckbarriere ergibt sich zu:

$$f_R(E, x_t, t) := e^{-\left(2kx_t + \frac{t}{\tau_0} \cdot e^{-2kx_t}\right)}. \quad (3.71)$$

⁵Es wird die $NF-C(V)$ -Kurve der typischen Probe C3 der Serie 1 aus Abb. 3.6 verwendet.

Der Ausdruck (3.70) kann in der folgenden Form weiter umgeschrieben werden:

$$I_{ext,s/g}(t) = \frac{qA}{\tau_0} \int \int K_{s/g}(x) N(E, x) \cdot f_R(E, x_t, t) dx dE \quad (3.72)$$

$$= \frac{qA}{t} \int \int K_{s/g}(x) N(E, x) \cdot \frac{t}{\tau_0} \cdot f_R(E, x_t, t) dx dE \quad (3.73)$$

$$= \frac{qA}{t} \int \int K_{s/g}(x) N(E, x) \cdot f_R(E, x_t - x_{max}(E, t), \tau_0) dx dE, \quad (3.74)$$

wobei $x_{max}(E, t) = \frac{1}{2k} \ln(t/\tau_0)$ der Ort des Maximums von $f_R(E, x_t, t)$ ist (vgl. Gl. A.5 in Anhang A.2). Demnach wird in der betrachteten Näherung das Produkt aus $K_{s/g}(x)$ und $N(E, x)$ mit der bei konstanter Energie unveränderten Funktion $f_R(E, x_t - x_{max}(E, t), \tau_0)$ gefaltet, die in Abhängigkeit der Zeit verschoben wird. An Gl. 3.74 wird deutlich, dass die generelle zeitliche Abhängigkeit des transienten SILC durch ein $1/t$ -Gesetz beschrieben wird. Diese Zeitabhängigkeit konnte in der Schreibweise von Gl. 3.74 bereits aus dem Integral herausgezogen werden. Die Abweichung von der $1/t$ -Abhängigkeit wird durch das Integral in Gl. 3.74 bestimmt und soll im Folgenden untersucht werden.

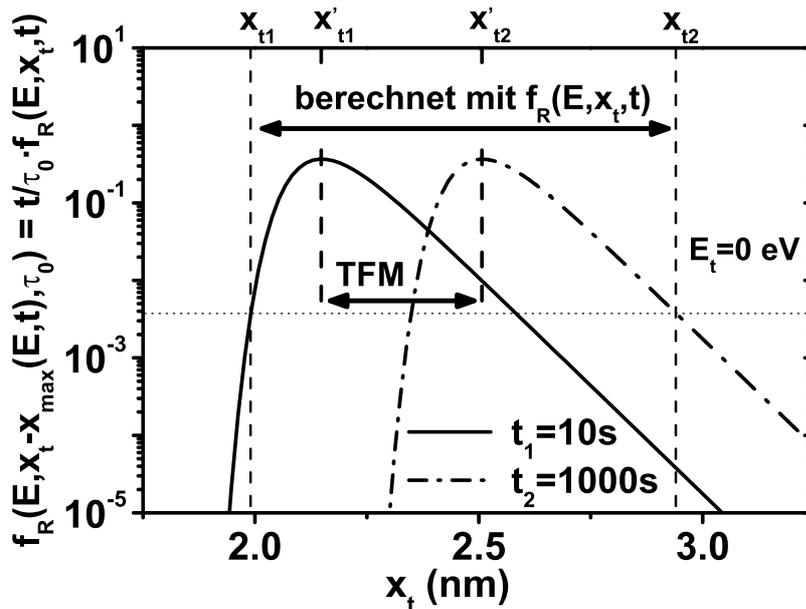


Abbildung 3.21: Der Integrand $f_R(E, x_t - x_{max}(t), \tau_0)$ (hier für $E_t = 0 \text{ eV}$ gezeichnet) bestimmt den Trap-Tiefenbereich, der zum transienten SILC zum Zeitpunkt t beiträgt. Das Kriterium für den Tiefenbereich (Gl. 3.75) ergibt den Tiefenbereich $x_{t1} \leq x_t \leq x_{t2}$ für Messzeiten $t_1 = 10 \text{ s} \leq t \leq t_2 = 1000 \text{ s}$. Aus dem TFM folgt ein kleineres Tiefenintervall $x'_{t1} \leq x_t \leq x'_{t2}$.

Für die feste Trap-Energie $E_t = 0 \text{ eV}$ und mit der Tunnelzeitkonstante $\tau_0 = 10^{-11} \text{ s}$ bekommt der Integrand f_R die in Abb. 3.21 dargestellte Form. Der Integrand f_R ist für die beiden Messzeitpunkte $t_1 = 10 \text{ s}$ und $t_2 = 1000 \text{ s}$ dargestellt. Ferner wurde das zum transienten SILC beitragende Trap-Tiefenintervall zwischen x_{t1} und x_{t2} mit dem Kriterium bestimmt, dass f_R auf ein Prozent seines Maximalwertes abfällt. Dieses

Kriterium wird durch die transzendente Gleichung

$$f_R(E, x_t, t_i) = \frac{\tau_0}{100 \cdot e \cdot t_i} \quad (3.75)$$

ausgedrückt. Dabei erhält man den Maximalwert von $f_R(E, x_t, t)$ für einen beliebigen Zeitpunkt t , wenn man x_{max} in Gl. 3.69 einsetzt. Demnach kommt der transiente SILC im Wesentlichen aus dem Tiefenbereich zwischen $x_{t1} = 1.99 \text{ nm}$ und $x_{t2} = 2.94 \text{ nm}$, wenn von einer Trap-Energie $E_t = 0 \text{ eV}$ und Messzeiten zwischen $t_1 = 10 \text{ s}$ und $t_2 = 1000 \text{ s}$ ausgegangen wird (s. Abb. 3.21).

Die Beschreibung des Tunnel-Front-Modells [213] liefert ein geringeres Tiefenintervall zwischen x'_{t1} und x'_{t2} , wobei beim TFM bekanntermaßen angenommen wird, dass zum Zeitpunkt t_1 nur Traps aus der Tiefe x'_{t1} und zum Zeitpunkt t_2 nur Traps bei x'_{t2} zum Strom beitragen⁶. Aus Abb. 3.21 wird deutlich, dass die Orte x'_{t1} und x'_{t2} genau die Position des Maximums der Funktion $f_R(E, x_t, t)$ angeben. Die Orte des Maximums tragen am stärksten zum transienten SILC des jeweiligen Messzeitpunktes bei, aber die Vernachlässigung der Beiträge aus den Bereichen in der Nähe des Maximums stellt den eigentlichen Mangel der Beschreibung des TFM dar.

Wird zusätzlich angenommen, dass Traps mit unterschiedlichen Energien E_t zum transienten SILC beitragen, weitet sich das Trap-Tiefenintervall noch aus. Das liegt daran, dass energetisch tiefer liegende Traps nahe der Grenzflächen gleichzeitig mit energetisch höher liegenden Traps antworten, die weiter von den Grenzflächen entfernt liegen. Deshalb ist eine Entfaltung über die Funktion $f_R(E, x_t, t)$ zur Bestimmung eines Trap-Tiefenprofils $N(x)$, oder womöglich eine Ermittlung von Orts- und Energieabhängigkeit $N(E, x)$ nicht möglich. Noch deutlicher wird diese Feststellung, wenn der Trap-Tiefenbereich mit dem Kriterium von Gl. 3.75 für verschiedene Trap-Energien E_t in Abb. 3.22 betrachtet wird. Es wurden Trap-Energien im Bereich $-1 \text{ eV} \leq E_t \leq 1.5 \text{ eV}$ angenommen, und es ist wieder der Vergleich für die beiden Messzeiten $t_1 = 10 \text{ s}$ und $t_2 = 1000 \text{ s}$ dargestellt. Entsprechend sind die Grenzen des Tiefenintervalls der Tunneldistanzen x_{t1} und x_{t2} vom Gate- bzw. vom Substrat-Interface aus eingezeichnet.

Es wird deutlich, dass in transienten SILC-Messungen beginnend bei einer Messzeit $t_1 = 10 \text{ s}$ Traps mit einer Mindesttunneldistanz von 2 nm eingehen. Flache Trap-Zustände im mittleren Bereich des Oxids können ebenfalls zum transienten SILC beitragen⁷. Demnach ist der beitragende Tiefenbereich breiter, als aus dem TFM folgen würde und in [239] angegeben ist. Außerdem unterscheidet sich der Trap-Tiefenbereich deutlich von den Tiefenbereichen, die mit anderen Messmethoden untersucht werden können. In Charge-Pumping- oder DLTS-Messungen können ausschließlich substratseitige Traps bis zu einer maximale Tiefe von 2 nm erfasst werden [228, 240]. Die Bestimmung von substratseitigen Trap-Tiefenprofilen bis zu einer Tiefe von etwas über 1 nm mittels Charge-Pumping befindet sich in den Anfängen. Die zugehörige Theorie für die Charge-Pumping-Tiefenprofilbestimmung basiert aber ebenfalls auf dem einfachen Tunnel-Front-Modell [241, 242].

Aus Rauschuntersuchungen wurde ermittelt, dass die den transienten SILC verursachenden Traps monoenergetisch bei einer Energie von $E_t = 1 \text{ eV}$ liegen [243]. Dieses

⁶Mit der zusätzlichen Annahme, dass nur ein monoenergetisches Trap-Band existiert, lässt sich daraus nach dem TFM ein Trap-Tiefenprofil bestimmen. Eine derartige Trap-Tiefenprofilbestimmung wurde in [213] durchgeführt.

⁷Traps jenseits der Mitte des Oxids werden keinen Beitrag leisten, da der Tunnelvorgang zur näher liegenden Oxid-Grenzfläche deutlich bevorzugt ist.

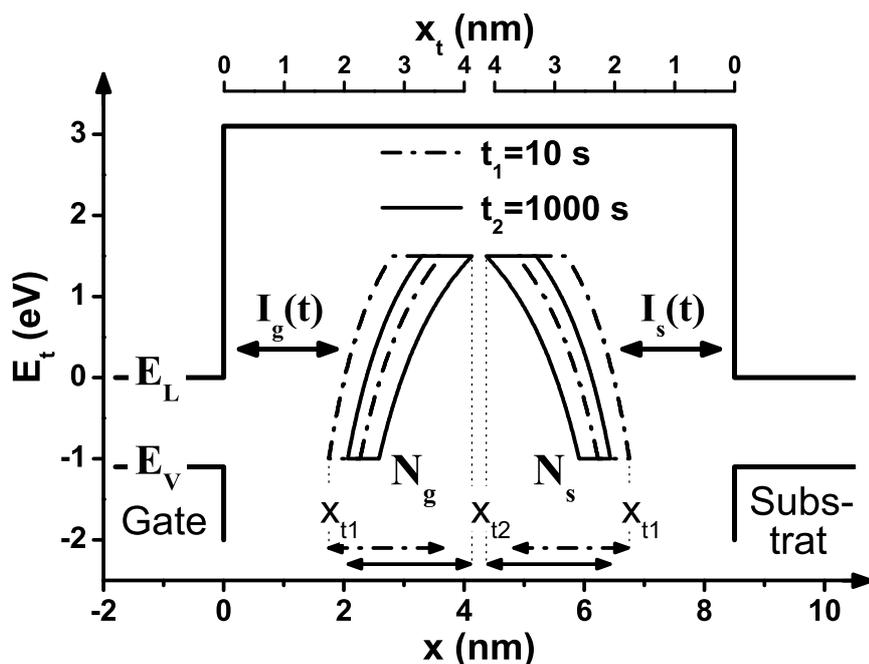


Abbildung 3.22: In transienten SILC Messungen tragen abhängig vom Trap-Energieintervall (hier für $-1 \text{ eV} \leq E_t \leq 1.5 \text{ eV}$ gezeigt) unterschiedliche Trap-Tiefenintervalle bei. Auf Gate- und Substrat-Seite erstrecken sich diese für $10 \text{ s} \leq t \leq 1000 \text{ s}$ im Bereich der Tunnelweiten zwischen x_{t1} und x_{t2} von den Oxid-Grenzflächen.

Ergebnis widerspricht allerdings transienten SILC-Untersuchungen, die gezeigt haben, dass sich mit zunehmender Beladespannung V_{ch} ein zunehmend großes Trap-Energieintervall umladen lässt [100].

3.2.4.2 Berechnung des Integrals für die zeitliche Abhängigkeit des transienten SILC

Im Folgenden soll eine vereinfachte Berechnung des Integrals Gl. 3.68 hinsichtlich der Zeitabhängigkeit des transienten SILC abgeleitet werden. Dabei werden einige Annahmen getroffen, die sich aus den Betrachtungen des letzten Abschnitts ergeben. So ist es nicht möglich, aus den Messungen über die theoretische Beschreibung das genaue Trap-Tiefenprofil und die genaue energetische Verteilung zu ermitteln. Es ist aber sehr wohl möglich, eine mittlere Trap-Dichte zu erhalten. Sie ergibt sich aus der Mittelung über verschiedene Trap-Tiefen und Trap-Energien, wobei die energetische Verteilung eine Verringerung der Tiefeninformation bewirkt, da unterschiedliche Trap-Tiefen mit verschiedener Trap-Energie die gleichen Tunnelbedingungen besitzen. Folglich können in der Berechnung der Zeitabhängigkeit des transienten SILC Vereinfachungen vorgenommen werden, indem von einer räumlich und energetisch weitgehend konstanten Trap-Dichte ausgegangen wird. Anschließend soll diese vereinfachte Berechnung mit der korrekten numerischen Berechnung des Integrals in Gl. 3.68 für besondere Fälle der Oxid-Trap-Dichte $N(E, x)$ verglichen werden. Für die vereinfachte Berechnung werden folgende Näherungen bzw. Annahmen verwendet:

1. Verwendung einer rechteckförmigen Tunnelbarriere für alle Messspannungen V_{meas} .
2. Verwendung von konstanten Stromgewichtungsfaktoren K_g und K_s , berechnet für eine mittlere Tunneldistanz \bar{x}_t und damit an den Orten \bar{x}_g und \bar{x}_s auf Gate- und Substrat-Seite.
3. Die Trap-Dichte $\tilde{N}(x)$ ändert sich im zentralen Bereich des Oxids nur schwach mit dem Ort x .
4. Die Trap-Energieverteilung ist monoenergetisch im mittleren Bereich des beitragenden Trap-Energieintervalls.

Grundlage der ersten Annahme ist die bereits erwähnte geringe Barrierenverkipfung, die für die verwendeten Messspannungen V_{meas} im Oxid auftreten.

Die zweite Annahme vernachlässigt die Abhängigkeit der Stromgewichtungsfaktoren von der Tunneldistanz. Der örtlich veränderliche Anteil der Stromgewichtungsfaktoren kann aber in die Trap-Dichte mit berücksichtigt werden, da nur eine geringe Abhängigkeit vom Ort besteht.

Die restlichen Annahmen beziehen sich auf die obige Argumentation. Sie ergeben sich aber auch aus dem verallgemeinerten ersten Mittelwertsatz der Integralrechnung [244]. Das Integral in Gl. 3.71 wird über das Produkt aus dem Gewichtungsfaktor, der Trap-Dichte und dem Integranden gebildet. Die Integration liefert bei der Berechnung (nach dem Mittelwertsatz) einen mittleren Wert der Trap-Dichte \hat{N} im Integrationsbereich⁸.

Betreffend des beitragenden Trap-Energieintervalls, ist es bei Tunnelvorgängen eine übliche Vorgehensweise, eine feste Energie im mittleren Bereich des Energieintervalls anstatt der Integration über die Energie zu wählen.

Letztendlich können nun die Integrale zur Berechnung der extern gemessenen transienten SILC-Anteile, die durch die lokalen Tunnelströme $I_g(t)$ bzw. $I_s(t)$ hervorgerufen werden, in folgender Form geschrieben werden:

$$I_{ext,g}(t) = \frac{qA\hat{N}_g}{\tau_0} K_g(\bar{x}_g) \int_0^{\frac{d_{ox}}{2}} e^{-\left(2kx + \frac{t}{\tau_0} \cdot e^{-2kx}\right)} dx, \quad (3.76)$$

$$I_{ext,s}(t) = \frac{qA\hat{N}_s}{\tau_0} K_s(\bar{x}_s) \int_{\frac{d_{ox}}{2}}^{d_{ox}} e^{-\left(2k(d_{ox}-x) + \frac{t}{\tau_0} \cdot e^{-2k(d_{ox}-x)}\right)} dx. \quad (3.77)$$

Dabei wurde bereits berücksichtigt, dass effektiv nur die der jeweiligen Grenzfläche angrenzende Hälfte des Oxids zum Strom beiträgt. Durch Substitution von x durch x_t lässt sich zeigen, dass die Integralausdrücke in Gl. 3.76 und Gl. 3.77 gleich sind. Mit der Schreibweise $\bar{K}_{s/g} := K_{s/g}(\bar{x}_{s/g})$ folgt für die weitere Berechnung:

⁸In Anhang A.4 sind für einige räumlich z.T. stark veränderliche Trap-Profile die resultierenden transienten SILC Verläufe simuliert. Die verwendete Berechnungsmethode wird in Abschnitt 3.2.4.3 beschrieben. Es zeigt sich aber, dass auch von exponentiell veränderlichen Trap-Tiefenprofilen etwa der Mittelwert aus bestimmten Tiefenbereich $x_{t1} \leq x_t \leq x_{t2}$ erhalten wird.

$$\begin{aligned}
I_{ext,s/g}(t) &= \frac{qA \hat{N}_{s/g}}{\tau_0} \bar{K}_{s/g} \int_0^{\frac{d_{ox}}{2}} e^{-(2kx_t + \frac{t}{\tau_0}) \cdot e^{-2kx_t}} dx_t; \quad \text{Subst.: } u = e^{-2kx_t} \\
&= -\frac{qA \hat{N}_{s/g}}{2k \tau_0} \bar{K}_{s/g} \int_1^{e^{-kd_{ox}}} e^{-\frac{t \cdot u}{\tau_0}} du \\
&= \frac{qA \hat{N}_{s/g}}{2k t} \bar{K}_{s/g} \left[e^{-\frac{t \cdot u}{\tau_0}} \right]_1^{e^{-kd_{ox}}} \cong \frac{qA \hat{N}_{s/g} \bar{K}_{s/g}}{2k t} \left[1 - e^{-\frac{t}{\tau_0}} \right] \\
&\cong \frac{qA \hat{N}_{s/g} \bar{K}_{s/g}}{2k \cdot t} \quad \text{mit } t \gg \tau_0, \frac{t}{\tau_0} e^{-kd_{ox}} \ll 1. \tag{3.78}
\end{aligned}$$

Die letzte Umformung ergibt sich daraus, dass der resultierende Term der oberen Integrationsgrenze eins ergibt und der Term der unteren Integrationsgrenze vernachlässigt werden kann⁹. Das Ergebnis Gl. 3.78 hat die Form der sich experimentell ergebenden $1/t$ -Abhängigkeit der transienten SILC-Messungen. Außerdem hat Gl. 3.78, bis auf den mittleren Stromgewichtungsfaktor $\bar{K}_{s/g}$, die gleiche Form wie der Ausdruck, der aus dem TFM folgt [213] (s. Anhang A.2). Demnach scheint die Beschreibung des TFM, bis auf die fehlerhafte Vernachlässigung der Stromgewichtungsfaktoren, zumindest die Zeitabhängigkeit sowie den Zusammenhang zwischen der Trap-Dichte und der Amplitude des transienten SILC richtig zu beschreiben.

Allerdings sei noch einmal darauf hingewiesen, dass das Ergebnis in Gl. 3.78 auf der Erkenntnis basiert, dass nur eine mittlere Trap-Dichte ermittelt werden kann, während das TFM explizit die mögliche Bestimmung eines Trap-Tiefenprofils beschreibt, was aber eindeutig eine unrealistische Überinterpretation der transienten SILC-Messungen darstellt.

3.2.4.3 Überprüfung der Gültigkeit der vereinfachten transient SILC-Zeitabhängigkeitsberechnung

Nun soll das Ergebnis der vereinfachten Berechnung des transienten SILC nach Gl. 3.78 mit dem Ergebnis der Berechnung mit dem allgemeinen Ausdruck Gl. 3.68 verglichen werden, um die Gültigkeit von Gl. 3.78 zu überprüfen. Zu diesem Zweck wurde der zeitliche Verlauf des transienten SILC mit Gl. 3.68 für verschiedene Fälle numerisch berechnet¹⁰.

Das Ergebnis derartiger Berechnungen für räumlich konstant angenommene Trap-Dichten $N(x) = \hat{N}_s = 10^{18} \text{ cm}^{-3}$ ist in Abb. 3.23 dargestellt. Es sind simulierte zeitliche Verläufe der extern messbaren transienten SILC-Komponente $I_{ext,s}(t)$ für den Flachbandfall ($V_{meas} = V_{FB}$) gezeigt. Bei dieser Messspannung ist das elektrische Oxidfeld so klein, dass Gl. 3.70 (Rechteckbarriere) als Spezialfall von Gl. 3.68 die richtige Beschreibung für die transiente SILC-Berechnung darstellt. Die Berechnung von Gl. 3.70 wurde für drei verschiedene Annahmen der energetischen Trap-Verteilung durchgeführt. So wurde angenommen, dass die Traps monoenergetisch bei den Energien $E_t = 0 \text{ eV}$ bzw. $E_t = 1 \text{ eV}$ liegen. Im dritten Fall wurde davon ausgegangen, dass die Trap-Dichte zwischen den beiden Energie-Werten $E_t = 0 \text{ eV}$ und $E_t = 1 \text{ eV}$ homogen verteilt ist. Es zeigt sich, dass der berechnete Strom im letztgenannten Fall

⁹Typische eingehenden Größen sind $k(E_t = 0 \text{ eV}) = 6.4 \text{ nm}^{-1}$, $d_{ox} = 8.5 \text{ nm}$, $\tau_0 = 10^{-11} \text{ s}$ und $t \in [10 \text{ s}, 1000 \text{ s}]$.

¹⁰Dabei wurde das Programm Maple verwendet.

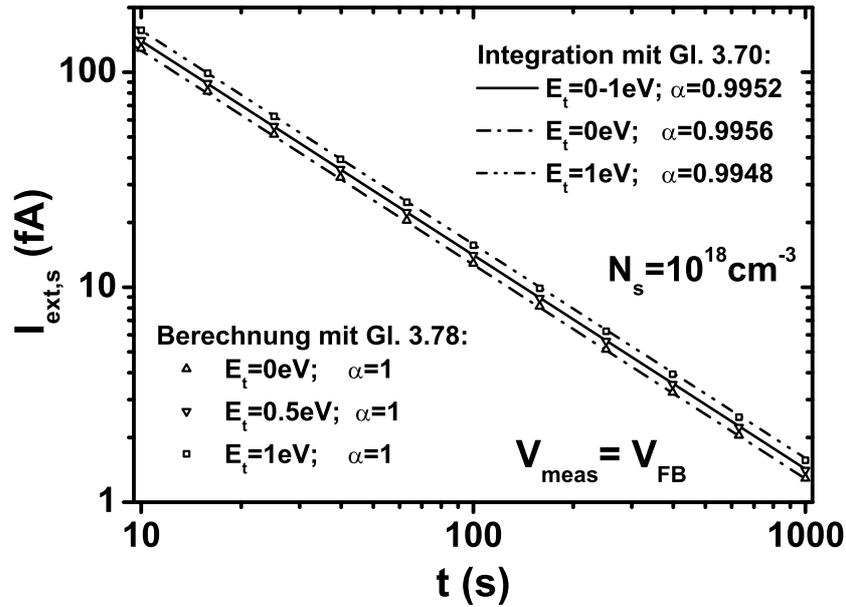


Abbildung 3.23: Berechnung des transienten SILC $I_{ext,s}(t)$ bei Flachbandspannung. Für eine räumlich konstant angenommene Trap-Dichte $N(x) = \hat{N}_s = 10^{18} \text{ cm}^{-3}$ wurde der Vergleich der Berechnung des transienten SILC auf der Substrat-Seite $I_{ext,s}$ nach Gl. 3.70 und Gl. 3.78 durchgeführt. Für die Berechnung mit Gl. 3.78 wurde eine mittlere Tunneldistanz $\bar{x}_t = d_{ox} - \bar{x} = 2.5 \text{ nm}$ angenommen.

zwischen den $I_{ext,s}(t)$ -Strömen der beiden anderen Fälle liegt.

Zum Vergleich sind die Resultate aus der $I_{ext,s}(t)$ -Berechnung mit Gl. 3.78 dargestellt. Die $I_{ext,s}(t)$ -Ströme wurden für monoenergetische Trap-Energien von $E_t = 0 \text{ eV}$, $E_t = 0.5 \text{ eV}$ und $E_t = 1 \text{ eV}$ berechnet. In allen Berechnungen mit Gl. 3.78 wurde eine mittlere Tunneldistanz $\bar{x}_t = 2,5 \text{ nm}$ angenommen.

Es wird deutlich, dass die Berechnung nach Gl. 3.78 für die mittlere Trap-Energie gut mit dem Ergebnis für die homogene Energieverteilung nach Gl. 3.70 übereinstimmt. Darüber hinaus ist der zeitliche Verlauf für die beiden verschiedenen Berechnungsmethoden nahezu gleich. Die gute Übereinstimmung des Zeitverhaltens wird auch durch die sehr geringe Abweichung des Parameters α von eins (s. Gl. 3.32), die im Promille-Bereich liegt, verdeutlicht.

Als nächstes soll die Gültigkeit von Gl. 3.78 für verschiedene Messspannungen V_{meas} untersucht werden. Dafür wurde wieder eine konstante Trap-Dichte $N(x) = \hat{N}_s = 10^{18} \text{ cm}^{-3}$ angenommen und der transiente SILC $I_{ext,s}(t)$ simuliert, der durch substratseitiges lokales Tunneln verursacht wird. Die vorausgesetzten Messspannungen waren $V_{meas} = 0.5 \text{ V}$, $V_{meas} = -0.2 \text{ V} \approx V_{FB}$ und $V_{meas} = -1.3 \text{ V}$. Die Trap-Energien sind aufgrund der Simulationen in Abb. 3.23 derart gewählt, dass für die Berechnung nach Gl. 3.68 eine homogene Trap-Energieverteilung im Bereich $0 \text{ eV} \leq E_t \leq 1 \text{ eV}$ und für die Berechnung nach Gl. 3.78 $E_t = 0.5 \text{ eV}$ verwendet wurde. Der wesentliche Unterschied ist nun, dass in Gl. 3.68 neben der energetischen Verteilung der Trap-Dichte auch die Verkippung des Oxidleitungsbandes berücksichtigt wird.

In Abb. 3.24 wird deutlich, dass die simulierten $I_{ext,s}(t)$ -Kurven für die verschiedenen Messspannungen jeweils weitgehend übereinstimmen. Die unterschiedlichen

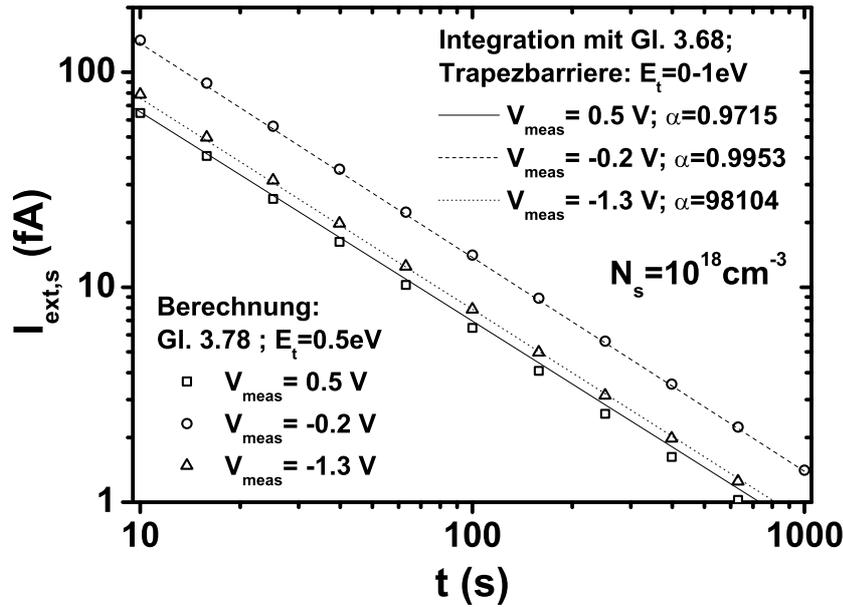


Abbildung 3.24: Simulation der $I_{ext,s}(t)$ -Ströme bei verschiedenen Messspannungen V_{meas} . Für eine räumlich konstante Oxid-Trap-Dichte $N(x) = \hat{N}_s = 10^{18} \text{ cm}^{-3}$ wurde mit Gl. 3.68 und mit Gl. 3.78 der transiente Oxidstrom berechnet. Für die Berechnung mit Gl. 3.78 wurde $\bar{x}_t = 2.5 \text{ nm}$ angenommen.

Amplituden des $I_{ext,s}(t)$ -Stroms bei den verschiedenen Messspannungen wird durch den Stromgewichtungsfaktor K_s verursacht. Somit ist mit Abb. 3.24 gezeigt, dass die einfache Form der Berechnung in Gl. 3.78 auch für Messspannungen, die von der Flachbandspannung abweichen, eine gute Beschreibung darstellt.

Für unterschiedliche räumliche Trap-Profile $N(x)$, die aber im Bereich um $\bar{x}_t = 2.5 \text{ nm}$ den gleichen Mittelwert haben, wurden ebenfalls Simulationen des transienten SILC $I_{ext,s}(t)$ mit Gl. 3.68 durchgeführt. Die einzelnen Trap-Profile und die zugehörigen Ergebnisse sind im Anhang A.4 gezeigt. Die Resultate bestätigen die Aussage, dass im Wesentlichen eine mittlere Trap-Dichteinformation aus dem Tiefenbereich erhalten wird, der in Abb. 3.22 gezeigt ist.

3.2.4.4 Berechnung der lokalen Trap-Dichte bezogen auf das umgeladene Energieintervall

Nach der Ableitung in Abschnitt 3.2.4.2 und mit dem Ergebnis Gl. 3.78 kann die Messung des transienten SILC im externen Stromkreis mit den lokalen Trap-Dichten in Beziehung gesetzt werden. Bislang wurde allerdings noch nicht berücksichtigt, dass sich mit der Messspannung V_{meas} auch das umladbare Trap-Energieintervall verändert. Bevor das Trap-Energieintervall berücksichtigt wird, soll zunächst der Zusammenhang zwischen den lokalen Tunnelströmen $I_{s/g}(t)$ und den mittleren lokalen Border-Trap-Dichten $\hat{N}_{s/g}$ betrachtet werden, da diese die real existierenden lokalen Größen sind. Der Zusammenhang zwischen $I_{s/g}(t)$ und $\hat{N}_{s/g}$ kann unter Verwendung von Gl. 3.78 zusammen mit Gl. 3.35 und Gl. 3.46 über

$$I_{ext,s/g}(t) = \bar{K}_{s/g} \cdot I_{s/g}(t) = \frac{qA \hat{N}_{s/g} \bar{K}_{s/g}}{2k \cdot t} \quad (3.79)$$

hergestellt werden. Der Zusammenhang lautet folglich

$$I_{s/g}(t) = \frac{qA\hat{N}_{s/g}}{2k} \cdot \frac{1}{t}, \quad (3.80)$$

und somit kann Gl. 3.80 nach der mittleren Trap-Dichte umgeformt werden:

$$\hat{N}_{s/g} = \frac{2k \cdot I_{s/g}(t) \cdot t}{qA}. \quad (3.81)$$

Dieser Ausdruck entspricht der Gleichung A.7, die aus dem Tunnel-Front-Modell folgt. Allerdings wurde bei der TFM-Beschreibung in [213], wie erwähnt, nicht zwischen dem extern gemessenen transienten SILC $I_{ext}(t)$ und den lokalen Tunnelströmen, $I_s(t)$ und $I_g(t)$, unterschieden.

Dennoch ist in Gl. 3.81 bislang nicht berücksichtigt bei welcher Beladespannung V_{ch} und bei welcher Messspannung V_{meas} die transiente SILC Messung durchgeführt wurde. Demnach muss die Berücksichtigung des umladbaren Trap-Energieintervalls noch erfolgen. Die beste Möglichkeit das umladbare Trap-Energieintervall zu berücksichtigen besteht darin, den Ausdruck Gl. 3.81 durch das beitragende Trap-Energieintervall $\Delta E_{s/g}$ auf der Substrat- bzw. Gate-Seite zu teilen. Der Ausdruck der daraus resultierenden mittleren Trap-Dichte pro Einheitsenergieintervall $N_{s/g}$ auf Substrat- und Gate-Seite lautet folglich:

$$N_{s/g} = \frac{2k \cdot I_{s/g}(t) \cdot t}{qA \cdot \Delta E_{s/g}}. \quad (3.82)$$

Diese Vorgehensweise setzt implizit voraus, dass die Trap-Dichte keine starke Funktion der Energie ist. Sie entspricht vielmehr der bisher verwendeten Annahme der homogenen energetischen Verteilung.

Die Berechnung des Energieintervalls $\Delta E_{s/g}$ wird ebenfalls in einer festen mittleren Tunneldistanz \bar{x}_t berechnet. Dabei werden alle Traps berücksichtigt, die ihre energetische Lage bezüglich des Fermi-Niveaus der benachbarten Elektrode derart verändern, dass sie bei der Belade- und Messspannung einmal über und einmal unter dem Fermi-Niveau liegen (vgl. Abb. 3.13). Das Energieintervall ergibt sich zu:

$$\Delta E_{s/g} = q\bar{x}_t |\mathcal{E}(V_{ch}) - \mathcal{E}(V_{meas})| + \gamma_{s/g} \cdot q |\psi_{s/p}(V_{ch}) - \psi_{s/p}(V_{meas})|. \quad (3.83)$$

Dabei wird in Gl. 3.83 die Veränderung der energetischen Lage eines Traps durch das elektrische Feld im Oxid \mathcal{E} wie in Gl. 3.53 sowie durch die Oberflächenbandverbiegung $\psi_{s/p}$ der jeweiligen Elektrode berücksichtigt. Die Konstante $\gamma_{s/g}$ beschreibt inwieweit der Be- oder Entladevorgang durch den zweistufigen Tunnelprozess über Grenzflächenzustände gleichberechtigt mit der direkten Entladung in das Leitungsband ablaufen kann. Da die Poly-Si-Oberflächenbandverbiegung ψ_p für die verwendeten Belade- und Messspannungen gering ist, wird der Beitrag des Poly-Si-Oberflächenpotentials für ΔE_g vernachlässigt, indem $\gamma_g = 0$ gesetzt wird. Auf der Substrat-Seite tritt sehr wohl eine große Oberflächenbandverbiegung ψ_s auf. Aus diesem Grund kann unter gewissen Umständen ein größeres Trap-Energieintervall auf der Substrat-Seite beitragen und woraus γ_s -Werte größer null folgen können.

Für die Ermittlung der Trap-Energieintervalle wird allgemein mit Hilfe des Berglund-Integrals (Gl. 3.26) und mit Gl. 3.3 das Oxidfeld in Abhängigkeit der Gate-Spannung V_g bestimmt. Die resultierenden Trap-Energieintervalle ΔE_g und ΔE_s , die aus der

gemessenen $NF-C(V)$ -Kurve in Abb. 3.6 und mit Gl. 3.83 ermittelt wurden, sind in Abb. 3.25 dargestellt. In Zusammenhang mit Abb. 3.20 wird deutlich, dass im Gate-Spannungsbereich zwischen ca. 0 V und -1 V der größte Teil der Gate-Spannungsänderung den Aufbau der Raumladungszone im Si -Substrat bewirkt und sich somit das Oxidfeld bzw. das Energieintervall ΔE_g (sowie ΔE_s für $\gamma_s = 0$) kaum ändert. Für den Fall, dass die Entladung über Grenzflächenzustände sehr gut ablaufen kann ($\gamma_s \approx 1$), ändert sich das Trap-Energieintervall ΔE_s im Übergangsbereich von Akkumulation zu Inversion besonders stark.

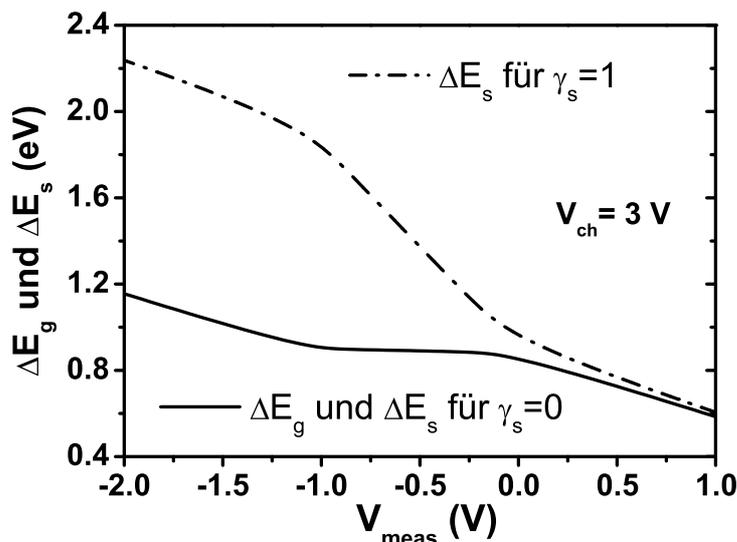


Abbildung 3.25: Trap-Energieintervalle ΔE_s und ΔE_g zur Berechnung von N_s und N_g für $\bar{x}_t = 2.5$ nm. Diese wurden durch die Auswertung der gemessenen $NF-C(V)$ -Kurve in Abb. 3.6 bestimmt.

Es stellte sich allerdings heraus, dass der starke Anstieg von ΔE_s für $\gamma_s = 1$ nicht in den transienten SILC-Messungen wieder zu finden ist. Deshalb wird im Folgenden ebenfalls $\gamma_s = 0$ verwendet. Demnach wird auf Gate- und Substrat-Seite von gleichen umladbaren Trap-Energieintervallen ausgegangen, um die Werte der lokalen Trap-Dichten nicht durch unterschiedliche ΔE -Werte zu stark zu beeinflussen. Vielmehr wird auf diese Weise nur die Veränderung des umladbaren Trap-Energieintervalls durch die Änderung des Oxidfeldes berücksichtigt.

3.3 Transiente Kapazitätsmessungen

Die transienten Kapazitätsmessungen wurden mit exakt dem gleichen experimentellen Ablauf durchgeführt wie die transienten SILC-Messungen. Es wurden die gleichen Gate-Spannungen in der Belade- und Messphase verwendet und der zeitliche Verlauf war ebenfalls derselbe. Bei den transienten Kapazitätsexperimenten bestand die Messung allerdings aus der zeitlichen Aufnahme des HF-Kapazitätsverlaufs nach einem Gate-Spannungssprung.

Die transienten Kapazitätsmessungen wurden zum ersten Mal in Kombination mit den transienten SILC-Messungen durchgeführt, um zusätzliche Informationen

über das transiente lokale Tunneln durch eine zweite unabhängige Messmethode zu erhalten. Diese zusätzliche Information ist insofern von besonderem Interesse, da die Gleichung 3.46, die die lokalen Tunnelströme $I_s(t)$ und $I_g(t)$ beinhaltet, unterbestimmt ist. Demnach ist die separate Bestimmung von $I_s(t)$ und $I_g(t)$ und damit die separate Ermittlung der lokalen Trap-Dichten N_s und N_g aus der alleinigen Messung des transienten SILC nicht möglich.

In den transienten Kapazitätsmessungen wird nach dem Gate-Spannungssprung bei konstanter Gate-Spannung V_{meas} eine logarithmische Zeitabhängigkeit der Form:

$$C_{HF}(V_{meas}, t) = C_{0,HF}(V_{meas}) + \beta(V_{meas}) \cdot \log(t) \quad \text{für } t > 0 \quad (3.84)$$

sichtbar, wie auch in [245] beschrieben wurde. Dabei springt man gewissermaßen in die HF- $C(V)$ -Kurve bei der Gate-Spannung V_{meas} und beobachtet eine kleine zeitabhängige Kapazitätsänderung. Der zeitliche Verlauf der Kapazitätstransiente folgt der gleichen Abhängigkeit wie sie auch für die Einsatzspannung V_T an MOS-Transistoren gemessen wurde [26, 223, 246, 247].

Da der zeitlich veränderliche Term in Gl. 3.84 meist sehr klein gegenüber dem konstanten Term $C_{0,HF}(V_{meas})$ ist, kann die zeitliche Änderung besser betrachtet werden, wenn der Wert zu einem festen Zeitpunkt t_0 der jeweiligen Messung subtrahiert wird. Der resultierende Verlauf der differentiellen Kapazität:

$$\Delta C_{HF}(t) = C_{HF}(V_{meas}, t) - C_{HF}(V_{meas}, t_0) = \beta(V_{meas}) \cdot \log\left(\frac{t}{t_0}\right) \quad (3.85)$$

gibt folglich nur die zeitliche Änderung wieder und wird im Folgenden als transiente Kapazitäts- oder $C(t)$ -Messung bezeichnet. Dabei ist die Amplitude der transienten Kapazitätsmessung $\beta(V_{meas})$ die eigentliche Messgröße, da sie die vollständige Information über die Variation der Kapazitätstransienten mit der Messspannung V_{meas} wiedergibt.

Der transiente Kapazitätsverlauf $\Delta C_{HF}(t)$ kann in ähnlicher Weise wie der zeitliche Verlauf der Stromtransienten in Gl. 3.67 aus einer vorgegebenen Trap-Verteilung $n(E, x, t)$ berechnet werden. Dabei gehen wiederum zwei Anteile in die transiente Kapazitätsmessung $\Delta C_{HF}(t)$ ein, die durch lokales Tunneln auf der Gate-Seite ($\Delta C_{HF,g}(t)$) bzw. durch lokales Tunneln auf der Substrat-Seite ($\Delta C_{HF,s}(t)$) verursacht werden. Der gesamte Ausdruck lautet:

$$\Delta C_{HF}(t) = \Delta C_{HF,s}(t) + \Delta C_{HF,g}(t). \quad (3.86)$$

Die beiden Teilkomponenten können über

$$\Delta C_{HF,s/g}(t) = qA \int \int B_{s/g}(x) n(E, x, t) dx dE \quad (3.87)$$

$$= \pm qA \int \int B_{s/g}(x) N(E, x) e^{-\left(\frac{t}{\tau_0} \cdot e^{-\lambda(E,x)}\right)} dx dE \quad (3.88)$$

berechnet werden. Darin sind $B_g(x)$ und $B_s(x)$ die Kapazitätsgewichtungsfaktoren für gate- und substratseitiges lokales Tunneln. Je nachdem, ob Emission oder Einfang stattfindet, muss das entsprechende Vorzeichen für die Ladungsänderung berücksichtigt werden. Da die zeitliche Änderung der Kapazität berechnet wird, fallen konstante

Anteile der Trap-Ladungsdichte $n(E, x, t)$ heraus. Der allgemeine Ausdruck für die Kapazitätsgewichtungsfaktoren lautet

$$B_{s/g}(x) = \frac{dC_{HF}}{dV_g} \cdot \frac{x}{d_{ox}C_{ox}} \quad (3.89)$$

und beinhalten die Ableitung der HF- $C(V)$ -Kurve. Werden die Gewichtungsfaktoren in Abhängigkeit der Tunneldistanz x_t geschrieben, so ergeben sich folgende Ausdrücke:

$$B_g(x_t) = \frac{dC_{HF}}{dV_g} \cdot \frac{x_t}{d_{ox}C_{ox}}, \quad (3.90)$$

$$B_s(x_t) = \frac{dC_{HF}}{dV_g} \cdot \frac{d_{ox} - x_t}{d_{ox}C_{ox}}. \quad (3.91)$$

Die Kapazitätstransienten sind folglich in den steilen Bereichen der HF- $C(V)$ -Kurve am größten. Die in Gl. 3.90 und Gl. 3.91 gewählte Beschreibung entspricht einer Linearisierung von dC_{HF}/dV_g im Punkt V_{meas} , was eine gute Näherung für die beobachteten kleinen Kapazitätstransienten darstellt.

Es sollte erwähnt werden, dass ein direkter Zusammenhang zwischen der Zeitabhängigkeit der transienten Kapazitätsmessungen und der Zeitabhängigkeit der transienten SILC-Messungen besteht. Rein formal ist erkennbar, dass die $1/t$ -Zeitabhängigkeit des transienten SILC in Gl. 3.32 bzw. Gl. 3.78 gerade die Zeitableitung des logarithmischen Zeitverhaltens der transienten Kapazitätsmessungen (Gl. 3.85) darstellt. Ein entsprechender Zusammenhang der Zeitabhängigkeiten, lässt sich bereits in den Integralausdrücken Gl. 3.67 und Gl. 3.87 zur Berechnung der zeitlichen Verläufe der beiden Messmethoden erkennen. So wird in Gl. 3.87 im Wesentlichen über die zeitlich variierende Trap-Ladungsdichte $n(E, x_t, t)$ integriert, woraus sich die Ladung im Oxid ergibt, deren Änderung in den transienten Kapazitätsmessungen sichtbar wird. In Gl. 3.67 wird zur Berechnung des transienten SILC-Zeitverhaltens über die Zeitableitung der Trap-Ladungsdichte $n(E, x_t, t)$ integriert. Dementsprechend kommt die Änderung der Oxidladung heraus, die dem transienten SILC und damit einem Strom entspricht.

In gleicher Weise wie bei der Beschreibung des transienten SILC die Näherung eingeführt wurde, dass der Strom im Wesentlichen aus einer mittleren Tiefe \bar{x} kommt, sollen die Kapazitätsgewichtungsfaktoren B_g und B_s für diese mittlere Tiefe verwendet werden. Für $\Delta C_{HF}(t)$ gilt demnach:

$$\Delta C_{HF}(t) = B_g \cdot \Delta Q_{gox}(t) + B_s \cdot \Delta Q_{sox}(t) \quad (3.92)$$

wobei die differentiellen Ladungsdichten auf Gate- und Substrat-Seite durch:

$$\Delta Q_{gox}(t) = Q_{gox}(t) - Q_{gox}(t_0), \quad (3.93)$$

$$\Delta Q_{sox}(t) = Q_{sox}(t) - Q_{sox}(t_0) \quad (3.94)$$

gegeben sind. Dabei ist wiederum zu bemerken, dass die lokalen Tunnelströme $I_s(t)$ und $I_g(t)$ über Gl. 3.34 und Gl. 3.33 mit den lokalen Oxidladungsdichten $Q_{sox}(t)$ und $Q_{gox}(t)$ in den transienten Kapazitätsmessungen verknüpft sind.

Darüber hinaus bedeutet der beobachtete Zusammenhang der zeitlichen Verläufe eine Bestätigung, dass in beiden Messmethoden der gleiche physikalische Vorgang des lokalen Tunnelns abläuft.

3.4 Kombinierte transiente Oxidstrom- und transiente Kapazitätsmessungen

Im folgenden Abschnitt wird gezeigt, wie aus der Kombination der transienten SILC- und der transienten Kapazitätsmessungen die lokalen Tunnelströme $I_s(t)$ und $I_g(t)$ berechnet werden können. Aus den vorangegangenen Beschreibungen der transienten $I(t)$ - und $C(t)$ -Messungen wird deutlich, dass in eine kombinierte Auswertung neben den Fehlern der beiden Messmethoden noch die Fehler der Bestimmung der Strom- und Kapazitätsgewichtungsfaktoren eingehen. Aus diesem Grund wird auf die Fehlerfortpflanzung der kombinierten Messmethode in Anhang A.5 eingegangen.

3.4.1 Bestimmung der lokalen Tunnelströme auf Gate- und Substrat-Seite zur Ermittlung der lokalen Trap-Dichten

Durch Kombination der transienten SILC-Messungen mit den transienten Kapazitätsmessungen lassen sich die lokalen Tunnelströme auf Gate- und Substrat-Seite ($I_g(t)$ und $I_s(t)$) separat berechnen. Dieses folgt daraus, dass man mit Gl. 3.46 und mit der zeitlichen Ableitung von Gl. 3.92 zwei unabhängige Gleichungen erhält, die als Variablen $I_g(t)$ und $I_s(t)$ enthalten.

$$\boxed{\begin{aligned} I_{ext}(t) &= K_g \cdot I_g(t) + K_s \cdot I_s(t) \\ \frac{d}{dt} \Delta C_{HF} &= B_g \cdot I_g(t) - B_s \cdot I_s(t) \end{aligned}} \quad (3.95)$$

Löst man diese Gleichungen nach den zu bestimmenden lokalen Tunnelströmen auf, so erhält man:

$$I_g(t) = \frac{B_s I_{ext}(t) + K_s \frac{d}{dt} \Delta C_{HF}(t)}{B_s K_g + B_g K_s}, \quad (3.96)$$

$$I_s(t) = \frac{B_g I_{ext}(t) - K_g \frac{d}{dt} \Delta C_{HF}(t)}{B_s K_g + B_g K_s}. \quad (3.97)$$

Unter Berücksichtigung der experimentell ermittelten Abhängigkeiten der $I(t)$ - und $C(t)$ -Messungen, die in (3.32) und (3.85) ausgedrückt sind und der Annahme $\alpha = 1$, können die Gleichungen (3.96) und (3.97) in der folgenden Form geschrieben werden:

$$I_g(t) = \frac{\frac{B_s I_0}{t} + \frac{K_s \beta}{t \cdot \ln(10)}}{B_s K_g + B_g K_s}, \quad (3.98)$$

$$I_s(t) = \frac{\frac{B_g I_0}{t} - \frac{K_g \beta}{t \cdot \ln(10)}}{B_s K_g + B_g K_s}. \quad (3.99)$$

Dabei sind mit I_0 und β nur noch Parameter aus der Anpassung der beschriebenen Abhängigkeiten an die $I(t)$ - und $C(t)$ -Messungen in den Ausdrücken zu finden.

Mit der Kenntnis der lokalen Tunnelströme $I_g(t)$ und $I_s(t)$ können mit Gl. 3.82 die lokalen Trap-Dichten N_g und N_s auf der Gate- bzw. Substrat-Seite berechnet werden.

Näheres zu den Fehlern der Berechnung der lokalen Tunnelströme und der lokalen

Trap-Dichten ist in den Abschnitten A.5.1 und A.5.2 des Anhangs A.5 zu finden.

Aufgrund der theoretischen Betrachtungen in diesem Kapitel besteht nun mit den Gleichungen (3.96) und (3.96) in Verbindung mit Gl. 3.82 die Möglichkeit, die lokalen Trap-Dichten auf Gate- und Substrat-Seite separat zu bestimmen. Wie gezeigt wurde ist dieses aber nur möglich, wenn die transienten Strom- mit den transienten Kapazitätsmessungen kombiniert werden, da in beiden Messungen lokale Tunnelströme auf beiden Oxidseiten eingehen.

Auf die Problematik, dass bei bisherigen Trap-Dichtebestimmungen aus transienten SILC-Messungen die Stromgewichtungsfaktoren meist keine Berücksichtigung fanden, wurde in Abschnitt 3.2.2.3 bereits hingewiesen. In diesen Veröffentlichungen, in denen die Border-Trap-Dichten allein aus den transienten SILC-Messungen bestimmt wurden, wird auf die Lokalisierung der Traps (Oxidseite) z.T. gar nicht eingegangen [213, 221] oder es wird aufgrund von Zusatzannahmen davon ausgegangen, dass nur Border-Traps auf einer der beiden Oxidseiten am transienten Tunneln beteiligt sind. Während in [237] angenommen wird, dass das transiente Tunneln auf der Substrat-Seite stattfindet, wird in den Arbeiten, die detaillierter auf den transienten SILC eingehen, meist davon ausgegangen, dass die beobachteten Border-Trap-Umladungen auf der Gate-Seite stattfinden [100, 248, 249]. Zum einen erscheint in einigen Fällen die Vernachlässigung der lokalen Tunnelströme auf einer der Oxidseiten fraglich. Zum anderen scheint die Interpretation des alleinigen gateseitigen Tunnelns mit Blick auf die Stromgewichtungsfaktoren K_s und K_g z.T. nicht korrekt zu sein, da der gateseitige Stromgewichtungsfaktor K_g in gewissen Gate-Spannungsbereichen deutlich kleiner als der substratseitige Faktor K_s ist.

4 Verwendete Probenstruktur und experimenteller Aufbau

Neben den verwendeten Proben stellen die Messaufbauten eine wichtige Grundlage der experimentellen Arbeit dar. Im Folgenden sollen die im Rahmen dieser Arbeit verwendeten Probenstrukturen und die Messaufbauten samt der verwendeten Messgeräte für die unterschiedlichen Messmethoden beschrieben werden.

4.1 Verwendete Probenstrukturen

Die verwendeten Probenstrukturen waren MOS-Kondensatoren, die unabhängig von ihrer Substrat-Dotierung n^+ -Poly-*Si*-Gate-Elektroden besaßen. Die Poly-*Si*-Dotierkonzentration lag bei etwa $6 \cdot 10^{19} \text{ cm}^{-3}$. Die Dicke der untersuchten Tunneloxide war mit $d_{ox} = 8.5 \text{ nm}$ angegeben. Außerdem wurde ein 25 nm dickes Oxid untersucht in das *Si* implantiert wurde. Es standen Flächenkondensatoren mit n -dotiertem und p -dotiertem Substrat zur Verfügung, deren Gate-Flächen je nach Probenreihe variierten. Die Dotierkonzentration der n - und p -Proben war unterschiedlich, wobei die n -Dotierungen im Bereich von 10^{15} cm^{-3} und die p -Dotierungen im Bereich von 10^{17} cm^{-3} lagen. Genauere Werte sind in Tab. 4.1 angegeben.

	Serie 1	Serie 2	Serie 3
Gate-Fläche: $A \text{ (cm}^2\text{)}$	$1.43 \cdot 10^{-3}$	$1.26 \cdot 10^{-3}$	$3.3 \cdot 10^{-3}$
Nominelle physikalische Oxiddicke: $d_{ox} \text{ (nm)}$	8.5	8.5	25
Elektrische Oxiddicke: $t_{ox} \text{ (nm)}$	8.9	9.3	25.7
Art der Probe	Nitriertes Tunneloxid	Thermisches Tunneloxid	<i>Si</i> -implantiertes Oxid mit Nano-Clustern
n -Substrat: $N_D \text{ (cm}^{-3}\text{)}$	$2.5 \cdot 10^{15}$ (Probe C3)	$4.0 \cdot 10^{15}$ (Probe C3)	$4.0 \cdot 10^{15}$ (Probe C5)
p -Substrat: $N_A \text{ (cm}^{-3}\text{)}$	$3.1 \cdot 10^{17}$ (Probe C4)	$1.4 \cdot 10^{17}$ (Probe C4)	$2.2 \cdot 10^{17}$ (Probe C6)

Tabelle 4.1: Angaben zu den verwendeten Probenstrukturen.

Die Proben der Serie 1 hatten ein nitriertes Tunneloxid, das mit RTP (**R**apid-**T**hermal-**P**rocessing) hergestellt wurde [250]. Der Herstellungsvorgang nitrierter Oxide besteht aus der eigentlichen Oxidation, einer anschließenden Nitridierung und

einer nachfolgenden Reoxidation [169].

Die MOS-Proben der Serie 2 hatten ein thermisches Tunneloxid ohne Nitridierung und dienten zum Vergleich mit den nitrierten Proben. Aus einer Anpassung der gemessenen $C(V)$ -Kurven wurden die elektrischen Dicken des nitrierten und des thermischen Tunneloxids ermittelt. Die ermittelten Dicken sind zusammen mit den nominellen Dicken in Tab. 4.1 angegeben, sind aber jeweils etwas größer als die Solldicken. Beim nitrierten Oxid besteht ein Zusammenhang mit der größeren Dielektrizitätskonstante von Nitrid. Das thermische Tunneloxid schien aber tatsächlich geringfügig dicker als angegeben zu sein. Dennoch haben die beiden Isolatoren eine so ähnliche Dicke, dass sie direkt miteinander vergleichbar sind, ohne Dickeneinflüsse berücksichtigen zu müssen.

Das mit Si -implantierte Oxid der Serie 3 war mit 25 nm deutlich dicker. Um die Auswirkungen der Si -Implantation beurteilen zu können, waren auf den Wafern Bereiche mit Probenstrukturen, die nicht der Implantation unterworfen wurden¹. Dieses nicht implantierte Oxid wird im Folgenden als Referenz-Oxid bezeichnet. Die Implantation wurde bei einer Implantationsenergie von $E_{imp} = 8\text{ keV}$ und mit einer Si -Implantationsdosis $D_{imp} = 7 \cdot 10^{15}\text{ cm}^{-2}$ durchgeführt. Im Anschluss an die Implantation folgte eine Temperung bei $T = 1050^\circ\text{C}$ für 120 s zur Formierung der Nano-Cluster.

Die MOS-Kondensatoren der unterschiedlichen Serien hatten alle den gleichen prinzipiellen Aufbau, der schematisch in Abb. 4.1 dargestellt ist.

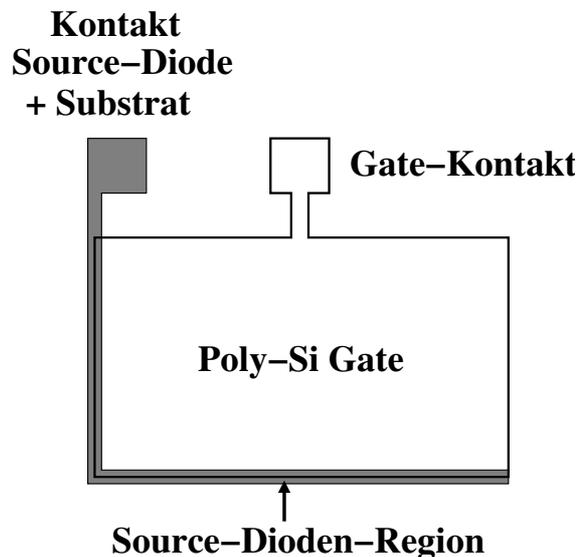


Abbildung 4.1: Schematischer Aufbau der verwendeten Drei-Terminal-MOS-Kondensatorproben in der Aufsicht. Das Substrat und die halb um den Gate-Bereich herumlaufende Source-Dioden-Region sind mit demselben Kontakt-Pad verbunden. Das Gate-Pad bildet den zweiten Kontakt der MOS-Struktur.

¹Die Region des $8''$ -Wafers, in die implantiert wurde, bestand aus einem kreisförmigen Bereich mit $4''$ Durchmesser. Der implantierte Bereich befand sich im Zentrum des $8''$ -Wafers. Außen herum befanden sich Testkondensatoren mit dem nicht implantierten Referenz-Oxid.

Es handelt sich um Drei-Terminal-MOS-Strukturen, deren Source-Dioden-Region teilweise um die Gate-Fläche herumgeführt ist. Das Substrat ist zusammen mit der Source-Dioden-Region über ein gemeinsames Anschluss-Pad kontaktiert, sodass es nicht möglich war, eine Sperrspannung an die Source-Diode anzulegen wie in Abschnitt 3.1.2 beschrieben wurde.

Durch die mit angeschlossene Source-Dioden-Region war es möglich, die Oxide sowohl mit positiver als auch mit negativer Spannung am Gate zu stressen, da in Inversion folglich immer genügend Minoritätsladungsträger zur Verfügung standen [251].

4.2 Messaufbau

Die Kondensatorproben, die sich auf Wafer-Streifen oder auf vollständigen 8" Wafern befanden, wurden zur Vermessung auf einem Proben-tisch (Chuck) mit Vakuumansaugung positioniert und mit Messnadeln kontaktiert. Zur Abschirmung von elektrischen Störeinflüssen befand sich der beheizbare Proben-tisch in einem Metallgehäuse, das gleichzeitig zur Verdunkelung diente (s. Abb. 4.2).

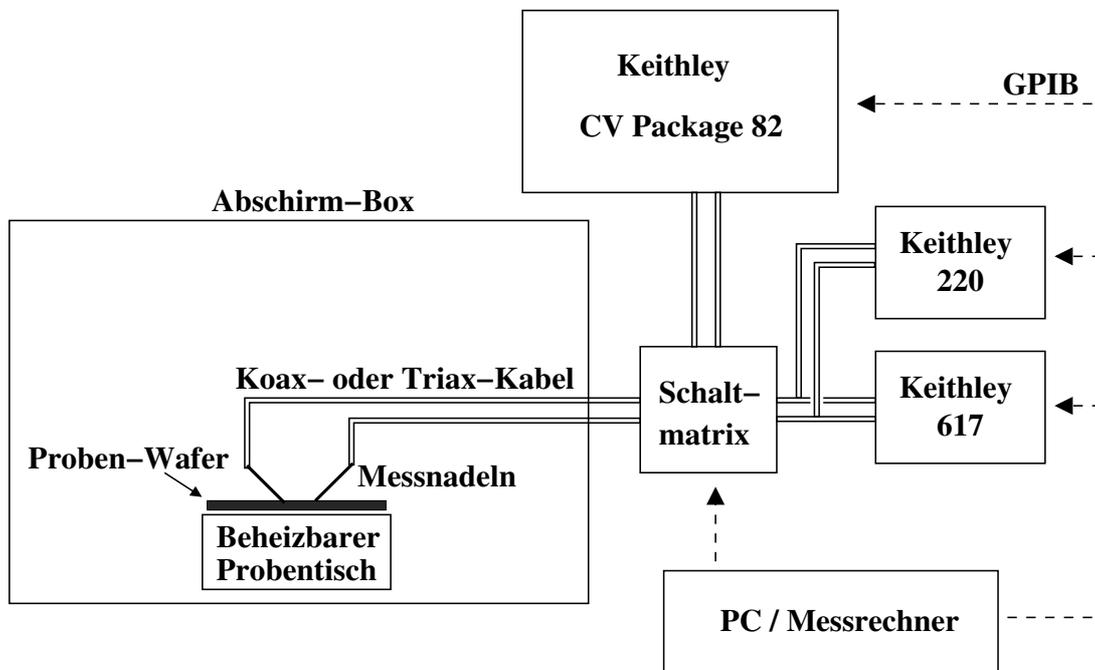


Abbildung 4.2: Schematischer Aufbau der Experimentieranordnung für die simultanen quasistatischen und HF- $C(V)$ -Messungen mit dem Keithley CV Package 82. Mit der Schaltmatrix konnte zwischen der $C(V)$ - und der Stressmessung umgeschaltet werden. Die Stressmessung wurde mit Hilfe einer Stromquelle Keithley 220 und eines Keithley 617 Elektrometers zur Spannungsmessung durchgeführt. Die Proben-Wafer wurden auf einem beheizbaren Proben-tisch (Chuck) positioniert und mit Messnadeln kontaktiert. Zur Abschirmung von elektrischen Störeinflüssen befand sich der Proben-tisch in einer geerdeten Abschirm-Box.

Die Hochfrequenz-Messnadeln wurden mit Hilfe eines Mikroskops auf den Kontaktpads der Proben positioniert. Die Triax-Kabel der Messnadeln wurden je nach verwendetem Messaufbau über entsprechende Durchführungen aus der Abschirm-Box

herausgeführt oder an eine in der Abschirm-Box befindlichen Schaltmatrix angeschlossen.

Die verwendeten Messgeräte sowie die Schaltmatrix zur Umschaltung zwischen den verschiedenen Messmethoden wurden über den IEEE-488-Bus, auch GPIB-Schnittstelle genannt, mit Hilfe eines PC-Messrechners gesteuert. Die Programmierung der Messgeräte erfolgte über das Messprogramm LabVIEW von National Instruments.

4.2.1 $C(V)$ - und $C(t)$ -Messungen

Die $C(V)$ -Messungen wurden mit dem Keithley CV Package 82 durchgeführt, das die simultane Messung der quasistatischen und der HF- $C(V)$ -Kurve ermöglicht. Mit der verwendeten Messanordnung kann zusätzlich noch eine Q/t -Strommessung durchgeführt werden. Die Messung erfolgt jeweils eine definierte Wartezeit t_{int} nach der Änderung der Gate-Spannung. Die Q/t -Messung ermöglicht somit eine Strommessung, durch die Rekombinations- und Generationsströme sowie unterschiedliche Leckstromkomponenten bestimmt werden können. Eine eingehende Beschreibung der simultanen quasistatischen und der HF- $C(V)$ -Methode ist in [85] zu finden.

Die einzelnen Komponenten des Keithley CV Package 82 und deren Anordnung sind in Abb. 4.3 schematisch gezeigt.

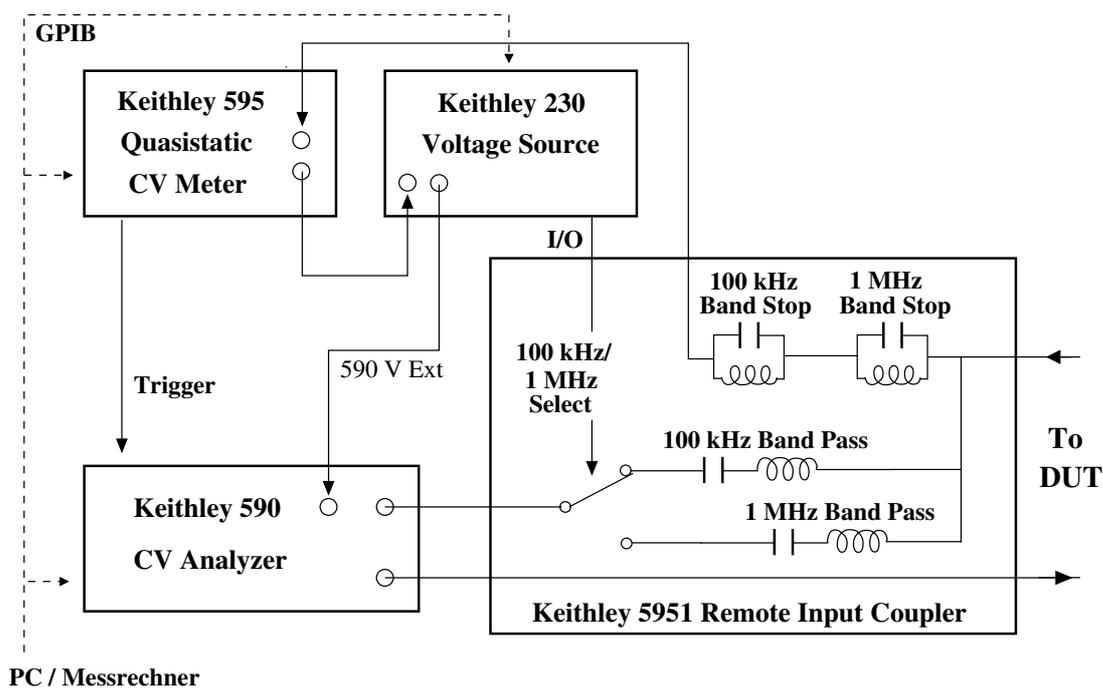


Abbildung 4.3: Das Keithley CV Package 82 besteht aus dem Keithley 595 Quasistatic CV Meter, dem Keithley 590 CV Analyzer, dem Keithley 5951 Remote Input Coupler und einer Keithley 230 Voltage Source. Der Keithley 5951 Remote Input Coupler ermöglicht durch die Bandfilter (Band Stop) und Bandpässe die Trennung der quasistatischen und HF- $C(V)$ -Messung. Die Keithley 230 Spannungsquelle erweitert den Spannungsbereich des Keithley 595 und steuert durch den Digital I/O Port die Frequenzumschaltung des Keithley 5951 Input Couplers.

Im einzelnen gehören zum CV Package 82 ein quasistatisches $C(V)$ -Meter Keithley 595, eine HF- $C(V)$ -Messbrücke Keithley 590, der Remote Input Coupler Keithley 5951 und eine Gleichspannungsquelle Keithley 230.

Die Spannungsquelle dient zur Erweiterung des Spannungsbereiches für die $C(V)$ -Messungen und schaltet über ihren digitalen I/O-Port den Frequenzbereich des Remote Input Couplers. Diese Frequenzwahl ist nötig, da der HF CV Analyzer 590 wahlweise mit den Messfrequenzen 100 kHz bzw. 1 MHz betrieben werden kann. Der Remote Input Coupler ermöglicht die simultane Messung der quasistatischen und HF- $C(V)$ -Kurven. Wie in Abb. 4.3 dargestellt, werden Bandfilter mit den entsprechenden Filterfrequenzen benutzt, um die HF-Anteile in den weiterführenden Leitungen zum quasistatischen $C(V)$ -Meter zu beseitigen. Die HF- $C(V)$ -Messung wird durch die Einkopplung und Messung des HF-Signals über zwei Bandpässe mit 100 kHz bzw. 1 MHz möglich. Die Q/t -Strommessung erfolgt durch das quasistatische $C(V)$ -Meter Keithley 595.

Mit dem CV Package 82 wurden außerdem die transienten Kapazitätsmessungen durchgeführt. Dabei wurde die Spannungsquelle Keithley 230 verwendet, um die Gate-Spannungssprünge zu erzeugen. Die Kapazitätstransienten wurden mit dem HF- $C(V)$ -Analyzer 590 gemessen. Durch die Benutzung derselben Messanordnung konnten zusätzlich zu den transienten $C(t)$ -Messungen jeweils $C(V)$ -Messungen durchgeführt werden.

Die Bezeichnung der Messrichtung, in der die $C(V)$ -Kurven aufgenommen werden, erfolgt in Anlehnung an die Nomenklatur für die transienten $C(t)$ - und $I(t)$ -Messungen, die in Kap. 5 im Detail beschrieben werden. Es gilt die Bezeichnung:

- ΔV_+ bedeutet, dass die Änderung der Gate-Spannung während der Messung positiv war ($dV_g/dt > 0$).
- ΔV_- bedeutet, dass die Änderung der Gate-Spannung während der Messung negativ war ($dV_g/dt < 0$).

Verwendete Parameter in den $C(V)$ und $C(t)$ -Messungen: Für alle durchgeführten $C(V)$ -Messungen wurden folgende Parameter verwendet: Die Step-Voltage des Keithley 595 wurde zu $V_{step} = 20 \text{ mV}$ gewählt. Dieses bedeutet, dass in der quasistatischen und in der HF- $C(V)$ -Messung Kapazitätswerte in einem Abstand von 40 mV aufgenommen wurden. Die Integrationszeit der quasistatischen Messung war $t_{int} = 0.1 \text{ s}$, woraus sich eine Sweep-Rate von 75 mV/s für die quasistatische und die HF- $C(V)$ -Messung ergibt. Die HF-Messungen wurden bei einer Messfrequenz $f = 100 \text{ kHz}$ durchgeführt. Diese Frequenz wurde auch bei der Messung der Kapazitätstransienten verwendet. Die Messamplitude der HF-Messung beträgt bei beiden möglichen Frequenzen 15 mV RMS. Für die Belade- und Messzeit der transienten $C(t)$ -Messungen wurden $t_{ch} = t_{meas} = 500 \text{ s}$ verwendet.

4.2.2 $I(t)$ -Messungen

Die transienten Messungen des $I(t)$ -Oxidstroms wurden mit einem Keithley 6430 SourceMeter durchgeführt. Seine besonders hohe Stromauflösung machte Messungen bis in den sub-femto Ampère Bereich möglich. Dazu besitzt das Keithley 6430 einen

Stromvorverstärker, der in der Abschirm-Box platziert wurde, um den Abstand zur Probe und die Kabellängen möglichst gering zu halten. Diese Maßnahme verringerte die Anfälligkeit für Störeinflüsse. Daraus resultierte allerdings, dass beim Wechsel von den transienten Strom- auf die transienten Kapazitätsmessungen die Messnadeln abgehoben, die Messgeräte umgesteckt, und anschließend die Messnadeln wieder kontaktiert werden mussten. Zur Vermeidung von Spannungsentladungen auf die Probe wurde die Spannung zwischen den Messnadeln beim Wiederaufsetzen definiert auf 0 V gesetzt.

Um mit dem Keithley 6430 einen Gate-Spannungssprung von einigen Volt mit einer anschließenden Messung von Strömen im pA -Bereich zu ermöglichen, wurde der Spannungssprung im Auto-Range durchgeführt, während die anschließende Strommessung in einem festen Messbereich stattfand. Im Auto-Range-Messbereich ist die Strombegrenzung der Spannungsquelle des Keithley 6430 ausreichend groß, um den Strom zur einer schnellen Umladung des MOS-Kondensators zu liefern².

Verwendete Parameter der $I(t)$ -Messungen: Alle transienten SILC-Messungen wurden im 10 pA -Messbereich durchgeführt, wobei typischerweise die Beladespannung $V_{ch} = 3.1\text{ V}$ verwendet wurde.

4.2.3 Stressmessungen

Bei den Stressmessungen wurde entweder mit einer Keithley 220 Stromquelle ein konstanter Stressstrom eingepreßt und der zeitliche Verlauf der Stressspannung mit einem Keithley 617 Elektrometer gemessen oder das Einprägen des Stroms und das Messen der Spannung wurde mit dem SourceMeter Keithley 6430 durchgeführt.

In allen Stressphasen wurden die Oxide bei konstanter Stromdichte (**Constant Current Stress, CCS**) gestresst. Die Stressphasen erfolgten im Wechsel mit den Messphasen der $I(t)$ -, $C(t)$ - und $C(V)$ -Messungen, wie in Kap.5.1 und Kap.6.1.2 noch näher beschrieben wird.

Verwendete Parameter der Stressmessungen: In den Stressphasen wurde immer die Stromdichte $J_{inj} = \pm 1\text{ mA/cm}^2$ verwendet. Während der Stressmessungen ergeben sich daraus Injektionsspannungen V_{inj} im Bereich von $|8.6\text{ V}| \leq V_{inj} \leq |10.8\text{ V}|$. Die genauen Injektionsspannungsverläufe für die Proben C3 der Serien 1 und 2 sind in Anhang B dargestellt. Bezüglich der Polarität der Gate-Spannung während der Stressphase werden folgende Bezeichnungen verwendet:

- Gate-Emission (GE) bedeutet, dass während des CCS eine negative Spannung am Gate anlag und somit Elektronen vom Gate zum Substrat tunnelten. Die GE-Stresspolarität führt zu negativen Stressladungen ($Q_{inj} < 0$).
- Substrat-Emission (SE) bedeutet, dass eine positive Gate-Spannung in der Stressphase angelegt war. Aus der SE-Stresspolarität resultieren positive Stressladungen ($Q_{inj} > 0$).

²Im 10 fA -Messbereich des Keithley 6430, in dem die Strom-Compliance maximal bei 10.5 fA liegt, würde eine Spannungsänderung von 3 V bei einer Akkumulationskapazität von 500 pF etwa 40 Stunden dauern. Im Auto-Range beträgt die Strom-Compliance 100 mA .

5 Die kombinierten $I(t)$ - und $C(t)$ -Messungen

In Kap. 3 wurde beschrieben, dass die transienten SILC- und die transienten Kapazitätsmessungen auf dem gleichen experimentellen Ablauf beruhen. Mit beiden Messmethoden werden die lokalen Tunnelströme beobachtet, die in der Nähe beider Oxid-Grenzflächen zwischen Oxid-Traps und dem Halbleiter bzw. Gate fließen und durch eine sprungartige Änderung der Gate-Spannung verursacht werden. Nach der Bestimmung dieser lokalen Tunnelströme können aus ihnen die lokalen Trap-Dichten im Tunnelisolator ermittelt werden.

Die transienten $I(t)$ - und $C(t)$ -Experimente fanden an n-dotierten Proben statt, da sie eine niedrige Substrat-Dotierung hatten (vgl. Tab. 4.1). Diese Proben wurden gewählt, um in beiden Messmethoden möglichst große Messsignale zu erhalten, die sich aus den großen Werten der Gewichtungsfaktoren K und B bei geringer Dotierung ergeben¹ (vgl. Abb. 3.15 und Gl. 3.90).

In Abschnitt 3.2.1 wurde der gewählte experimentelle Ablauf vorgestellt, bei dem durch eine feste Spannung V_{ch} ein definierter Besetzungszustand der Oxid-Traps erzeugt wird, um anschließend bei verschiedenen Messspannungen V_{meas} die zeitabhängigen Antworten des MOS-Systems auf das lokale Elektronentunneln zu bestimmen. Grundsätzlich gibt es zwei Messpolaritäten, mit denen diese Experimente durchgeführt werden können, wie in Abb. 5.1 gezeigt ist. Diese Messpolaritäten sind folgendermaßen definiert:

- Bei der **ΔV_+ -Messpolarität** (Abb. 5.1(a),(b)) wird bei negativer Gate-Spannung beladen ($V_{ch} < 0$) und die Messungen erfolgen nach einem positiven Sprung der Gate-Spannung (ΔV_+).
- Bei der **ΔV_- -Messpolarität** (Abb. 5.1(c),(d)) wird bei positiver Gate-Spannung beladen ($V_{ch} > 0$) und die Messungen erfolgen nach einem negativen Sprung der Gate-Spannung (ΔV_-).

In Abb. 5.1 ist zu sehen, dass bei den verschiedenen Messpolaritäten auch unterschiedliche Trap-Energieintervalle in die Messungen eingehen.

Bei der Messphase der ΔV_+ -Messpolarität in Abb. 5.1(b) werden auf der Gate-Seite im Wesentlichen Traps umgeladen, die im Bereich des Gate-Leitungsbandes liegen, während auf der Substrat-Seite Trap-Energien unterhalb der Leitungsbandkante des Si -Substrates am lokalen Tunneln beteiligt sind.

Für Messungen mit der ΔV_- -Messpolarität, deren Banddiagramm in Abb. 5.1(d) zu sehen ist, kommt es zur Vertauschung der beitragenden Trap-Energieintervalle auf beiden Seiten des Oxids. So gehen auf der Gate-Seite Trap-Energien unterhalb der

¹Für eine geringe Dotierkonzentration ergeben die Ableitungen in Gl. 3.90 und Gl. 3.91 die größten Werte und damit sind auch B_g und B_s entsprechend groß.

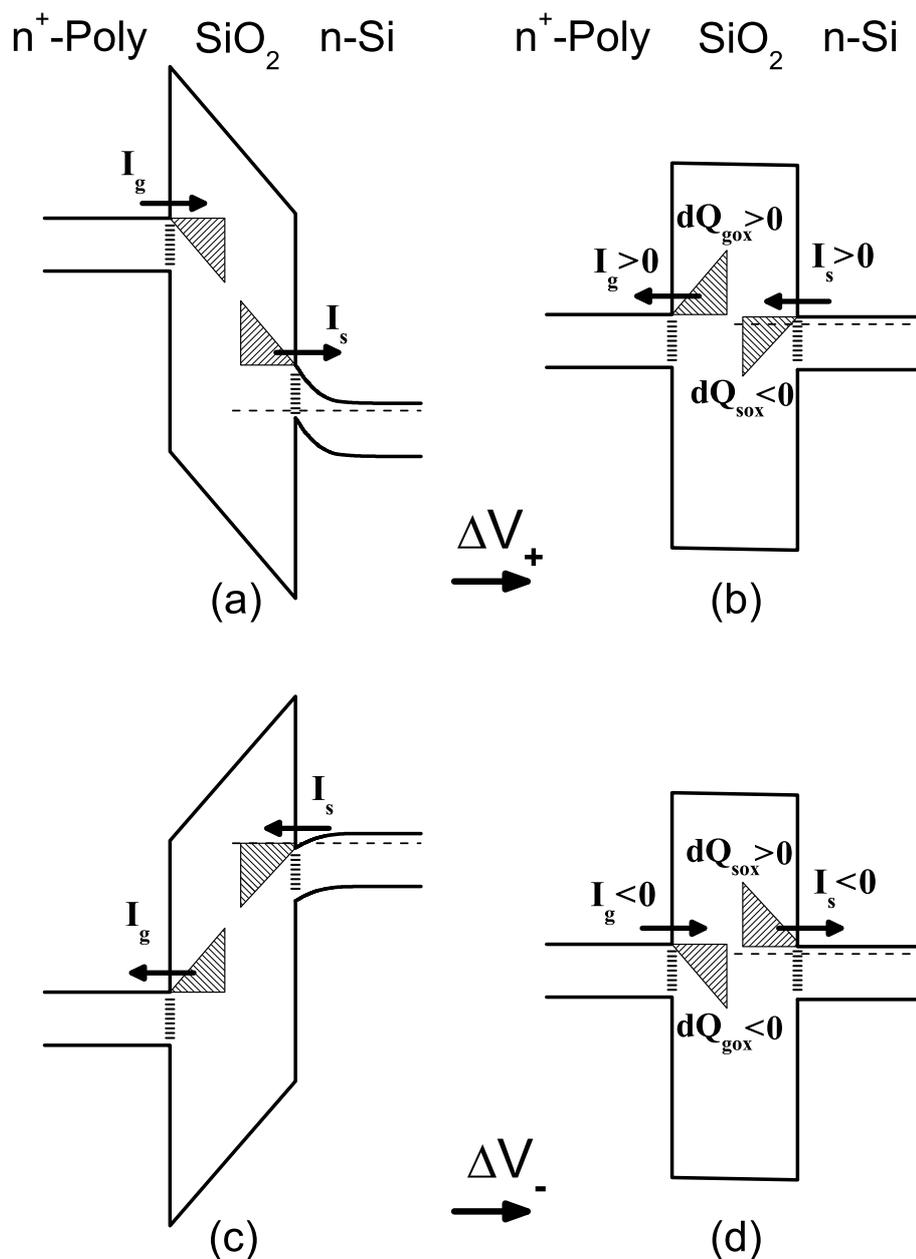


Abbildung 5.1: Trap-Zustände unter dem quasi Fermi-Niveau werden gefüllt und Elektronen aus überbesetzten Zuständen über dem quasi Fermi-Niveau werden entleert. Diese Einfang- und Emissionsvorgänge laufen in der Ladephase (a) und (c), und in der Messphase (b) und (d) ab, in der die Messungen erfolgen. Daraus resultieren die beiden Messpolaritäten: ΔV_+ , (a) \rightarrow (b), mit positivem Spannungssprung und ΔV_- , (c) \rightarrow (d), mit negativem Spannungssprung. Während die lokalen Tunnelströme I_g und I_s immer die gleichen Vorzeichen haben, besitzen die zeitlichen Änderungen der lokalen Oxid-Ladungsdichten dQ_{gox} und dQ_{sox} immer entgegengesetzte Vorzeichen.

Leitungsbandkante und auf der Substrat-Seite oberhalb der Leitungsbandkante der benachbarten Elektrode in die transienten Messungen ein.

Allerdings symbolisieren die in Abb. 5.1 eingezeichneten Dreiecke lediglich die Trap-Energiebereiche, die umgeladen werden können, wenn die Fermi-Funktion durch eine Stufenfunktion angenähert wird. Wie bereits erwähnt wurde existieren aufgrund der thermischen Energie oberhalb der *Si*-Leitungsbandunterkanten auf Gate- und Substrat-Seite im Oxid Trap-Bereiche, die in beide Messpolaritäten eingehen.

Ein weiterer Unterschied besteht in der Art der Umladung, d.h. ob in der Messphase auf der Substrat-Seite ein Einfangs- (Capture) oder Emissionsvorgang abläuft.

Die substratseitige Emission in Abb. 5.1(d)) kann unabhängig von der gewählten Messspannung V_{meas} ablaufen, da im Leitungsband des Halbleiter-Substrates immer genügend unbesetzte Zustände vorhanden sind².

Anders ist die Situation im Fall eines Besetzungsvorganges auf der Substrat-Seite in Abb. 5.1(b). Die Oxid-Traps können nur dann besetzt werden, wenn Elektronen aus dem Leitungsband bzw. aus Grenzflächenzuständen zur Verfügung stehen. Tatsächlich variiert die Anzahl der zur Verfügung stehenden Elektronen um mehrere Größenordnungen. In Akkumulation, d.h. bei positiven Gate-Spannungen, stehen ausreichend Leitungsbandelektronen zur Verfügung. Bei negativen Gate-Spannungen jenseits der Flachbandspannung sinkt die Anzahl der besetzten Leitungsbandzustände rapide ab und auch die Grenzflächenzustände werden mit zunehmender Bandverbiegung immer weiter entleert. Somit stehen ab einer bestimmten Gate-Spannung V_{meas} keine Elektronen zum Besetzen von Traps auf der Substrat-Seite mehr zur Verfügung.

Für die Capture- und Emissions-Vorgänge auf der Gate-Seite sind die Voraussetzungen aufgrund des entartet dotierten Poly-*Si*-Gates anders. Durch die hohe Dotierung stehen für alle verwendeten Messspannungen V_{meas} genügend Elektronen sowie unbesetzte Zustände im Leitungsband zur Verfügung, sodass Besetzung und Entleerung auf der Gate-Seite immer ablaufen können.

Zum Vergleich der beiden Messpolaritäten sind in Abb. 5.2 an einer gestressten Probe ($Q_{inj} = -1 \text{ C/cm}^2$) die transienten Ströme zum Zeitpunkt $t = 20 \text{ s}$ nach einem ΔV_- - und einem ΔV_+ -Spannungssprung gezeigt. Die Messungen wurden bei einer Messspannung $V_{meas} = -0.2 \text{ V}$ durchgeführt. Dieser Wert liegt etwa 0.1 V über der Flachbandspannung der gestressten Probe (vgl. Abb. 6.7). Es wird deutlich, dass die Variation der Beladezeit t_{ch} im Bereich $10 \text{ s} \leq t_{ch} \leq 5000 \text{ s}$ für beide Messpolaritäten noch zu keiner Sättigung der gemessenen transienten Oxidströme führt. Demnach ändern im gezeigten Beladezeitintervall noch nicht alle umladbaren Traps tatsächlich ihren Ladungszustand. Im Fall des negativen Spannungssprungs ΔV_- zeigt sich eine geringfügig größere Abhängigkeit des transienten SILC von der Beladezeit t_{ch} als im Fall des positiven Spannungssprungs ΔV_+ . In Anlehnung an die gezeigten $I(t)$ -Messungen wurden unter Variation der Beladezeit Simulationen durchgeführt, die den Einfluss der Be- und Entladetunnelzeitkonstanten auf den transienten SILC näher be-

²Besonders deutlich wird dieses bei Betrachtung von Gl. 3.55, die die Emissions-Zeitkonstante beschreibt. Da das Fermi-Niveau etwa an der Leitungsbandkante seinen Maximalwert hat, ist auch der Wert der Fermi-Funktion im Extremfall an der Leitungsbandkante 0.5 und im Leitungsbandbereich dementsprechend deutlich darunter. Demzufolge sind mindestens die Hälfte der existierenden Leitungsband-Zustände unbesetzt.

trachten (Anhang A.3). Sie zeigen, dass bei anhaltender Steigerung der $I(t)$ -Ströme mit größeren Beladezeiten im wesentlichen Traps mit ähnlichen Tunnelzeitkonstanten für Be- und Entladung in die Messungen eingehen. Der Unterschied für die beiden Messpolaritäten deutet evtl. auf unterschiedliche beitragende Trap-Energieintervalle hin, die mit der auftretenden Bandverbiegung im Si -Substrat zusammenhängen könnten.

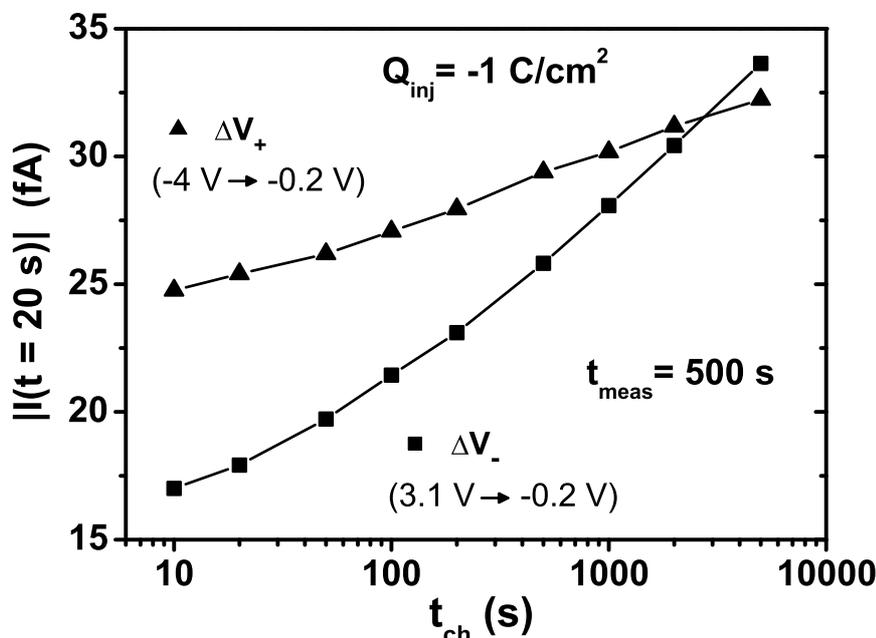


Abbildung 5.2: Die Beträge von $I(t = 20 \text{ s})$ für die ΔV_+ - und ΔV_- -Messpolarität in Abhängigkeit von der Beladezeit t_{ch} zeigen, dass die transienten SILC-Messungen für beide Messpolaritäten bis $t_{ch} = 5000 \text{ s}$ noch keine Sättigung zeigen. Die transienten Messungen mit der ΔV_- -Messpolarität zeigen eine geringfügig höhere Abhängigkeit von t_{ch} als die $I(t)$ -Messungen mit ΔV_+ -Messpolarität.

Für die Durchführung der transienten $I(t)$ - und $C(t)$ -Experimente haben die Ergebnisse in Abb. 5.2 zur Folge, dass die Beladezeit für alle Messungen konstant gehalten werden muss, die zu einem Vergleich herangezogen werden. Um die ohnehin lange Messdauer in verträglichen Grenzen zu halten, wurde die Beladezeit $t_{ch} = 500 \text{ s}$ für alle folgenden Messungen gewählt.

Es wurde berichtet, dass die Amplitude der Stromtransienten nach dem Stress mit der Zeit abnehmen [252]. Eine entsprechende zeitliche Abnahme konnte auch in den Untersuchungen in der vorliegenden Arbeit beobachtet werden. Diesbezüglich sind in Anhang C.1 transiente $I(t)$ -Messungen gezeigt, die direkt nach dem Stressen sowie neun Wochen später durchgeführt wurden und die Abnahme des transienten SILC verdeutlichen.

In Anhang C.2, Abb. C.4(c), ist ferner gezeigt, dass eine Erhöhung der Proben-temperatur auf 80°C eine deutliche Verringerung des transienten SILC bewirkt. Eine vergleichbare Verringerung der substratseitigen Border-Trap-Dichte bei ähnlichen Temperaturen wurde auch in [253] gefunden.

Die Abnahme der gemessenen transienten $I(t)$ -Ströme ist aber vermutlich nicht auf ein wirkliches Ausheilen der Traps im Isolator zurückzuführen. Eher ist davon aus-

zugehen, dass durch mehrfaches Einfangen und Emittieren von Elektronen durch große Zeiträume nach dem Stress oder durch erhöhte Temperaturen die Traps eine Veränderung erfahren. Denkbar ist eine Trap-Passivierung bzw. ein Übergang in eine Trap-Konfiguration, die nicht mehr umgeladen werden kann. Somit tragen diese Traps dann nicht mehr zum transienten SILC bei. Dieses Verhalten entspricht der Beobachtung, dass Grenzflächenzustände durch Temperung ausgeheilt erscheinen, nach weiterem Stressen aber unmittelbar wieder zu beobachten sind [254]. Der Einfluss erhöhter Temperaturen auf die Anzahl der elektrisch aktiven Oxid-Traps stimmt mit Untersuchungen überein, die von einer starken Verminderung der Moving-Bit-Raten durch Temperungen im Temperaturbereich von 85°C bis 125°C berichten [36].

5.1 Typische Ergebnisse der $I(t)$ -Messungen

Aus den Bemerkungen über die Änderung des transienten SILC durch verschiedene Einflüsse wird klar, dass für vergleichbare und aussagekräftige transiente $I(t)$ -Messungen ein fester experimenteller Ablauf gewählt werden muss.

Für alle transienten $I(t)$ - und $C(t)$ -Messungen, die nach einem Stressvorgang stattfanden, wurde ein entsprechend definierter Ablauf eingeführt. Da die Änderung der transienten Ströme für die ersten Messungen direkt nach dem Stressen besonders groß ist, die Amplitude der Stromtransienten dann aber nahezu sättigt, wurden die gestressten Proben zunächst zehnmal wechselnd positiven und negativen Spannungsrampen im nicht stressenden Spannungsbereich zwischen $V_g = -4\text{ V}$ und $V_g = 3.1\text{ V}$ ausgesetzt (Sweep-Rate: 0.1 V/s). Danach wurden typischerweise zweimal im Wechsel zwei Durchläufe der V_{meas} -abhängigen $I(t)$ - und $C(t)$ -Messungen aufgenommen. Demnach wurden bei festem Stresszustand bei jeder Messspannung insgesamt vier Strom- und Kapazitätstransienten gemessen.

Typische transiente $I(t)$ -Messungen unter Variation der Messspannung V_{meas} sind in Abb. 5.3 dargestellt. Die Messungen wurden mit der negativen Messpolarität (ΔV_-) an einem Probenkondensator C3 der Serie 1 durchgeführt, der auf $Q_{inj} = -1\text{ C/cm}^2$ gestresst war. Es ist zu erkennen, dass die Amplitude der $I(t)$ -Ströme mit V_{meas} deutlich variiert, während alle Stromtransienten die typische $1/t$ -Zeitabhängigkeit zeigen. Der genaue Verlauf von I_0 und α nach Gl. 3.32 in Abhängigkeit von V_{meas} ist aus Abb. C.4 in Anhang C.2 ersichtlich.

Zum Vergleich der V_{meas} abhängigen $I(t)$ -Messungen wird im Folgenden der transiente Strom zum Zeitpunkt $t = 20\text{ s}$ herangezogen³, dessen Wert aus den in Abb. 5.3 mit eingezeichneten Fit-Kurven bestimmt wurde.

Entsprechende Verläufe von $I(t = 20\text{ s})$ über der Messspannung, sind für eine ungeschädigte und die zuvor beschriebene gestresste Probe in Abb. 5.4 zu sehen. Alle negativen $I(t = 20\text{ s})$ -Werte folgen aus einer transienten SILC-Messung mit negativer Messpolarität ΔV_- , während positive $I(t = 20\text{ s})$ -Werte aus einer ΔV_+ -Messung stammen.

³Es wird die Größe $I(t = 20\text{ s})$ der Amplitude I_0 zum Vergleich vorgezogen, da gerade bei kleinen Stromtransienten (etwa an ungestressten Proben) ein kleiner Strom-Offset in der Fit-Prozedur von 1 abweichende α -Werte bewirken kann. Für einen solchen Fall gibt die Amplitude I_0 keine gute Beschreibung der Stromtransienten, während die Größe $I(t = 20\text{ s})$ sehr nah an der wahren Messung liegt. Näheres dazu in Anhang C.2.

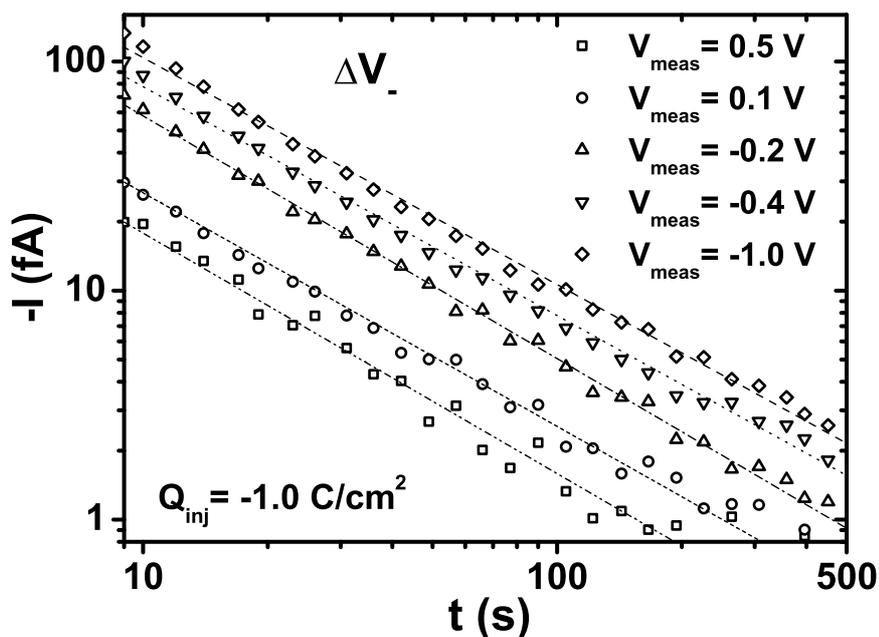


Abbildung 5.3: Zeitlicher Verlauf der transienten $I(t)$ -Ströme für eine $Q_{inj} = -1 \text{ C/cm}^2$ gestresste Probe C3 der Serie 1. Die Stromtransienten zeigen eine deutliche Abhängigkeit von der Messspannung V_{meas} . Die eingezeichneten Linien sind die Fit-Kurven anhand derer die spätere Berechnung von $I(t = 20 \text{ s})$ erfolgte.

Betrachtet man den Verlauf für die ΔV_- -Messpolarität, so kann zunächst die generelle Aussage getroffen werden, dass in der ungestressten Probe nur geringe Border-Trap-Dichten existieren, da die gemessenen Stromtransienten im gesamten Spannungsbereich geringe Werte zeigen⁴. Der Verlauf der -1 C/cm^2 gestressten Probe im ΔV_- -Fall zeigt deutlich erhöhte transiente Ströme gegenüber der ungestressten Probe, die darüber hinaus eine ausgeprägte Struktur bezüglich V_{meas} aufweisen, deren Form an den Stromgewichtungsfaktor K_s erinnert.

Die Kurve für die ΔV_+ -Messpolarität der ungestressten Probe zeigt eine besondere Auffälligkeit. Es wird ein deutlicher $I(t = 20 \text{ s})$ -Peak im Gate-Spannungsbereich um $V_{meas} = -0.9 \text{ V}$ sichtbar. Eine genauere Analyse dieses Peaks zeigt, dass die zugehörigen Stromtransienten aber deutlich schneller als mit $1/t$ abfallen. Genau genommen kommen für diese Stromtransienten α -Werte bis zu 1.6 vor wie aus Abb. C.2(b) in Anhang C.2 ersichtlich ist. Darüber hinaus erscheint das Auftreten dieses Peaks zunächst unverständlich, da aus der ΔV_- -Messpolarität der Eindruck geringer Border-Trap-Dichten entstand. Außerdem tritt der $I(t = 20 \text{ s})$ -Peak in einem Gate-Spannungsbereich auf, bei dem für die ΔV_+ -Messpolarität, wie im letzten Abschnitt erörtert, keine Trap-Besetzung auf der Substrat-Seite ablaufen kann (vgl. Abb. 5.1(b)).

Die gestresste Probe zeigt für die ΔV_+ -Messpolarität, dass der Peak erhalten bleibt, wobei er geringfügig wächst und seine Position sich zu $V_{meas} = -1.1 \text{ V}$ verschiebt. Zusätzlich kommt, besonders im Spannungsbereich $-0.7 \text{ V} \leq V_{meas} \leq 0.2 \text{ V}$, eine Erhöhung der transienten $I(t)$ -Ströme hinzu.

⁴Die Stromauflösung beträgt etwa 1 fA .

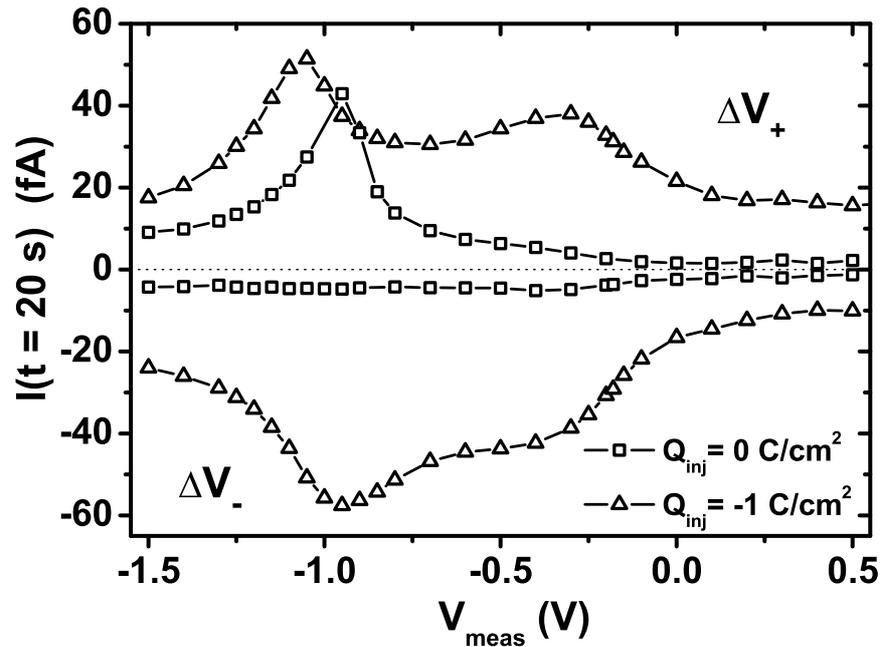


Abbildung 5.4: Die transienten Oxidströme $I(t = 20 \text{ s})$ zeigen unter Variation der Messspannung V_{meas} deutliche Änderungen. Dargestellt sind Messungen an der Probe C3 der Serie 1 mit positiver (ΔV_+) und negativer Messpolarität (ΔV_-).

Die Diskussion zur Beurteilung des auftretenden Peaks in den ΔV_+ $I(t)$ -Messungen wird im nächsten Abschnitt fortgeführt, da die transienten $C(t)$ -Messungen zusätzliche Informationen für die Klärung seines Ursprungs liefern.

In Anhang C.2 wird auf die Veränderung dieses $I(t = 20 \text{ s})$ -Peaks bei Erhöhung der Proben temperatur und in Anhang C.3 auf die Peak-Änderung unter Lichteinstrahlung näher eingegangen.

5.2 Typische Ergebnisse der $C(t)$ -Messungen

Bei den transienten $C(t)$ -Messungen werden die zeitlichen Verläufe der differentiellen HF-Kapazität $\Delta C_{HF}(t)$ betrachtet. Die Größe $\Delta C_{HF}(t)$ wurde in Gl. 3.85 definiert. Am Beispiel der geschädigten Probe C3 ($Q_{inj} = -1 \text{ C/cm}^2$) sind in Abb. 5.5 die gemessenen $\Delta C_{HF}(t)$ -Kapazitätstransienten für die ΔV_- -Messpolarität dargestellt. Wiederum zeigt sich eine deutliche Abhängigkeit von der Messspannung V_{meas} . Große Kapazitätstransienten werden in den steilen Bereichen der HF- $C(V)$ -Kurven beobachtet. Aufgrund der mit angeschlossenen Source-Diode und dem damit verbundenen Wiederanstieg der HF- $C(V)$ -Kurve in Inversion, können sowohl ansteigende als auch abfallende Kapazitätstransienten beobachtet werden (s. Abb. 3.6).

Die Amplitude der Kapazitätstransienten β kann aus der Geradensteigung der Fit-Kurven in der halblogarithmischen Darstellung bestimmt werden. Die ermittelten β -Werte der ungeschädigten und der gestressten Probe C3 sind über V_{meas} in Abb. 5.6 dargestellt. Wiederum wurden Experimente mit positiver und negativer Messpolarität durchgeführt. In den β -Verläufen der ungestressten Probe zeigt sich, dass die $\Delta C_{HF}(t)$ -Messungen für ΔV_- und ΔV_+ nur sehr kleine Kapazitätstransienten aufwei-

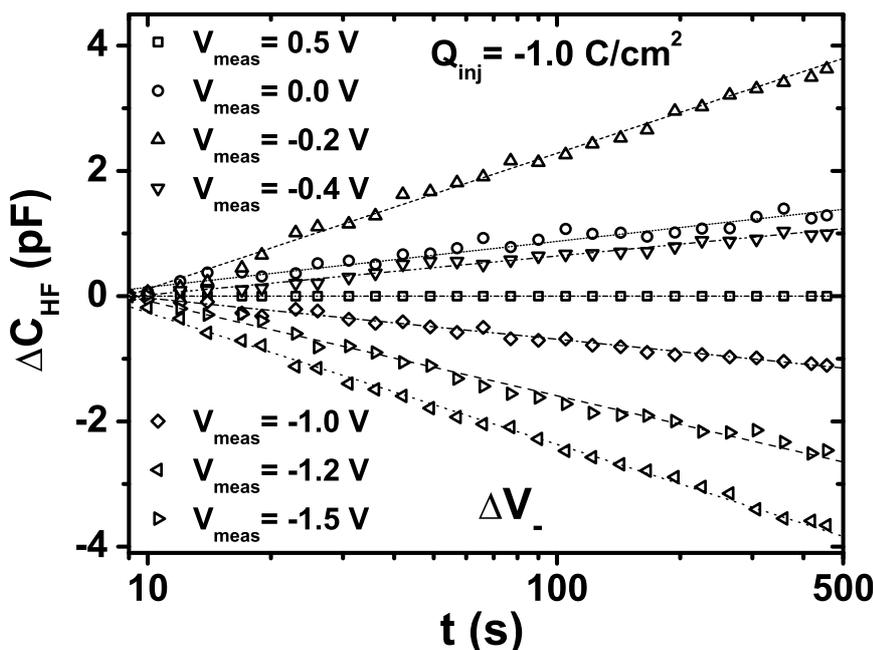


Abbildung 5.5: Der zeitliche Verlauf der differentiellen Kapazität $\Delta C_{HF}(t)$ folgt einer logarithmischen Abhängigkeit. Es sind Messungen an der mit $Q_{inj} = -1 \text{ C/cm}^2$ gestressten Probe C3, Serie 1 mit der ΔV_- -Messpolarität gezeigt. Die eingezeichneten Linien sind die angepassten Fit-Kurven.

sen. Für die ΔV_+ -Messpolarität zeigt sich im Bereich des Peaks der $I(t = 20 \text{ s})$ -Kurve keine Auffälligkeit.

Die ΔV_- - β -Kurve der gestressten Probe zeigt einen positiven Ausschlag im Bereich der Flachbandspannung und einen negativen Ausschlag im Bereich der HF- $C(V)$ -Kurven-Inversionsflanke, wie bereits aus Abb. 5.5 ersichtlich wurde. Das Vorzeichen der β -Werte lässt die Schlussfolgerung zu, dass die zeitlichen Kapazitätsänderungen maßgeblich von der zeitlich veränderlichen Ladung auf der Substrat-Seite $Q_{sox}(t)$ bestimmt werden. Aufgrund des größeren Einflusses substratnaher Ladungen auf die Halbleiterladung und dem damit verbundenen größeren Kapazitätsgewichtungsfaktor B_s entspricht dieses Ergebnis der Erwartung.

Der β -Verlauf der ΔV_+ -Kurve zeigt im Bereich rund um die Flachbandspannung einen Ausschlag nach unten, da die lokalen Tunnelströme bei dieser Messpolarität das umgekehrte Vorzeichen haben. Im Bereich der Inversion, wo in Analogie zu der ΔV_- -Messung eigentlich ein Ausschlag der β -Kurve in den positiven Bereich erscheinen müsste, ist allenfalls ein kleiner Ausschlag mit negativem Vorzeichen zu beobachten. Demnach sind tatsächlich keine Elektronen im Leitungsband des Halbleiters vorhanden, die substratseitige Oxid-Traps besetzen könnten. Der kleine β -Ausschlag nach unten wäre dadurch, dass Elektronen auf der Gate-Seite aus dem Oxid emittiert werden. Die gateseitige Emission ist in diesem Fall aber nur durch die fehlende substratseitige Border-Trap-Besetzung sichtbar (s. Abb. 5.1(b)).

Diese Beobachtungen bedeuten, dass die Ladungen, die Strom-Peaks im Bereich um $V_{meas} = -1 \text{ V}$ bei der ΔV_+ -Messpolarität verursachen, nicht durch lokale Tunnelströme verursacht werden können. Demnach muss das Auftreten des Strom-Peaks ein Artefakt eines anderen Effektes sein, der die vorhandenen Stromanteile aus lo-

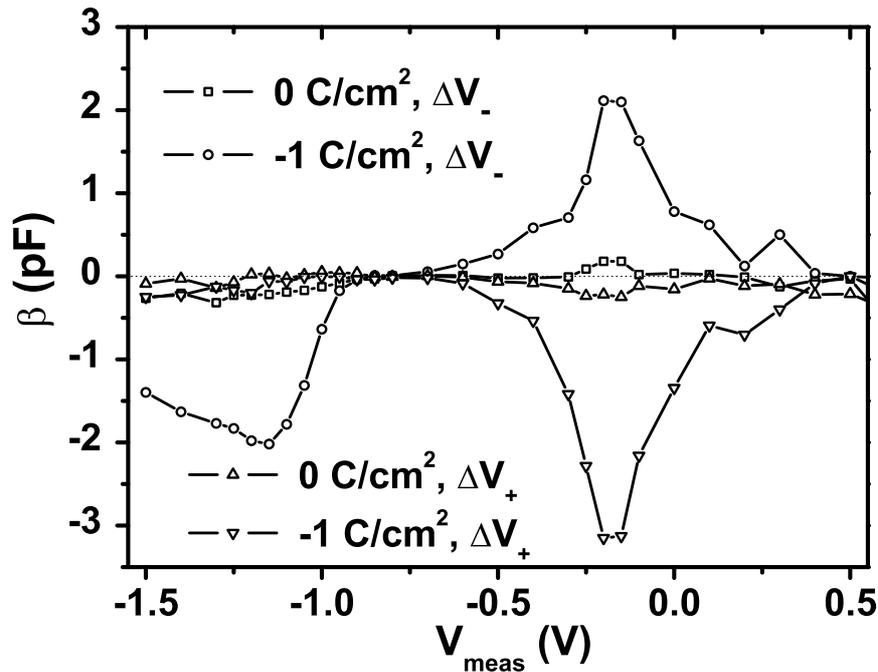


Abbildung 5.6: Die Amplituden der Kapazitätstransienten β für eine ungestresste und eine mit $Q_{inj} = -1 \text{ C/cm}^2$ gestresste Probe C3 der Serie 1. Die β -Werte sind in den V_{meas} -Bereichen am größten, in denen die zugehörige HF- $C(V)$ -Kurve am steilsten ist. Dabei verhalten sich die Messungen bei ΔV_- -Messpolarität an der gestressten Probe genauso wie man es anhand der Ableitung der HF- $C(V)$ -Kurve erwarten würde. Für die ΔV_+ -Messpolarität bleibt der positive β -Aus Schlag im Spannungsbereich $-1.5 \text{ V} \leq V_{meas} \leq -0.8 \text{ V}$ aus, da im Substrat-Leitungsband keine Elektronen zum Besetzen substratseitiger Oxid-Traps zur Verfügung stehen.

kalem Tunneln überdeckt und somit die Untersuchung der lokalen Tunnelströme in diesem Spannungsbereich verhindert. Möglicherweise resultiert der $I(t = 20 \text{ s})$ -Peak aus dem Ausgleich von Ladungen, die lateral in benachbarten Bereichen der MOS-Struktur unter dem Oxid gespeichert sind [255] und somit keinen Einfluss auf die $C(t)$ -Messungen haben. Für eine weiterführende Untersuchung dieses Effektes sei auf Anhang C verwiesen.

Hingegen werden die Stromtransienten im Bereich $-0.7 \text{ V} \leq V_{meas} \leq 0.2 \text{ V}$ der ΔV_+ - $I(t)$ -Messung in Abb. 5.4 durch lokale Tunnelströme verursacht.

5.3 Beispiel einer kombinierten I(t)- und C(t)-Auswertung

Aufgrund der vorangegangenen Untersuchungen in diesem Kapitel wird für die folgenden Untersuchungen von Oxid-Traps durch lokale Tunnelströme immer die ΔV_- -Messpolarität verwendet. Ein Beispiel einer solchen Untersuchung mit Hilfe der Kombination von transienten I(t)- und von transienten C(t)-Messungen wird in diesem Abschnitt vorgestellt.

Zu diesem Zweck sind die $I(t = 20 \text{ s})$ - und die β -Kurve der $Q_{inj} = -1 \text{ C/cm}^2$ gestress-

ten Probe C3 in den Abbildungen 5.7 (a) und (b) noch einmal separat dargestellt. Die zu den transienten $I(t)$ -Messungen gehörigen Stromgewichtungsfaktoren K_s und K_g sind in Abb. 5.8(a) gezeigt. K_s und K_g wurden nach Gl. 3.47 und Gl. 3.48 mit Hilfe der gemessenen quasistatischen $C(V)$ -Kurve bestimmt. Die quasistatische $C(V)$ -Kurve liefert die Summe aus Halbleiter- und Grenzflächenzustandskapazität, wenn zusätzlich die Poly-Si Kapazität durch Anpassung einer simulierten $C(V)$ -Kurve an eine gemessene $C(V)$ -Kurve bestimmt wird. Bei der Poly-Si Dotierkonzentration der verwendeten Proben tragen die Poly-Si-Terme in K_s und K_g aber nur in sehr geringem Maße bei.

Für die Ermittlung der Kapazitätsgewichtungsfaktoren B_s und B_g in Abb. 5.8(b) wurde die HF- $C(V)$ -Kurve verwendet, die sich aus den letzten Punkten der transienten $C(t)$ -Messungen nach 500 s ergab. Deren numerische Ableitung ergibt die benötigten Terme in den Gleichungen (3.90) und (3.91).

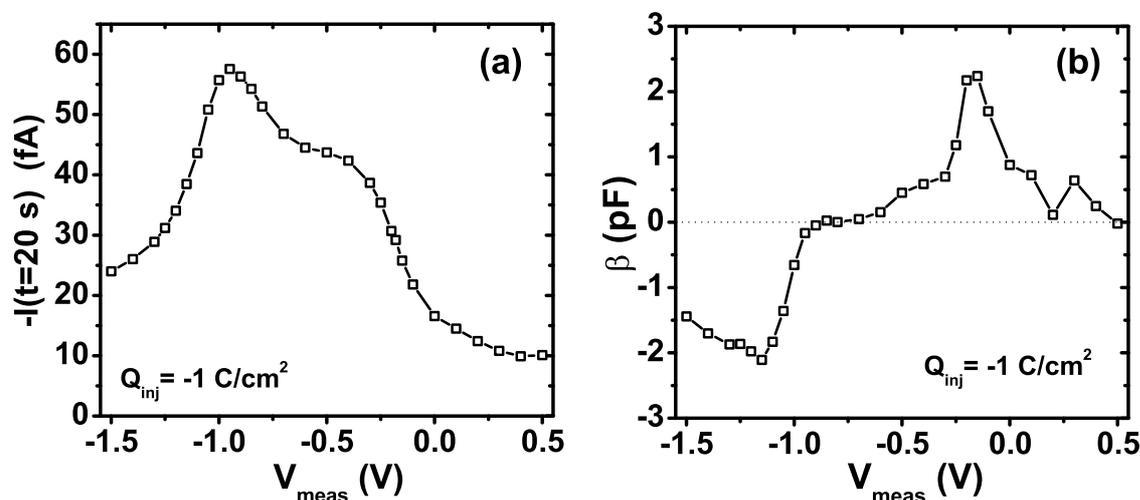


Abbildung 5.7: Mit den ermittelten Standard-Messbedingungen (ΔV_- -Messpolarität, $t_{ch} = t_{meas} = 500$) sind für verschiedene Messspannungen V_{meas} die transienten Ströme $I(t = 20\text{ s})$ (a) und die Amplitude der transienten Kapazitätsmessungen β (b) dargestellt. Die Messungen fanden an einer gestressten Probe C3 der Serie 1 statt ($Q_{inj} = -1\text{ C/cm}^2$).

Für die Berechnung aller Gewichtungsfaktoren wurde die mittlere Tunnelndistanz $x_t = 2.3\text{ nm}$ verwendet. Dieser Wert scheint anhand des in Abb. 3.22 gezeigten Trap-Tiefenbereiches am plausibelsten. Weitere Argumente zu dieser Wahl der mittleren Tunnelndistanz werden in Zusammenhang mit der Fehlerbetrachtung in Abschnitt 5.4 geliefert.

Die Ähnlichkeit des $I(t = 20\text{ s})$ -Kurvenverlaufs in Abb. 5.7(a) mit dem Gewichtungsfaktor K_s in Abb. 5.8(a) ist deutlich erkennbar. Die Beobachtung, dass der K_s -Gewichtungsfaktor die Form des $I(t = 20\text{ s})$ -Kurvenverlaufs prägt ist verständlich, da K_s im Vergleich zu K_g deutlich größere Werte besitzt. Dennoch kann der gateseitige lokale Tunnelstrom zum gemessenen Strom beitragen. Sein Beitrag ist jedoch durch die kleinen Werte von K_g weniger deutlich sichtbar⁵.

⁵Diskussion der K_s - und K_g -Verläufe s. Abschnitt 3.2.2.3.

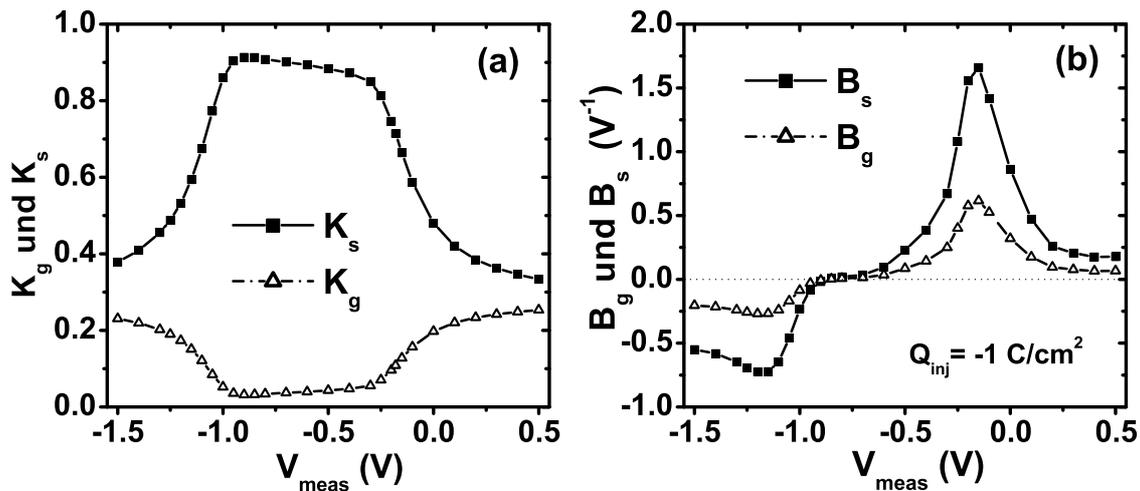


Abbildung 5.8: Für die transienten SILC- und Kapazitätsmessungen in Abb. 5.7(a) und (b) sind die zugehörigen Stromgewichtungsfaktoren K_g und K_s in (a) sowie die Kapazitätsgewichtungsfaktoren B_g und B_s in (b) für eine $Q_{inj} = -1 \text{ C/cm}^2$ -gestresste Probe (C3) dargestellt.

Ebenso ähneln sich die β -Kurve in Abb. 5.7(b) und der B_s -Gewichtungsfaktor in Abb. 5.8(b). Der Kapazitätsgewichtungsfaktor B_g in Abb. 5.8(b) hat prinzipiell den gleichen Verlauf wie B_s . Aufgrund des umgekehrten Vorzeichens der Änderung der gateseitigen Oxid-Ladung dQ_{gox} würde B_g auch mit umgekehrtem Vorzeichen in die transienten Kapazitätsmessungen eingehen (vgl. Gl. 3.92).

Generell kann aus der guten Übereinstimmung zwischen den gemessenen V_{meas} -Abhängigkeiten und den K - und B -Gewichtungsfaktoren die Schlussfolgerung gezogen werden, dass die abgeleitete theoretische Beschreibung der transienten Strom- und Kapazitätsmessungen zutreffend ist.

Demnach kann die Messspannungsabhängigkeit der transienten $I(t)$ -Ströme auf die Summe aus Konvektions- und Verschiebungsstromanteilen zurückgeführt werden, aus der die Stromgewichtungsfaktoren K_g und K_s resultieren [218, 222].

In der bisher erschienenen Literatur ist diese Messspannungsabhängigkeit bei ähnlich durchgeführten Experimenten mit resonanten Tunnelvorgängen gedeutet worden [249, 256]. Diese Arbeiten berücksichtigen aber nicht die hier eingeführten Stromgewichtungsfaktoren. Eine Wiederholung der dort durchgeführten Experimente zeigt aber, dass die dort erhaltenen Resultate mit der im Rahmen dieser Arbeit entwickelten Theorie besser erklärt werden können. Die Messungen und die Diskussion hierzu sind in Anhang C.4 beigefügt.

Mit den Daten der vier Graphen der Abbildungen 5.7 und 5.8 sind nun alle Größen bekannt, um die lokalen Tunnelströme I_g und I_s zum Zeitpunkt $t = 20 \text{ s}$ zu bestimmen. Dieses erfolgt mit den Gleichungen (3.98) und (3.99) sowie für alle Werte der Messspannung. Die daraus resultierenden lokalen Tunnelströme $I_g(t = 20 \text{ s})$ und $I_s(t = 20 \text{ s})$ sind über V_{meas} in Abb. 5.9 dargestellt. Die lokalen Tunnelströme steigen mit abnehmender Messspannung an, da das unladbare Trap-Energieintervall, wie in Abb. 3.25 gezeigt, mit größer werdendem Spannungssprung ansteigt.

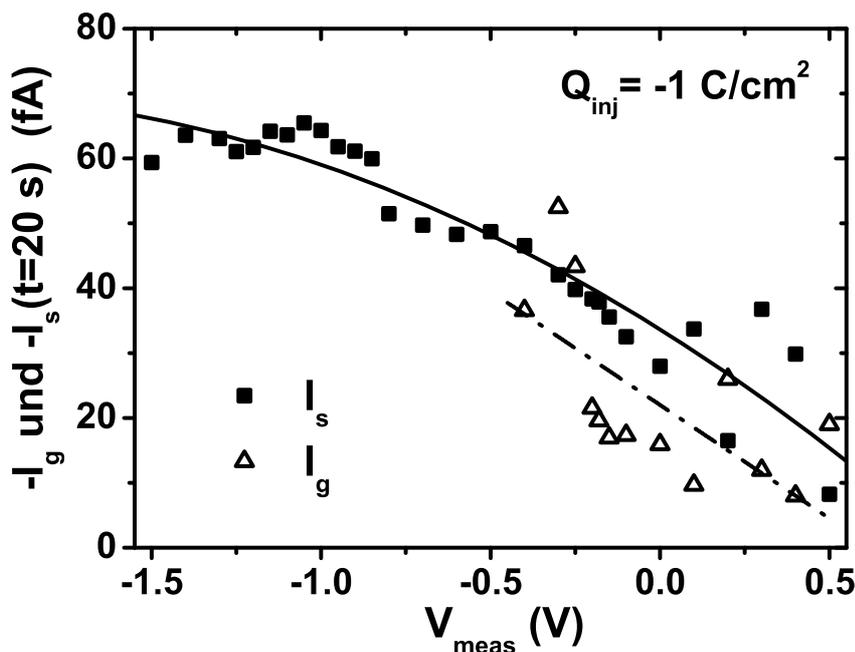


Abbildung 5.9: Über die Gleichungen (3.98) und (3.99) wurden mit den Daten in Abb. 5.7 (a) und (b) sowie in Abb. 5.8 (a) und (b) die lokalen Tunnelströme I_g und I_s zum Zeitpunkt $t = 20$ s bestimmt. Die Ströme $-I_g(t = 20$ s) und $-I_s(t = 20$ s) steigen mit zunehmender Amplitude des Spannungssprungs von $V_{meas} = 0.5$ V nach $V_{meas} = -1.5$ V an. Der gateseitige lokale Tunnelstrom I_g konnte aufgrund der Messfehler nur in einem eingeschränkten Messspannungsbereich ermittelt werden.

Die Ermittlung des gateseitigen lokalen Tunnelstroms $I_g(t = 20$ s) konnte nur in einem begrenzten Messspannungsbereich durchgeführt werden, da der Fehler in den anderen Bereichen zu groß war. In Abschnitt 5.4 wird auf die Fehlerbetrachtung näher eingegangen. Darüber hinaus sind in Abb. 5.9 Fit-Kurven für die beiden lokalen Tunnelströme eingezeichnet, die die Zunahme der Tunnelströme mit wachsenden negativen V_{meas} -Werten verdeutlichen.

Aus den lokalen Tunnelströmen I_s und I_g können nun mit Gl. 3.82 die lokalen Trap-Dichten N_s und N_g bestimmt werden. Das Ergebnis dieser Auswertung ist in Abb. 5.10 gezeigt. Die Bestimmung der lokalen Oxid-Trap-Dichten ist unabhängig vom Zeitpunkt, bei dem die lokalen Tunnelströme ermittelt wurden. Das unladbare Trap-Energieintervall wurde, wie erwähnt, für Gate- und Substrat-Seite gleich angenommen ($\Delta E_g(V_{meas}) = \Delta E_s(V_{meas}, \gamma_s = 0)$, s. Abb. 3.25).

In Abb. 5.10 wird deutlich, dass durch die Annahme eines veränderlichen Energieintervalls die ermittelten Border-Trap-Dichten pro Einheitsenergieintervall für alle Messspannungen nahezu konstant erscheinen. Demzufolge wird die Zunahme der lokalen Tunnelströme in Richtung negativer V_{meas} -Werte durch das angenommene Energieintervall gut beschrieben. Die konstanten Geraden sind an der Stelle des angegebenen Mittelwertes für die Border-Trap-Dichten eingezeichnet. Es zeigt sich, dass die Werte der gateseitigen Trap-Dichte stärker streuen als die Werte der substratseitigen Trap-Dichte. Die Mittelwerte ergeben sich zu $\bar{N}_s = 2.5 \cdot 10^{17} \pm 6.6 \cdot 10^{15} \text{ cm}^{-3} \text{ eV}^{-1}$ und $\bar{N}_g = 1.7 \cdot 10^{17} \pm 5.3 \cdot 10^{16} \text{ cm}^{-3} \text{ eV}^{-1}$. Dabei stellen die angegebenen Fehler aus-

schließlich den Fehler des Mittelwertes aufgrund der Streuung der Messpunkte dar. Die Werte von \bar{N}_g und \bar{N}_s zeigen, dass die gate- und substratseitigen Border-Trap-Dichten nach CCS mit GE-Stresspolarität beim Stresszustand $Q_{inj} = -1 \text{ C/cm}^2$ in der gleichen Größenordnung liegen.

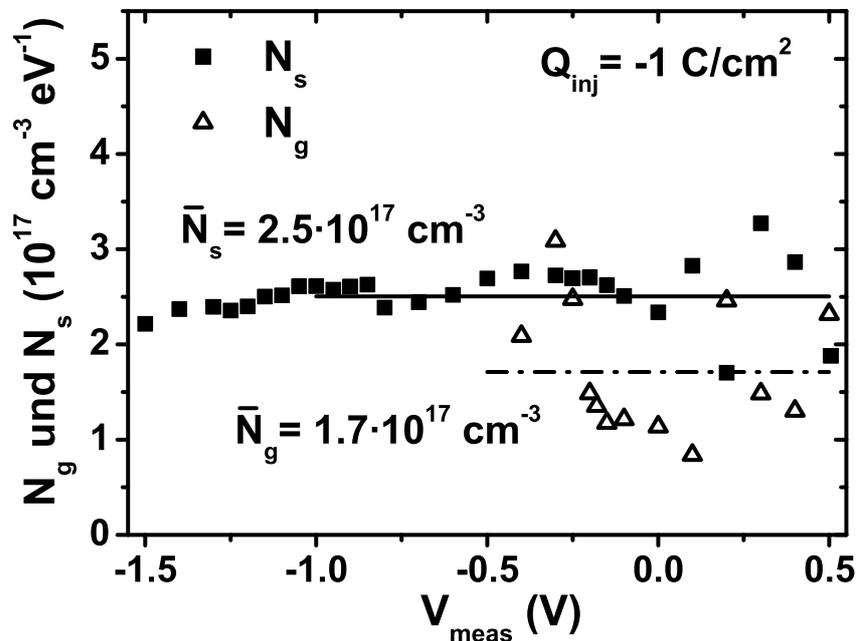


Abbildung 5.10: Mit Gl. 3.82 wurden aus den lokalen Tunnelströmen I_g und I_s die lokalen Trap-Dichten N_g und N_s bestimmt. Durch die Berücksichtigung der umladbaren Trap-Energieintervalle ΔE_g und ΔE_s (Gl. 3.83 mit $\gamma_g = \gamma_s = 0$) werden für alle Messspannungen V_{meas} nahezu konstante Werte für N_g und N_s erhalten.

5.4 Fehlerbetrachtung der kombinierten Auswertung

Zur Fehlerbetrachtung wird in Anhang A.5.1 die Berechnungsformel des statistischen Fehlers der lokalen Tunnelströme I_s und I_g abgeleitet. Die bestimmten Fehlergrenzen nach den Gleichungen (A.11) und (A.10) zum Zeitpunkt $t = 20 \text{ s}$ sind in Abb. 5.11 zusammen mit den lokalen Tunnelströmen $I_s(t = 20 \text{ s})$ und $I_g(t = 20 \text{ s})$ aus Abb. 5.9 für die Einzelwerte bei der jeweiligen Messspannung V_{meas} dargestellt.

Es wurde angenommen, dass die Fehler der eingehenden Größen für alle Messspannungen konstant sind. Für den Fehler der gemessenen Stromtransienten wurde angenommen, dass dieser zum Zeitpunkt $t = 20 \text{ s}$ der Messauflösung des Keithley 6430 entspricht, d.h. $F_{I_0}/20 \text{ s} = 1 \text{ fA}$. Der Fehler der Größe β wurde als $F_\beta = 0.1 \text{ pF}$ angenommen, da die Anpassung der Steigung kleine Fehler aufwies. Die Fehler der Gewichtungsfaktoren K_s , K_g , B_s und B_g wurden konstant als 2% ihres jeweiligen Maximalwertes angenommen.

Das Resultat in Abb. 5.11 zeigt, dass die Fehler F_{I_s} und F_{I_g} ihre Maxima im Bereich des Nulldurchgangs von B_g und B_s haben. Rechts und links davon liegen Bereiche, in denen der Fehler deutlich niedriger ist.

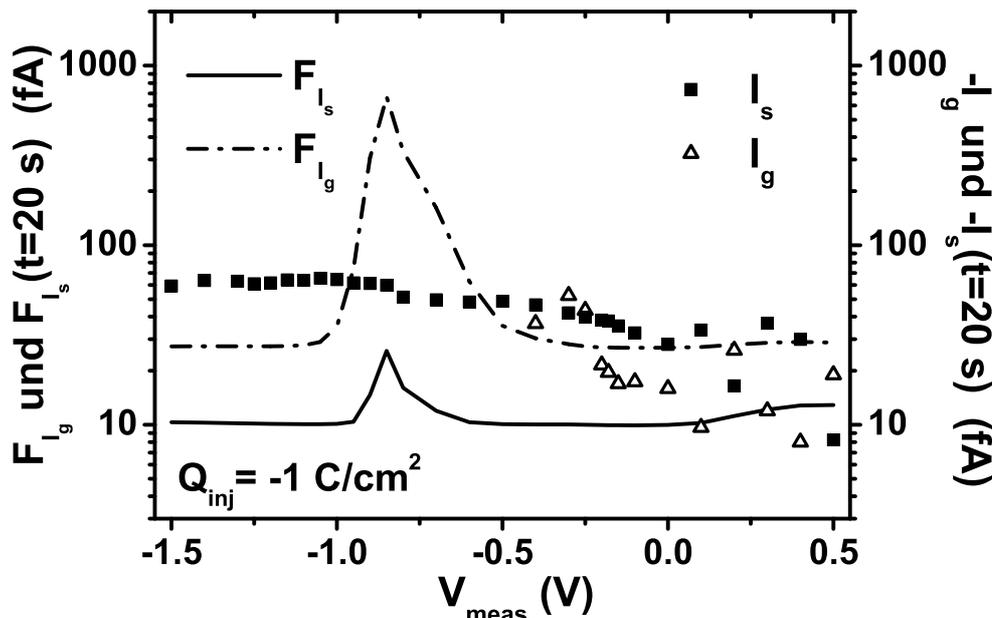


Abbildung 5.11: Die Fehler F_{I_s} und F_{I_g} sind im Vergleich zu den lokalen Tunnelströmen I_s und I_g über der Messspannung V_{meas} gezeigt. F_{I_s} liegt im gesamten Spannungsbereich unter I_s . F_{I_g} liegt in Bereich $-0.4 \text{ V} \leq V_{meas} \leq 0.5 \text{ V}$ in der Größenordnung der Messwerte I_g . Allerdings ist die Fehlergrenze von I_g im Bereich zwischen $V_{meas} = -1 \text{ V}$ und $V_{meas} = -0.5 \text{ V}$, verursacht durch den Nulldurchgang von B_g und B_s , teils um den Faktor 10 größer als die eigentlichen Messwerte. Der insgesamt große Fehler von I_g wird durch eine große systematische Fehlerkomponente in F_{I_g} verursacht, wie im Folgenden beschrieben wird.

Der Fehler F_{I_s} des substratseitigen lokalen Tunnelstroms liegt im gesamten Messspannungsbereich unter den I_s -Werten. Dieses erklärt, weshalb die Berechnung der substratseitigen Größen, lokaler Tunnelstrom und lokale Trap-Dichte, im gesamten Messspannungsbereich durchgeführt werden kann. Anders ist der Fall für den gateseitigen Fehler F_{I_g} , der z.T. größer ist als die Messwerte. Im Bereich der Berechnung des gateseitigen lokalen Tunnelstroms I_g liegt der Fehler der Einzelwerte in der Größenordnung der Messwerte. Der Fehler F_{I_g} des gateseitigen lokalen Tunnelstroms ist aber auch deshalb so groß, weil er eine besonders große systematische Fehlerkomponente besitzt, die durch die Unsicherheit der wahren Tunneldistanz x_t verursacht wird.

Um dies zu verdeutlichen wurden simulierte Strom- und Kapazitätstransienten für verschiedene angenommene Tunneldistanzen ausgewertet. Dafür wurden die Gleichungen (3.68) und (3.88) verwendet, um die Größen $I_{ext}(t)$ und $\Delta C_{HF}(t)$ numerisch zu berechnen⁶. Ausgegangen wurde von einer räumlich konstanten Trap-Dichte von 10^{18} cm^{-3} , die über ein Energieintervall von 0.8 eV oberhalb der Leitungsbandkanten im Substrat im gesamten Oxid angenommen wurde. Die Berechnungen fanden für die Flachbandspannung $V_{meas} = -0.2 \text{ V}$ statt. In Abb. 5.12 (a) und (b) sind die simulierten transienten Strom- und Kapazitätsverläufe dargestellt.

In den durchgeführten Simulationen ist dabei keine Tunneldistanz vorgegeben, sondern jede tunnelnde Ladung liefert entsprechend ihrer Lage und Tunneldistanz einen

⁶Die numerischen Integrationen wurden mit dem Programm Maple von Maplesoft durchgeführt.

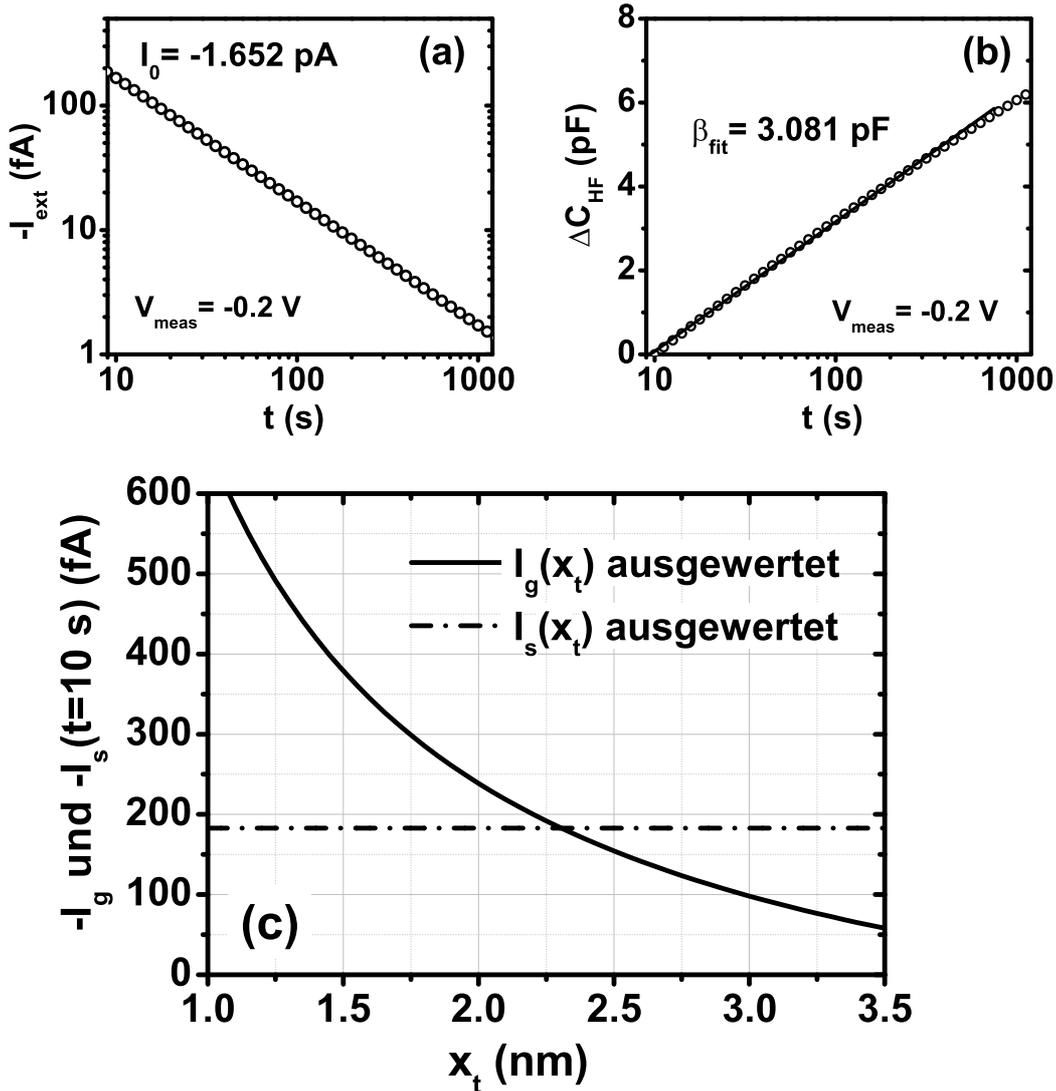


Abbildung 5.12: Mit den Gleichungen (3.68) und (3.88) wurden (a) transiente $I_{\text{ext}}(t)$ - und (b) transiente $\Delta C_{\text{HF}}(t)$ -Verläufe für eine konstante Trap-Dichte im ganzen Isolator simuliert. Die anschließende Auswertung für verschiedene Tunneldistanzen x_t zeigt, dass für die Auswertung bei $x_t = 2.3 \text{ nm}$ auf Gate- und Substrat-Seite die gleichen lokalen Tunnelströme resultieren, was der Simulationsvoraussetzung entspricht.

Beitrag zum transienten $I_{\text{ext}}(t)$ -Strom bzw. an der $\Delta C_{\text{HF}}(t)$ -Kapazitätstransiente. Dabei wird die Abhängigkeit der Gewichtungsfaktoren K_g , K_s , B_g und B_s von der Tunneldistanz berücksichtigt. Danach werden die lokalen Tunnelströme I_s und I_g zum Zeitpunkt $t = 10 \text{ s}$ mit der vorgestellten Auswertung für fest vorgegebene Tunneldistanzen durchgeführt. Das Resultat ist in Abb. 5.12(c) dargestellt und zeigt, dass sich die Änderung der angenommenen mittleren Tunneldistanz x_t in der Auswertung nur auf die Bestimmung des gateseitigen lokalen Tunnelstroms I_g auswirkt. Durch die Variation von x_t in der Auswertung ändern sich alle Gewichtungsfaktoren, aber dennoch bleibt der ermittelte substratseitige lokale Tunnelstrom I_s im dargestellten x_t -Intervall nahezu unverändert. Dieses Verhalten kann anhand einer

Betrachtung der x_t -Abhängigkeit der einzelnen Terme in den Gleichungen (3.98) und (3.99) nachvollzogen werden. Dabei wird deutlich, dass die x_t -Abhängigkeit für I_s in Gl. 3.99 fast vollständig herausfällt. Da die lokale Trap-Dichte im gesamten Oxid als konstant angenommen wurde und die Tunnelbedingungen in der Simulation auf Gate- und Substrat-Seite gleich waren, sind auf Gate- und Substrat-Seite auch die gleichen lokalen Tunnelströme in die Simulation eingegangen. Aus diesem Grund kann aus Abb. 5.12(c) die konstante Tunneldistanz x_t abgelesen werden, bei der die kombinierte Auswertung durchgeführt werden muss, um die Gleichheit von I_g und I_s zu erhalten. Die gesuchte konstante Tunneldistanz liegt folglich beim Schnittpunkt von $I_g(x_t)$ und $I_s(x_t)$ in Abb. 5.12(c), d.h. bei $x_t = 2.3 \text{ nm}$ ⁷.

Wird nun vorausgesetzt, dass auf diesem Weg ein zutreffender Wert für die mittlere Tunneldistanz gefunden werden kann, so ist es möglich, einen bedeutenden Teil des Ergebnisfehlers F_{I_g} in Abb. 5.11 zu eliminieren. Dadurch wird der Fehler zumindest im ausgewerteten Messspannungsbereich $-0.4 \text{ V} \leq V_{meas} \leq 0.5 \text{ V}$ deutlich kleiner als der jeweilige Messwert I_g .

Die eigentlich interessierenden Größen sind aber die lokalen Trap-Dichten N_g und N_s . Die Berechnung ihrer Fehler ist in den Gleichungen (A.12) und (A.13) im Anhang A.5.2 aufgezeigt. Da die Unsicherheit der richtigen Trap-Energieintervalle $\Delta E_{s/g}$ als sehr gering angenommen werden kann, ist der Fehler der lokalen Trap-Dichten im Wesentlichen proportional zum Fehler der lokalen Tunnelströme. Darüber hinaus wurde $\Delta E_s(V_{meas}) = \Delta E_g(V_{meas})$ angenommen, sodass eine Verfälschung der Relation zwischen N_s und N_g vermieden werden konnte.

Für die späteren Betrachtungen werden nur noch die Mittelwerte der lokalen Trap-Dichten, d.h. \bar{N}_g und \bar{N}_s , nach Gl. A.14 betrachtet. Dieses bedeutet, dass sich der Fehler der Mittelwerte nach Gl. A.15 bzw. Gl. A.16 noch einmal um einen Faktor zwischen 3 und 5 reduziert.

Zusammenfassend kann trotz der Größe der Fehler festgestellt werden, dass bei Beschränkung des V_{meas} -Intervalls eine aussagekräftige Bestimmung der lokalen Tunnelströme sowie der lokalen Border-Trap-Dichten erzielt werden kann. Dieses gilt insbesondere, wenn die Mittelwerte \bar{N}_g und \bar{N}_s der lokalen Border-Trap-Dichten betrachtet werden wie auch aus Abb. 5.10 deutlich wird. In den folgenden Ergebniskapiteln werden die Mittelwerte der lokalen Trap-Dichten der Einfachheit halber wieder als lokale Border-Trap-Dichten N_g und N_s bezeichnet.

⁷Die eigentliche Größe, die diese für die Auswertung richtige Tunneldistanz bestimmt, ist die Tunnelzeitkonstante τ_0 .

6 Ergebnisse der Tunneloxiduntersuchungen

In diesem Kapitel werden Tunneloxiduntersuchungen an dem nitridierten Isolator der Serie 1 im Vergleich zum nicht nitridierten thermischen Oxid der Serie 2 dargestellt. Im ersten Teil werden dazu $C(V)$ -Messungen verwendet, die Informationen über feste Ladungen, Grenzflächenzustandsdichten, aber auch über Border-Trap-Dichten ungestresster und gestresster Tunneloxidproben liefern. Informationen über die Border-Trap-Dichten können auch aus $C(V)$ -Experimenten über Hysteresismessungen erhalten werden.

Im zweiten Teil werden die transienten Strom- und Kapazitätsmessungen verwendet, um über die zuvor vorgestellte kombinierte Auswertung erstmals Aussagen über die stressabhängige Entstehung der gate- und substratseitigen Border-Trap-Dichten machen zu können. Anschließend erfolgt eine Konsistenzprüfung der Border-Trap-Untersuchungsergebnisse aus Hysteresis- und transienten Tunnelstrommessungen und eine Diskussion aller Ergebnisse.

6.1 $C(V)$ -Untersuchungen

Quasistatische $C(V)$ -Messungen an der Probe C3 der Serie 1 sind für verschiedene GE-Stresszustände in Abb. 6.1 gezeigt. Die $C(V)$ -Kurven wurden mit der ΔV_- -Sweep-Richtung gemessen, was bedeutet, dass die Messung der n -Substrat-Proben in Akkumulation begonnen wurde. Es ist deutlich zu erkennen, dass die Anzahl der Grenzflächenzustände bei GE-Stresspolarität stark ansteigt.

Die Generation von Grenzflächenzuständen ist auch im "Stretch-Out" der entsprechenden HF- $C(V)$ -Kurven in Abb. 6.2 zu sehen. Beide Messungen zeigen außerdem, dass während des GE-CCS stressabhängig positive Ladungen getrappt werden.

Die positive Ladung im Oxid macht sich auch dadurch bemerkbar, dass die HF- $C(V)$ -Kurven in Inversion später wieder ansteigen, da die Ankopplung des Source-Kontakts verzögert wird.

In Abb. 6.3 sind die Q/t -Ströme gezeigt, die zusammen mit der quasistatischen $C(V)$ -Messung aufgenommen werden. Die Q/t -Messungen sind für die gleichen Stresszustände dargestellt, für die zuvor die quasistatischen und HF- $C(V)$ -Kurven gezeigt wurden. Es wird deutlich, dass mit zunehmendem Stresszustand auch eine zunehmende Q/t -Stromkomponente sichtbar wird. Der Q/t -Kurvenverlauf zeigt eine Doppel-Peak-Charakteristik, wobei der Spannungsbereich und der Q/t -Kurvenverlauf dem substratseitigen Stromgewichtungsfaktor K_s ähneln. Damit besteht ebenfalls eine Ähnlichkeit zwischen dem Q/t -Verlauf und der Form der transienten $I(t = 20 \text{ s})$ -Kurve in Abb. 5.7(a). Diese Beobachtung lässt die Schlussfolgerung zu, dass in den Q/t -Messungen die transienten $I(t)$ -Ströme zu einem frühen Zeitpunkt sichtbar werden. Es wurde bereits in [257–259] berichtet, dass transiente Ströme auf diese Weise

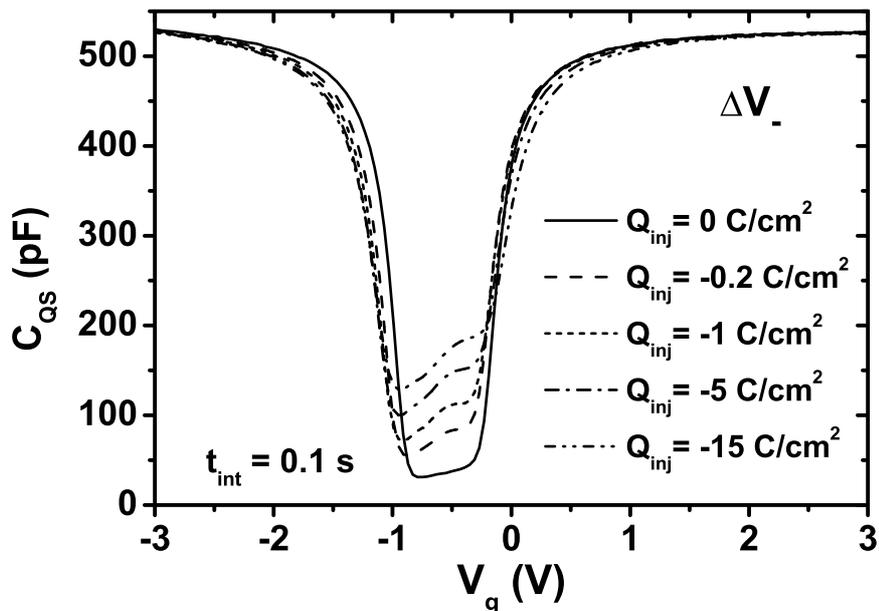


Abbildung 6.1: Die quasistatischen $C(V)$ -Kurven der Probe C3, Serie 1 wurden für verschiedene Stresszustände gemessen. Dabei wurden die $C(V)$ -Kurven in Akkumulation beginnend, d.h. in negativer Sweep-Richtung (ΔV_-), aufgenommen.

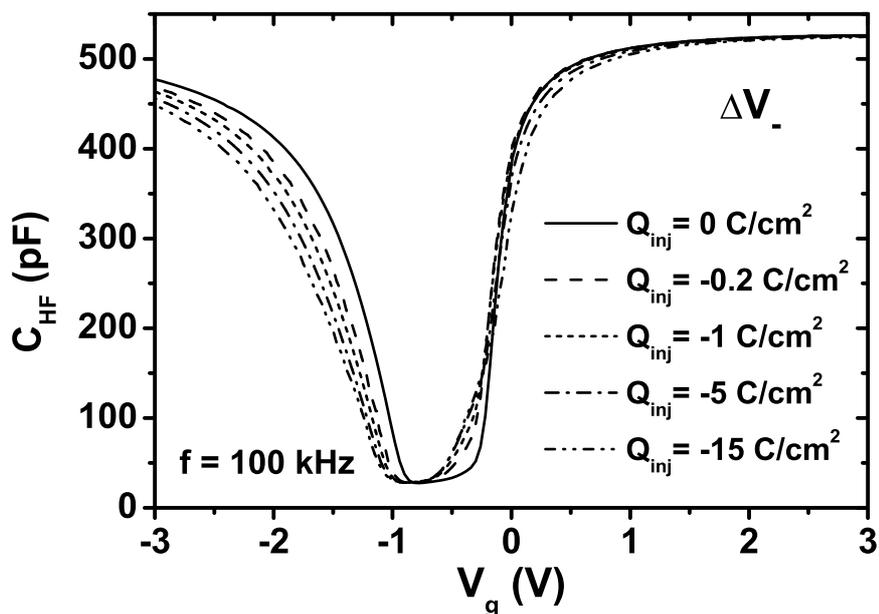


Abbildung 6.2: Die HF $C(V)$ -Kurven der Probe C3, Serie 1 für verschiedene Stresszustände wurden in ΔV_- -Sweep-Richtung bei einer Messfrequenz $f = 100 \text{ kHz}$ aufgenommen.

gemessen werden können. Der Unterschied beider Arten transienter Strommessungen besteht darin, dass in den $C(V)$ - und damit auch in den Q/t -Messungen die Gate-Spannungen kontinuierlich mit kleiner Schrittweite geändert werden, während in den $I(t)$ -Messungen ein großer Spannungssprung auf die jeweils konstante Messspannung V_{meas} ausgeführt wird. Demnach ist nicht zu erwarten, dass die Verläufe vollständig

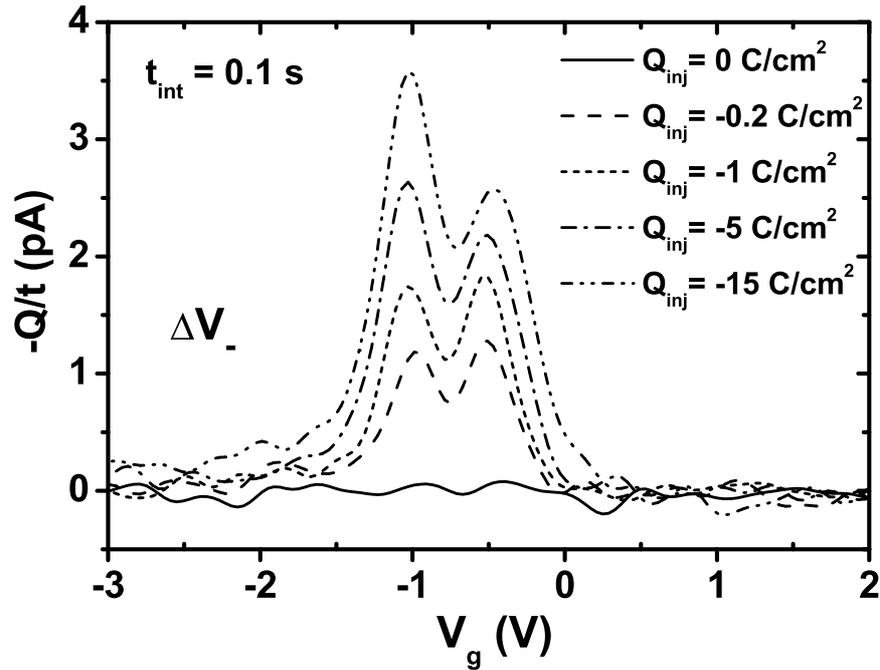


Abbildung 6.3: Die während der quasistatischen $C(V)$ -Messung aufgenommenen Q/t -Strommessungen zeigen einen ähnlichen Spannungsverlauf wie die transienten $I(t = 20 \text{ s})$ -Messungen. Die Q/t -Messungen zeigen die transienten Umladeströme zu einem früheren Zeitpunkt, deren Form durch den Gewichtungsfaktor K_s bestimmt wird. Probe: C3, Serie 1.

übereinstimmen und die $I(t = 20)$ -Werte durch eine Umrechnung auf den Zeitpunkt $t_{int} = 0.1 \text{ s}$ direkt den Q/t -Verlauf ergeben. Dennoch laufen während der kontinuierlichen Änderung der Gate-Spannung die Umladevorgänge der Border-Traps ab, die entsprechend der abgeleiteten Stromgewichtungsfaktoren in die Q/t -Strommessung eingehen. Der Ablauf der Q/t -Messung ähnelt vielmehr der Art und Weise wie typische $I(V)$ -Messungen durchgeführt werden. Tatsächlich können die transienten Trap-Umladevorgänge auch in $I(V)$ -Messungen beobachtet werden. So wurde beispielsweise in [210, 260–262] von einem Spannungsbereich in $I(V)$ -Messungen mit einem negativen differentiellen Widerstand berichtet. Der Stromverlauf ähnelt prinzipiell den $I(V)$ -Kurven mit ΔV_+ -Sweep-Richtung, die in Abb. D.5 des Anhangs D.3 dargestellt sind. Man beobachtet in der Nähe des Spannungsnullpunktes eine ansteigende und wieder abfallende Stromkomponente, ähnlich dem Verlauf der Q/t -Messung in Abb. 6.3, die durch den substratseitigen Stromgewichtungsfaktor K_s erklärt werden kann. Dieser Stromanteil wurde in [263] explizit als Stromkomponente # 1 bezeichnet und mit Trap-Umladevorgängen beschrieben. Ähnliche $I(V)$ -Verläufe wurden auch an Nano-Cluster-Proben gemessen und als Cluster-Umladung interpretiert [264, 265]. Allerdings wurde in keiner der Arbeiten der Stromanteil der Umladung der Halbleiterkapazität in korrekter Weise berücksichtigt, der mit dem Stromgewichtungsfaktor K_s beschrieben wird. Eine weiterführende Diskussion der $I(V)$ -Messungen findet in Anhang D.3 statt.

6.1.1 Grenzflächenzustandsdichten

Die Grenzflächenzustandsdichten wurden mit Hilfe der quasistatischen und der HF- $C(V)$ -Messungen bestimmt. In Abb. 6.4 sind die energetischen Grenzflächenzustandsverteilungen der Probe C3, Serie 1 in der Si -Bandlücke für verschiedene GE-Stresszustände dargestellt. Zu sehen sind die gleichen Stresszustände, für die zuvor die $C(V)$ -Kurven dargestellt wurden. Die Grenzflächenzustandsverteilungen D_{it} zeigen alle ein Maximum, das für alle Stresszustände in der oberen Hälfte der Bandlücke liegt. Das Maximum der D_{it} -Verteilung kann aufgrund seiner energetischen Lage dem P_H -Zentrum zugeordnet werden (s. Abb. 2.13). Außerdem sind an der n -Substrat-Probe C3 auch noch die leitungsbandnahen Tail-States (U_T -Defekte) deutlich zu erkennen.

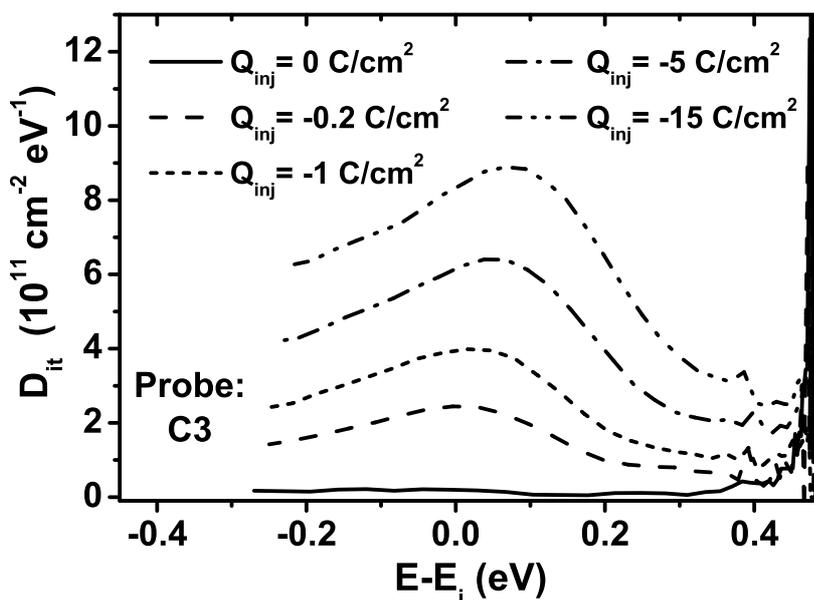


Abbildung 6.4: Die energetischen Grenzflächenzustandsverteilungen der Probe C3, Serie 1 zeigen für verschiedene GE-Stresszustände ein Maximum, das in der oberen Hälfte der Si -Bandlücke liegt. Die Lage des Maximums lässt die Schlussfolgerung zu, dass GE-CCS besonders viele P_H -Zentren generiert.

Die Stressabhängigkeit der D_{it} -Verteilung für die Probe C4 der Serie 1 mit p -Substrat ist in Abb. 6.5 dargestellt. Neben der Zuordnung der P_H -Zustände werden an der p -Substrat-Probe die valenzbandnahen U_T -Zustände sichtbar. Vergleicht man die Maxima der Grenzflächenzustandsdichteverteilung nahe der Mitte der Bandlücke, so sind die Werte der p -Probe C4 geringfügig höher als die der n -Probe C3. Der generelle Verlauf der Grenzflächenzustandsgeneration mit der Stressladung ist aber der Gleiche. Die ermittelten D_{it} -Verteilungen ergeben typische Verläufe, wie sie für Konstantstromstress geschädigte oder radioaktiv bestrahlte MOS-Strukturen gefunden werden [266]. Zum Vergleich der verschiedenen Oxide wird im Folgenden der Wert des D_{it} -Maximums herangezogen.

Der Verlauf der stressabhängigen Grenzflächenzustandsgeneration ist für das nitrierte Tunneloxid (C3, Serie 1) und das Tunneloxid ohne Nitridierung (C3, Serie 2) in Abb. 6.6 gezeigt. Es zeigt sich, dass die Grenzflächenzustandsdichten in der nicht

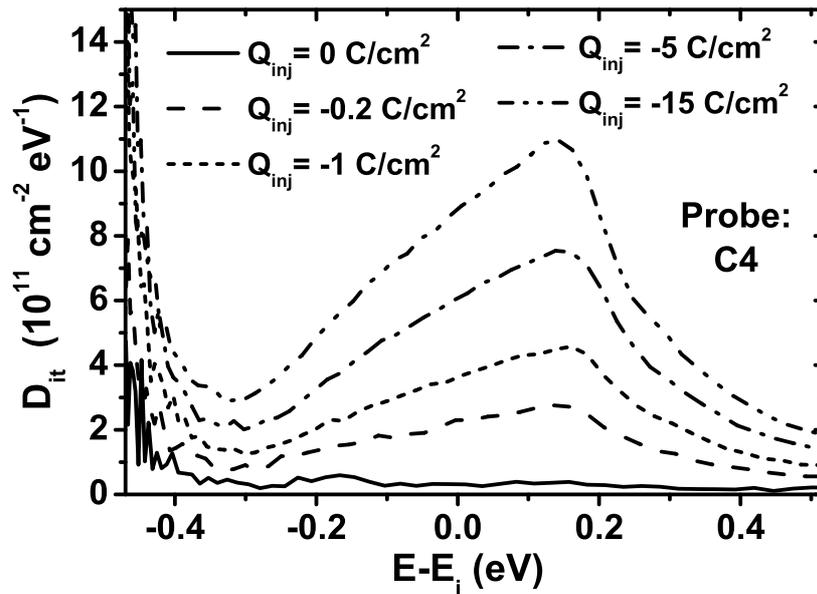


Abbildung 6.5: Die energetischen D_{it} -Verteilungen für die Probe C4 der Serie 1 zeigen ebenfalls, dass besonders viele P_H -Zentren erzeugt werden. Die Absolutwerte der D_{it} -Maxima liegen für die p -Substrat-Probe C4 geringfügig höher als für die n -Substrat-Probe C3.

nitrierten Probe der Serie 2 für alle Stressladungen höher sind als die der nitrierten Probe der Serie 1. Darüber hinaus zeigen sich aber auch unterschiedliche Abhängigkeiten von der Stresspolarität.

Die nicht nitrierte Probe C3 der Serie 2 zeigt für beide Stresspolaritäten eine hohe D_{it} -Generationsrate. Die Werte der Grenzflächenzustände erreichen für beide Stresspolaritäten im Bereich unter $|Q_{inj}| = 2 \text{ C/cm}^2$ bereits Grenzflächenzustandsdichten von $10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$. Außerdem zeigt der D_{it} -Verlauf in Abhängigkeit von der Stresspolarität einen charakteristischen Verlauf. Während bei geringen Stressladungen D_{it} für SE-Stress höher als für GE-Stress ist [191], dreht sich dieses Verhältnis bei hohen Stressladungen um und die D_{it} -Werte sind für GE höher als für SE [177].

Der Verlauf der Grenzflächenzustandsgeneration in der nitrierten Probe C3 der Serie 1 zeigt einen völlig anderen Charakter. Dabei ist der Grenzflächenzustandsdichteverlauf im Wesentlichen von der Asymmetrie der D_{it} -Generation für die beiden Stresspolaritäten geprägt. Es zeigt sich, dass die D_{it} -Werte für GE-Stress viel höher sind als für die SE-Stresspolarität. Außerdem bleiben die D_{it} -Werte für alle verwendeten Stressladungen unter $10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$. Dieses asymmetrische Generationsverhalten für nitrierte Oxide wurde auch in [174] gefunden. Insgesamt wird daraus deutlich, dass nitrierte Oxide resistenter gegen D_{it} -Generation sind als thermische Oxide ohne Nitridierung [168].

6.1.2 Hysteresis in den HF-C(V)-Messungen

Aus den stressabhängigen HF-C(V)-Messungen können noch weitere Informationen z.B. über den Ladungszustand der Oxide erhalten werden. Da die C(V)-Kurven jeweils in positiver und in negativer Sweep-Richtung (ΔV_+ und ΔV_-) gemessen wurden,

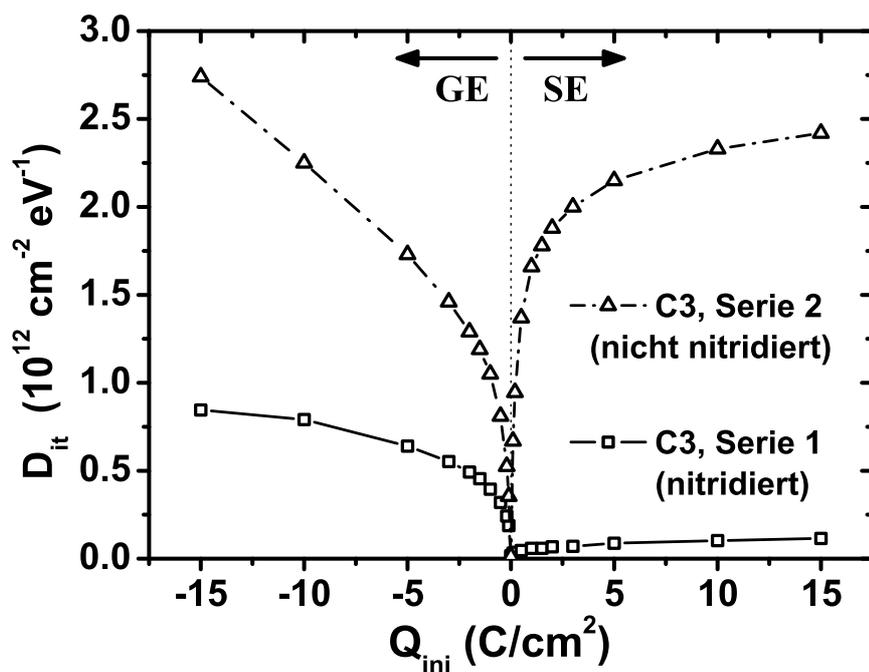


Abbildung 6.6: Vergleich der Grenzflächenzustandsdichten D_{it} für die nitridierte Probe C3, Serie 1 und die nicht nitridierte Probe C3, Serie 2 nach GE- und SE-CCS. Dargestellt sind die D_{it} -Werte des Maximums der Grenzflächenzustandsdichteverteilung, das oberhalb der Mitte der Si -Bandlücke liegt.

kann darüber hinaus noch bestimmt werden in welchem Ausmaß sich die effektive Oxidladung durch lokales Tunneln ändert, wenn die HF- $C(V)$ -Kurven im Bereich $-4 V \leq V_g \leq 3.1 V$ mit beiden Sweep-Richtungen aufgenommen werden [97].

Der experimentelle Ablauf war folgender: Nach jedem Oxidstress wurden zehn $C(V)$ -Kurven abwechselnd mit ΔV_+ - und ΔV_- -Sweep-Richtung gemessen. Da sich die Zahl der umladbaren Traps in den ersten Messungen merklich verringerte, wurden zur Auswertung bezüglich der Flachbandspannung die letzten gemessenen $C(V)$ -Kurven herangezogen.

Um die Flachbandspannung zu ermitteln, wurde an die HF- $C(V)$ -Kurve einer ungestressten Probe eine simulierte $C(V)$ -Kurve angepasst und aus der Simulation die Flachbandkapazität bestimmt. Bei diesem Kapazitätswert wurden anschließend aus den HF- $C(V)$ -Kurven der gestressten Proben die Flachbandspannungen bestimmt. Das Resultat einer derartigen Auswertung ist in Abb. 6.7 für die nitridierte Probe C3 der Serie 1 dargestellt.

Für Substrat-Emission zeigen die Flachbandspannungswerte für die HF- $C(V)$ -Kurven, die mit positiver und negativer Sweep-Richtung gemessen wurden nur sehr geringe Unterschiede. Insgesamt steigt der Wert der Flachbandspannung mit zunehmendem SE-Stresszustand an, woraus sich eine negative Effektivladungsänderung des Oxids folgern lässt.

Ein anderes Verhalten wird für Gate-Emission sichtbar. Die ΔV_+ -HF- $C(V)$ -Kurven, und damit auch die Flachbandspannung der GE-gestressten Probe, liegen zu negativen Gate-Spannungswerten verschoben. Gleiches gilt für die $C(V)$ -Kurven, die in ΔV_- -Richtung gemessen wurden, allerdings ist die negative Verschiebung geringer als bei den ΔV_+ -Kurven. Die generelle negative Flachbandspannungsverschiebung, die

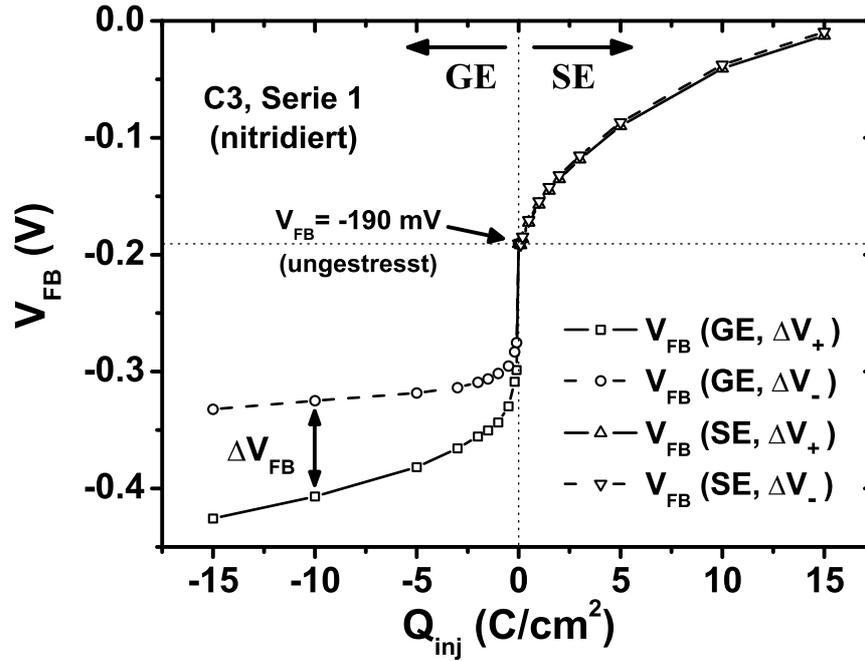


Abbildung 6.7: Die HF- $C(V)$ -Messungen der nitridierten Tunneloxidprobe C3, Serie 1 wurden nach GE- bzw. SE-Stress für beide Sweep-Richtungen bezüglich der Flachbandspannung V_{FB} ausgewertet. Es zeigt sich, dass bei SE eine negative und bei GE eine positive Effektivladung im Oxid erzeugt wird. Bei der GE-Stresspolarität deutet die starke Hysterese ΔV_{FB} auf eine vermehrte substratseitige Border-Trap-Generation hin.

für beide Sweep-Richtungen sichtbar wird, kann durch eine GE-stressbedingte positive Effektivladungsänderung im Oxid erklärt werden. Darüber hinaus wird in der Hysterese ΔV_{FB} , die durch die Differenz von V_{FB} zwischen den ΔV_+ - und ΔV_- -HF- $C(V)$ -Kurven gegeben ist, die Umladung von Border-Traps innerhalb des Ablaufes der $C(V)$ -Messungen deutlich. Die Hysterese ist definiert durch:

$$\Delta V_{FB} = V_{FB}(\Delta V_-) - V_{FB}(\Delta V_+). \quad (6.1)$$

Aufgrund der Tatsache, dass die $C(V)$ -Kurven, die bei negativer Gate-Spannung gestartet wurden (ΔV_+), negativere V_{FB} -Werte zeigen als die ΔV_- -Kurven, kann gefolgert werden, dass die Hysterese ΔV_{FB} von Trap-Umladungen auf der Substrat-Seite dominiert wird. Diese Dominanz der substratseitigen Border-Traps ist auch für die geringe Hysterese nach SE-Stress zu erkennen. Allgemein bedeutet ein positiver Wert der Hysterese ΔV_{FB} , wenn sie wie in Gl. 6.1 definiert ist, dass die Umladung der substratseitigen Border-Traps die effektive Oxidladungsänderung dominiert. Dies ist der Normalfall, da die substratseitigen Oxidladungen die Halbleiterladung wesentlich stärker beeinflussen als die gateseitigen Ladungen.

Zusammenfassend können aus den $C(V)$ -Messungen mit positiver und negativer Sweep-Richtung zwei verschiedene Ladungsanteile in den gestressten Oxiden beobachtet werden. Die generelle Flachbandspannungsverschiebung, die für beide Sweep-Richtungen der HF- $C(V)$ -Messung sichtbar wird, deutet auf eine Ansammlung von festen Ladungen im Oxid hin. Während das Auftreten einer Hysterese ΔV_{FB} die Existenz von umladbaren Border-Traps anzeigt [97].

Das nitridierte Tunneloxid der Probe C3, Serie 1 zeigt demnach bei SE die Ansammlung von negativen, festen Ladungen, aber kaum umladbare Border-Traps. Die V_{FB} -Ergebnisse der GE-Stresspolarität zeigen, dass viele Border-Traps generiert werden, deren Dichte mit zunehmendem Stresszustand ansteigt. Außerdem werden positive, feste Ladungen bei GE erzeugt.

Eine weitere Auffälligkeit in Abb. 6.7 ist der Sprung der Flachbandspannung, der durch die erste GE-Stressphase auf $Q_{inj} = -0.1 \text{ C/cm}^2$ verursacht wird, während sich V_{FB} für die ersten SE-Stresszustände kontinuierlich und ohne Sprung ändert. Der V_{FB} -Sprung bedeutet die Erzeugung einer recht großen positiven Ladungsdichte bei geringer GE-Stressdosis. Die erzeugte positive Ladung wurde im Zusammenhang mit Oxidstress vielfach diskutiert [23,110,192]. Dabei wurde u.a. beschrieben, dass die positive Ladung als feste Ladung anzusehen ist, die sich nicht umladen lässt [105]. Um die Frage zu untersuchen wurde ein Experiment durchgeführt, bei dem eine frische Probe (C3, Serie 1) vor dem SE-Stressen auf $Q_{inj} = -0.1 \text{ C/cm}^2$ mit GE-Polarität gestresst wurde. Sollte die positive Ladung nicht neutralisierbar sein, so müsste der SE V_{FB} -Ast nach dieser Vorbehandlung um etwa -0.15 V verschoben auftreten (vgl. Abb. 6.7). Das Ergebnis ist ausführlich in Anhang D.1 dargestellt, besagt allerdings, dass sich die positive Ladung mit geringer SE-CCS-Dosis neutralisieren lässt. Ein ähnliches Ergebnis, das von der Neutralisierbarkeit der positiven Ladung berichtet, ist in der Literatur zu finden [192].

In Abb. 6.8 sind die stressabhängigen Flachbandspannungswerte aus den ΔV_+ - und ΔV_- - $C(V)$ -Sweeps für die nicht nitridierte Tunneloxidprobe C3 der Serie 2 darge-

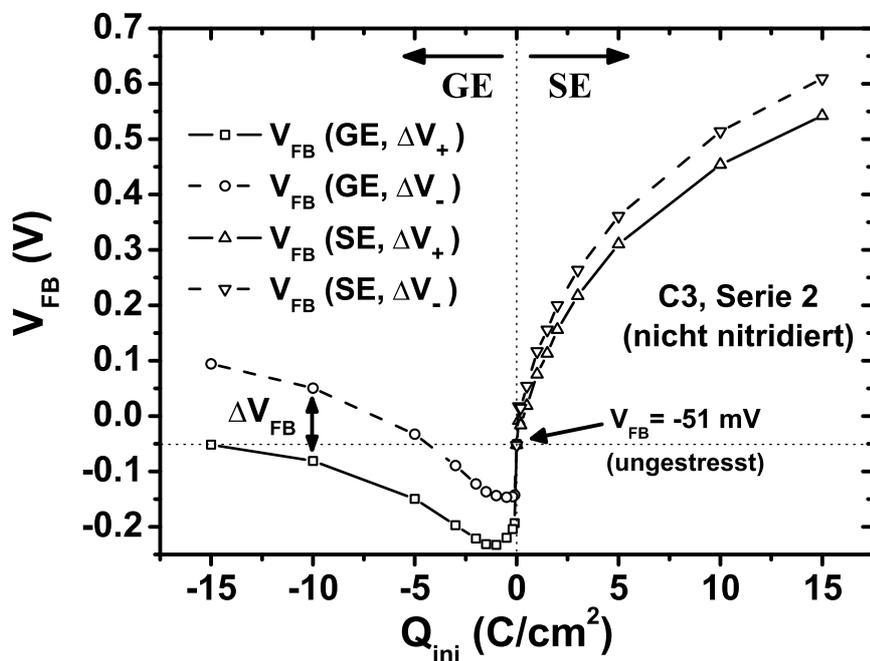


Abbildung 6.8: Die V_{FB} -Auswertung der HF- $C(V)$ -Messungen an der nicht nitridierten Tunneloxidprobe C3 der Serie 2 zeigt, dass für beide Stresspolaritäten umladbare Border-Traps auf der Substrat-Seite generiert werden. Außerdem wird eine deutlich höhere Neigung zu Elektronen-Trapping als in der nitridierten Probe in Abb. 6.7 sichtbar.

stellt. Es wird deutlich, dass der Bereich der auftretenden Flachbandspannungen doppelt so groß ist wie beim nitrierten Tunneloxid. Demnach zeigt das nicht nitrierte Tunneloxid generell ein höheres Ladungs-Trapping als die nitrierte Probe. Für die SE-Stresspolarität zeigt sich, dass eine negative feste Oxidladung aufgebaut wird. Zusätzlich werden bei SE im nicht nitrierten Oxid Border-Traps generiert, die in Form der Hysterisis sichtbar werden. Bei GE-Stress wird nach dem V_{FB} -Sprung und einem weiteren Absinken von V_{FB} durch Einfangen positiver Ladungen bei niedrigen Stressladungen, ab ca. -1 C/cm^2 mehr negative als positive Ladung eingefangen. Dadurch steigen die V_{FB} -Werte nach dem anfänglichen Absinken wieder an. Die Hysterisis ist bei GE größer als bei SE, sie steigt aber ebenfalls mit dem Stresszustand an. Daraus lässt sich ableiten, dass die Erzeugung von substratseitigen Border-Traps bei GE-Stresspolarität etwas höher als bei SE-Stress ist.

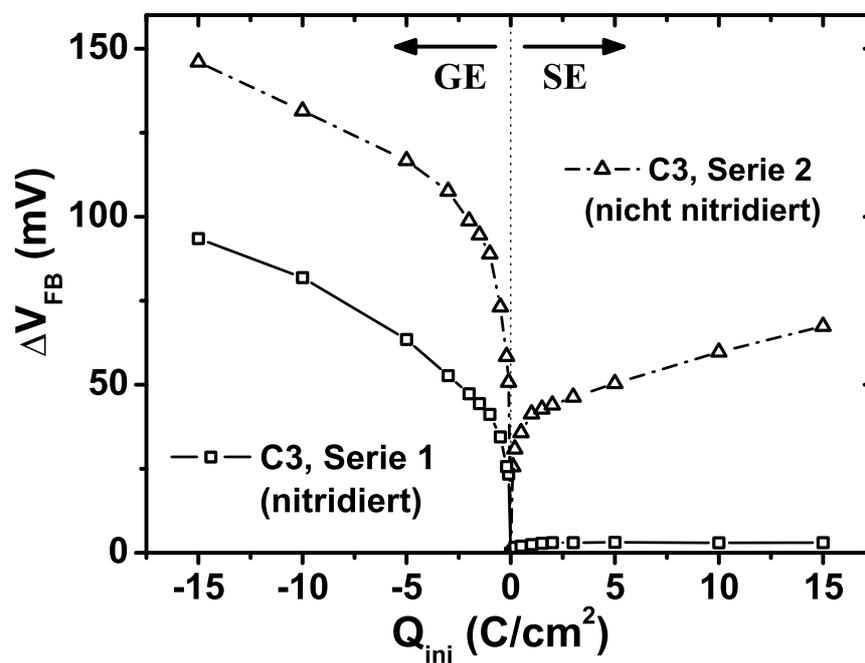


Abbildung 6.9: Die durchweg positiven Werte der Hysterisis zeigen, dass sowohl im nitrierten Tunneloxid (C3, Serie 1) als auch im nicht nitrierten Tunneloxid (C3, Serie 2) die substratseitigen Border-Traps die effektive Umladung dominieren. Das nicht nitrierte Oxid zeigt eine deutlich höhere Border-Trap-Generationsrate, die allerdings eine geringere Asymmetrie bezüglich der Stresspolarität aufweist, als im Fall des nitrierten Tunneloxids.

Zum Vergleich sind die Werte der Hysterisis für die nitrierte und die nicht nitrierte Probe in Abb. 6.9 gezeigt. Danach zeigt die nitrierte Probe der Serie 1 eine geringere Generation von Border-Traps als die nicht nitrierte Probe der Serie 2. Für beide Proben ergibt sich ein asymmetrisches Verhalten der Hysterisis derart, dass die jeweiligen Hysterisewerte bei GE größer ausfallen, als bei SE. Diese Asymmetrie ist bei der nitrierten Probe jedoch viel deutlicher ausgeprägt. Betrachtet man die Verhältnisse der Hysterisewerte zwischen GE und SE bei $Q_{inj} = \pm 15 \text{ C/cm}^2$, so ist der ΔV_{FB} -Wert der nitrierten Oxidprobe bei GE 30-mal höher als bei SE. Für die nicht nitrierte Tunneloxidprobe beträgt dieser Faktor nur 2.2.

6.2 Border-Trap-Erzeugung in thermischen und nitrierten Tunneloxiden

Im letzten Abschnitt wurde die Hysterese für das nicht nitrierte thermische Oxid und das nitrierte Tunneloxid ermittelt, die durch Umladung von Border-Traps auf beiden Seiten der Oxide verursacht wird. Diese Hysterese kann nicht dafür verwendet werden, die lokalen Border-Trap-Dichten separat zu bestimmen, da die Ladungen auf den beiden Oxidseiten mit unterschiedlichen Vorzeichen in die Hysterese eingehen. Dennoch liefert die Hysterese einen Eindruck über den Umfang der generierten Border-Traps.

Nachfolgend wird die Methode der kombinierten $I(t)$ - und $C(t)$ -Messungen angewendet, um tatsächlich auf beiden Oxidseiten die Border-Trap-Dichten separat zu bestimmen. Die Auswertungen erfolgen nach der gleichen Vorgehensweise die in Kap. 5 beschrieben wurde. Bei der Ermittlung der Border-Trap-Dichten werden einige Zwischenresultate nicht dargestellt, um eine bessere Übersichtlichkeit zu erreichen.

6.2.1 Das nitrierte Tunneloxid der Serie 1

In Abb. 6.10 sind für das nitrierte Tunneloxid der Proben-Serie 1 die transienten $I(t = 20 \text{ s})$ -Ströme für unterschiedliche Stresszustände der beiden Stresspolaritäten gezeigt. Die $I(t = 20 \text{ s})$ -Kurve der ungestressten Probe verdeutlicht durch die geringen Werte, dass im Ausgangsoxid nur geringe Border-Trap-Dichten existieren. Für

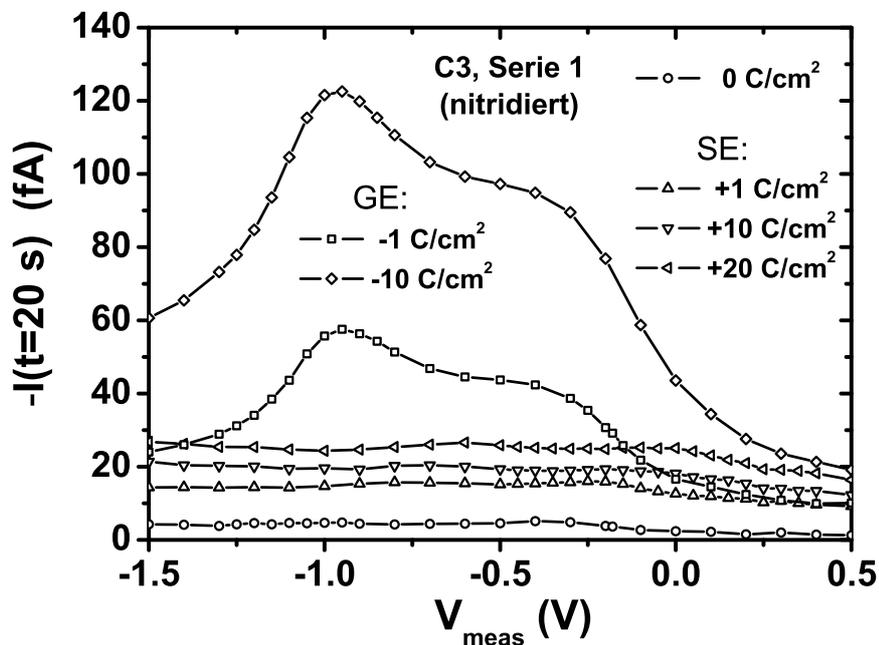


Abbildung 6.10: Für die nitrierte Probe C3 der Serie 1 sind die transienten Ströme $I(t = 20 \text{ s})$ für die ungestresste sowie für mehrere GE- und SE-Stresszustände dargestellt. Während nach GE-Stress die Ähnlichkeit des $I(t = 20 \text{ s})$ -Verlaufs mit K_s die Dominanz der substratseitigen Border-Traps anzeigt, scheinen nach SE-Stress vermehrt Border-Traps auf der Gate-Seite generiert zu werden.

die GE-Stresszustände ist die typische Form des $I(t = 20 \text{ s})$ -Verlauf zu erkennen, die durch die Dominanz des substratseitigen lokalen Tunnelns dem der Form des Stromgewichtungsfaktors K_s gleicht. Die $I(t = 20 \text{ s})$ -Werte steigen auf etwas mehr als das Doppelte, wenn der Stresszustand von $Q_{inj} = -1 \text{ C/cm}^2$ auf $Q_{inj} = -10 \text{ C/cm}^2$ erhöht wird. Aus der Erhöhung der transienten Oxidströme kann auf die zunehmende Oxiddegradation und steigende Border-Trap-Dichte geschlossen werden.

Die $I(t = 20 \text{ s})$ -Verläufe der SE-gestressten Proben zeigen deutlich weniger Struktur als die Kurven nach GE. Mit zunehmender Stressladung werden die annähernd konstanten $I(t = 20 \text{ s})$ -Kurven angehoben. Die geringe Struktur in den Kurven bleibt für die verschiedenen SE-Stresszustände erhalten, und deutet darauf hin, dass die gateseitigen Border-Trap-Dichten nach SE-CCS deutlich höher sind als die substratseitigen Border-Trap-Dichten. Der nahezu konstante Verlauf von $I(t = 20 \text{ s})$ resultiert aus der erwähnten inversen Form des Gewichtungsfaktors K_g im Vergleich zu K_s (vgl. Abschnitt 3.2.2). In Anbetracht der zugehörigen SE-Stromgewichtungsfaktoren in Abb. E.1 kann grob abgeschätzt werden, dass die gateseitige Border-Trap-Dichten nach SE-Stress jeweils etwa zwei- bis dreimal so groß sind wie die substratseitigen Trap-Dichten.

Ein ähnliches Bild in Bezug auf die Border-Trap-Dichten zeigt sich in den β -Kurvenverläufen in Abb. 6.11. Die ungestresste Probe zeigt nur geringe Kapazitätstransienten. Nach GE-Stresspolarität werden deutliche transiente Kapazitätsänderungen durch große β -Werte sichtbar, die mit dem Stresszustand ansteigen. Dabei zeigt der Vorzeichenverlauf von β im gesamten Messspannungsbereich an, dass die Kapazitätsänderungen durch substratseitige Border-Trap-Umladungen verursacht werden.

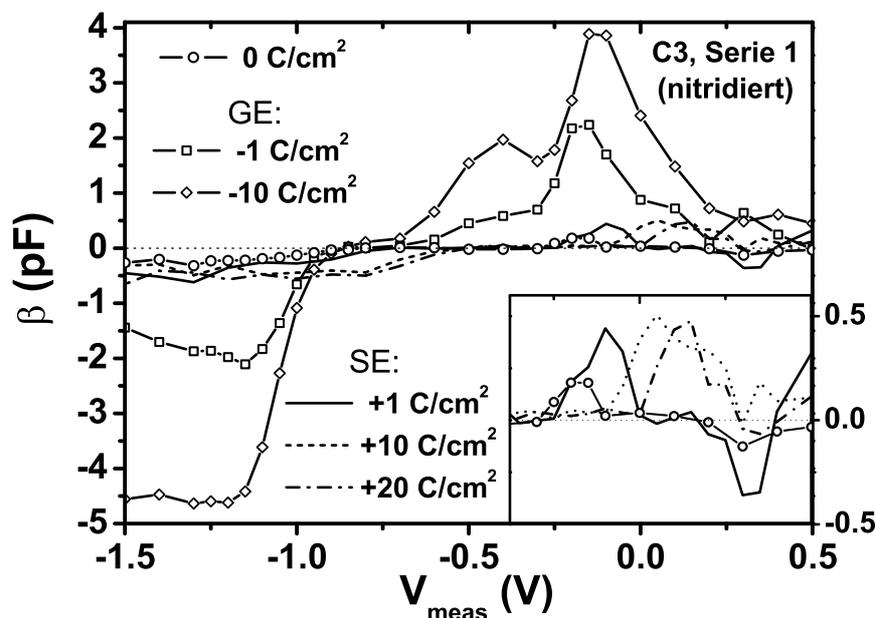


Abbildung 6.11: Die Amplitude der Kapazitätstransienten β , gemessen an der nitrierten Probe C3 der Serie 1, ist für mehrere Stresszustände mit GE- und SE-Stresspolarität dargestellt. Während nach GE-Stress deutlich ausgeprägte Kapazitätstransienten gemessen werden, sind die β -Werte nach SE-Stress sehr klein.

Außerdem zeigen bestimmte Details im β -Kurvenverlauf, wie etwa die Schulter in der -10 C/cm^2 - β -Kurve bei $V_{meas} = -0.4 \text{ V}$, die sich auch in der zugehörigen Kurve des Kapazitätsgewichtungsfaktors B_s in Abb. E.2 (Anhang E) wieder findet, dass eine gute Übereinstimmung zwischen den Messungen und der theoretischen Beschreibung besteht.

Nach SE sind, wie für die ungestresste Probe, nur sehr geringe β -Werte für alle Messspannungen zu finden. Um dieses zu verdeutlichen, ist in Abb. 6.11 der Bereich zwischen $V_{meas} = -0.3 \text{ V}$ und $V_{meas} = +0.5 \text{ V}$ vergrößert gezeigt. In diesem Bereich liegt die Verarmungsflanke der $C(V)$ -Kurve, sodass besonders große Kapazitätstransienten zu erwarten wären. Dennoch zeigen sich zwischen $V_{meas} = -0.3 \text{ V}$ und $V_{meas} = +0.5 \text{ V}$ nur geringe Ausschläge im β -Verlauf. Die Position der auftretenden Maxima korreliert allerdings mit der positiven Flachbandspannungsverschiebung nach SE-Stress, die bereits in den $C(V)$ -Untersuchungen beobachtet wurde. Die gleiche positive Spannungsverschiebung kann auch im Verlauf des Kapazitätsgewichtungsfaktors B_s in Abb. E.2 nachvollzogen werden.

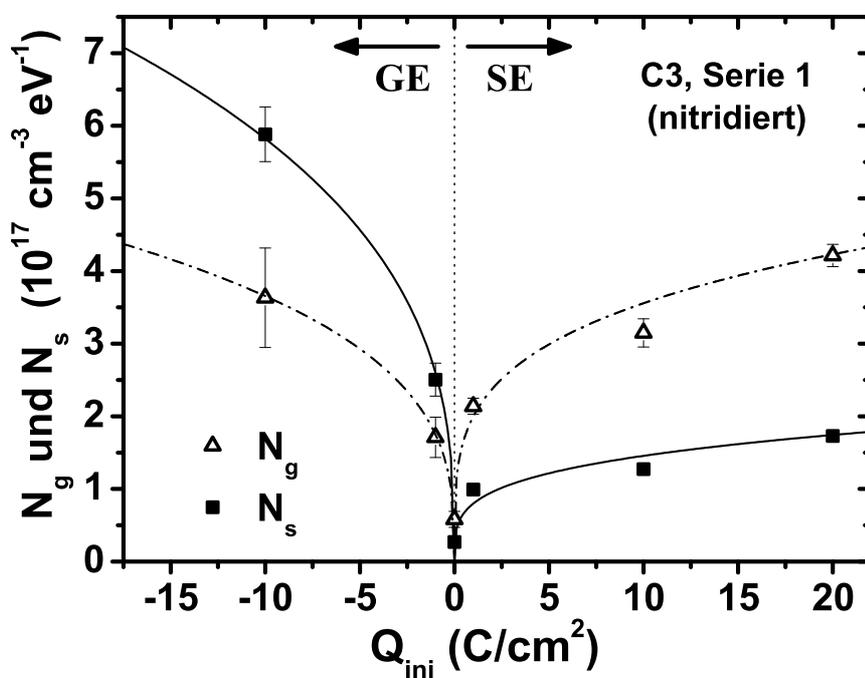


Abbildung 6.12: Border-Trap-Dichten des nitridierten Tunneloxids (C3, Serie 1) auf Substrat- und Gate-Seite (N_s und N_g) nach GE- und SE-Stress. Die substratseitige Trap-Dichte zeigt eine Asymmetrie bezüglich der Stresspolarität, während die gateseitigen Border-Traps weitgehend unabhängig von der Stresspolarität generiert werden.

Die kleinen β -Signale bei zunehmendem SE-Stress lassen die Schlussfolgerung zu, dass mehr Border-Traps auf der Gate-Seite als auf der Substrat-Seite erzeugt werden. Dabei heben sich verschiedene Anteile der zeitlichen Oxidladungsänderungen auf Gate- und Substrat-Seite auf, die auf die Halbleiterladung wirken. Dieses ist dadurch möglich, dass die Trap-Ladungsänderungen nach einem Gate-Spannungssprung auf den beiden Oxid-Seiten verschiedene Vorzeichen haben. Da das Verhältnis B_s/B_g etwa 2.7 beträgt, (vgl. Anhang E) ergibt auch die Abschätzung anhand der transienten

Kapazitätsamplituden β in Abb. 6.11, dass N_g nach SE-Stresspolarität etwa zwei- bis dreimal größer ist als N_s .

In Abb. 6.12 sind die gate- und substratseitigen Border-Trap-Dichten für beide Stresspolaritäten dargestellt, die mit Hilfe der kombinierten transienten SILC und Kapazitätsmessungen bestimmt wurden. Gezeigt sind darin bereits die mittleren Border-Trap-Dichten, die aus der Mittelung über verschiedene Messspannungen bestimmt wurden. Die eingezeichneten Fehlerbalken beziehen sich wiederum nur auf den Fehler dieses Mittelwertes aus der Schwankung der Trap-Dichtewerte, die bei verschiedenen V_{meas} -Werten bestimmt wurden. Für die kombinierte Auswertung wurden Strom- und Kapazitätsgewichtungsfaktoren bestimmt, die in den Abbildungen E.1 und E.2 in Anhang E gezeigt sind.

Der Verlauf der Border-Trap-Dichten bestätigt die Schlussfolgerungen, die aus den transienten SILC- und Kapazitätsmessungen in Abb. 6.10 und Abb. 6.11 abgeleitet werden konnten.

Für GE-Stresspolarität ergibt die kombinierte Auswertung, dass die substratseitige Border-Trap-Dichte für die beiden Stresszustände $-1 C/cm^2$ und $-10 C/cm^2$ etwa eineinhalbmal so groß ist wie die gateseitige Dichte.

Für SE ergibt die Auswertung für die gateseitige Dichte N_g etwa die gleichen Werte wie bei GE. Die substratseitige Border-Trap-Dichte erscheint bei SE im Vergleich zu GE aber deutlich verringert. Insgesamt ergibt die SE-Stresspolarität, dass auf der Gate-Seite etwa zwei- bis dreimal so viele Border-Traps generiert werden wie auf der Substrat-Seite. Auch dieses bestätigt die vorangegangene direkte Deutung der $I(t = 20 s)$ - und β -Kurven.

6.2.2 Das nicht nitridierte Tunneloxid der Serie 2

Das nicht nitridierte Tunneloxid der Serie 2 zeigt kein derart unterschiedliches Verhalten für GE- und SE-Stresspolarität. So ist in den transienten $I(t = 20 s)$ -Kurven in Abb. 6.13 für alle Stresszustände ein deutlicher Anteil der substratseitigen Tunnelstromkomponente I_s erkennbar, da alle Kurven Anteile des typischen K_s -Verlaufs zeigen. Die Verschiebung der $I(t = 20 s)$ -Kurven stimmt mit der V_{meas} -Verschiebung der K_s -Kurven in Abb. E.3 überein. Die Art und Größe dieser Spannungsverschiebungen entspricht den in den $C(V)$ -Messungen beobachteten Flachbandspannungsverschiebungen (Abb. 6.8) und lässt sich demnach durch feste Oxidladungen erklären. Die β -Kurven in Abb. 6.14 zeigen auch für alle gestressten Proben deutliche Kapazitätstransienten. Demnach werden sowohl bei GE- als auch bei SE-Stress auf der Substrat-Seite Border-Trap-Dichten generiert, die zumindest in der Größenordnung der gateseitigen Trap-Dichten liegen. Besonders auffällig ist, dass die Doppel-Peak-Struktur im Substrat-Verarmungsbereich der β -Kurven zwischen $V_{meas} = -0.25 V$ und $V_{meas} = 0.75 V$ in gleicher Weise in den Kapazitätsgewichtungsfaktoren in Abb. E.4 zu sehen ist.

Die ermittelten Border-Trap-Dichten auf Gate- und Substrat-Seite in Abb. 6.15 bestätigen den Eindruck, dass für beide Stresspolaritäten beidseitig lokale Tunnelströme in die transienten SILC- und Kapazitätsmessungen eingehen. Ferner zeigt sich, dass etwa gleich viele gateseitige Border-Traps für GE- und SE-Stresspolarität generiert werden. Auf der Substrat-Seite ist die Border-Trap-Dichte für GE etwa 1.5-mal größer als für SE. Insgesamt zeigt sich auf der Anodenseite der jeweiligen Stresspolarität eine etwas höhere Border-Trap-Dichte als auf der Kathodenseite. Das

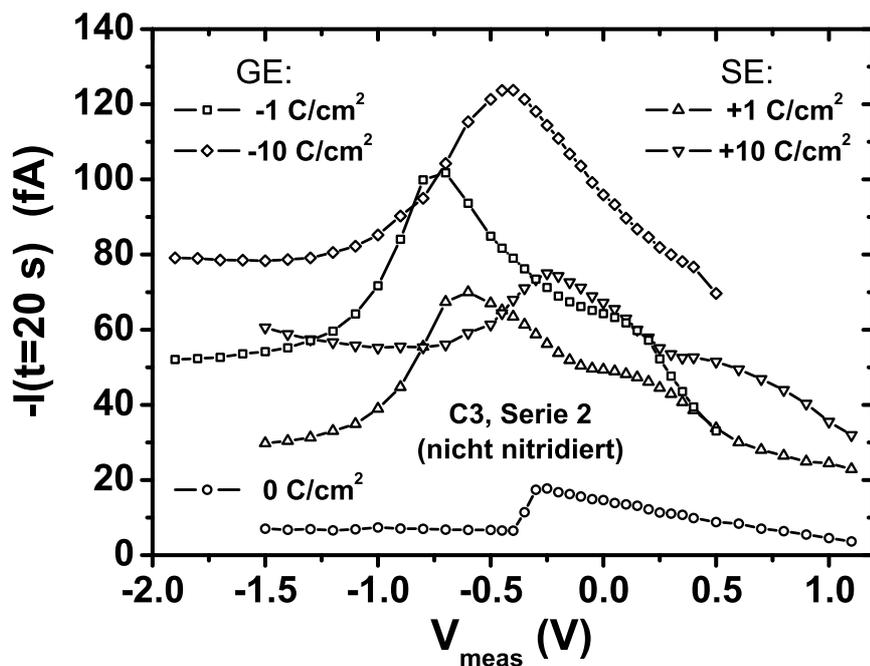


Abbildung 6.13: Die Messungen des transienten SILC $I(t = 20 \text{ s})$ zeigen für beide Stresspolaritäten Verläufe, die auf die Form des substratseitigen Stromgewichtungsfaktors K_s zurückgeführt werden können. Demnach scheint keine ausgeprägte Asymmetrie bezüglich der Stresspolarität für die nicht nitrierte Tunneloxidprobe C3 der Serie 2 vorzuliegen.

bedeutet, dass die substratseitige Dichte für GE etwas höher ist als die gateseitige Border-Trap-Dichte. Für SE ist das Verhältnis der Border-Traps gerade umgekehrt. Darüber hinaus ist auffällig, dass die Maximalwerte der Border-Trap-Dichten für das nicht nitrierte Oxid etwa doppelt so hoch sind, wie die maximale Border-Trap-Dichte im nitrierten Tunneloxid.

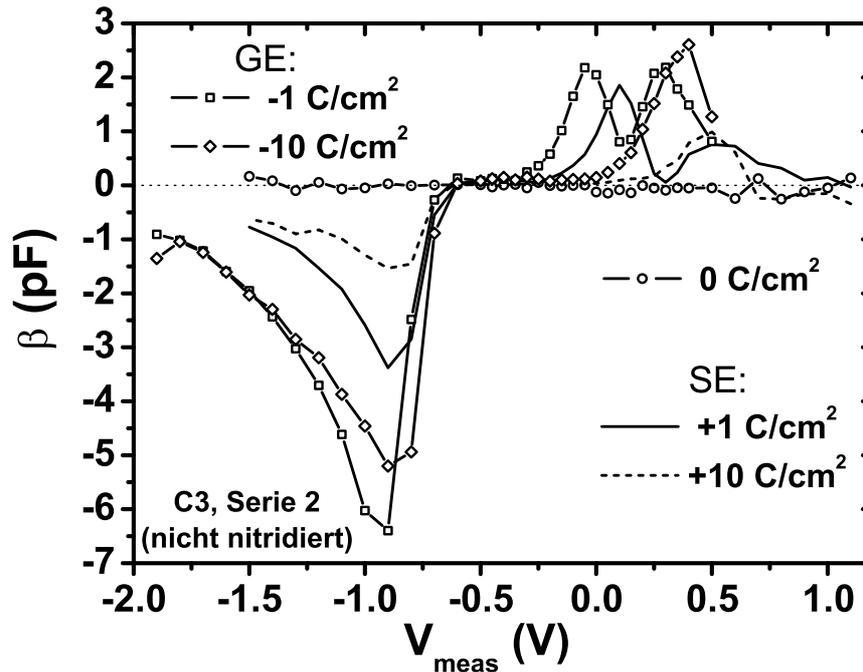


Abbildung 6.14: Die Verläufe der Amplitude der Kapazitätstransienten β der Probe C3, Serie 2 zeigen für beide Stresspolaritäten eine Dominanz des substratseitigen Kapazitätsgewichtungsfaktors B_s . Dabei wird z.B. die β -Doppel-Peak-Struktur im Bereich $-0.2 \text{ V} \leq V_{meas} \leq 0.7 \text{ V}$ auch in den B_s -Verläufen in Abb. E.4 sichtbar.

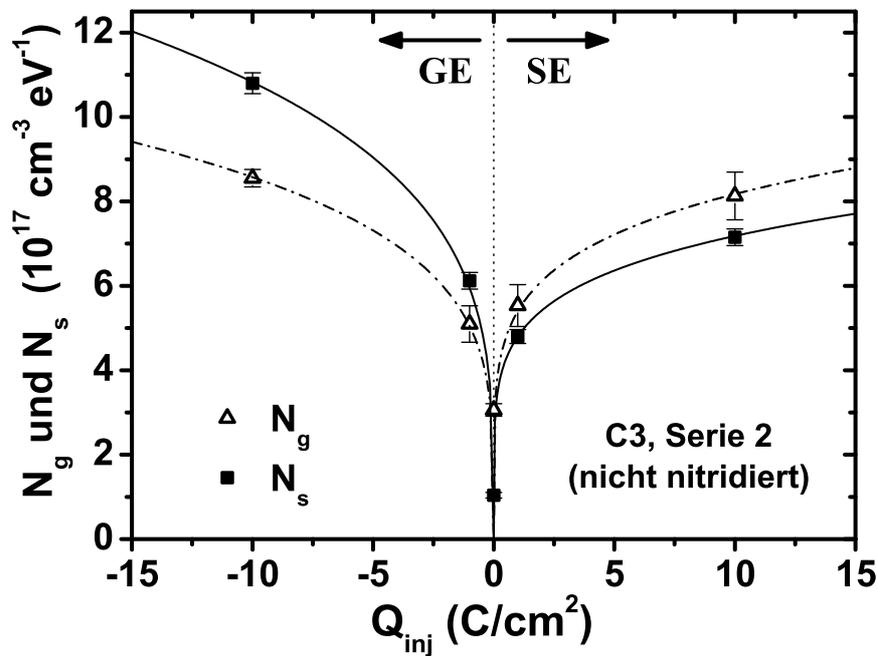


Abbildung 6.15: Die Border-Trap-Dichten N_s und N_g der nicht nitridierten Probe C3, Serie 2 liegen für beide Stresspolaritäten in der gleichen Größenordnung. Allerdings werden auf der Anodenseite der jeweiligen Stresspolarität geringfügig mehr Border-Traps generiert als auf der Kathodenseite.

6.3 Diskussion der Tunneloxiduntersuchungen

Bevor die eigentlichen Ergebnisse der Border-Trap-Dichtebestimmung diskutiert werden, soll zunächst geprüft werden, ob die ermittelten Border-Trap-Dichten N_s und N_g , die unter der Annahme der gleichen Tunnelzeitkonstanten τ_0 für Emission und Einfang ermittelt wurden, mit der Hysterese ΔV_{FB} aus den $C(V)$ -Messungen in Einklang gebracht werden können. Da die Hysterese der $C(V)$ -Messungen ebenfalls durch die Umladung von Border-Traps verursacht wird, sollte eine Korrelation mit den direkt bestimmten lokalen Border-Trap-Dichten möglich sein.

6.3.1 Korrelation der Border-Trap-Dichten mit der Hysterese aus den $C(V)$ -Messungen

Da sich aus der Hysterese der $C(V)$ -Messungen keine separate Bestimmung der lokalen Trap-Dichten ableiten lässt, kann für den Vergleich der Border-Trap-Dichten, die in der Hysterese bzw. in den transienten Messungen sichtbar werden, nur ein indirekter Weg gewählt werden. Dabei wird aus den lokalen Border-Trap-Dichten N_s und N_g eine Hysterese berechnet und mit der tatsächlich beobachteten verglichen. Um dieses zu tun, muss wiederum ein Tiefenintervall angenommen werden, dass für den Gate-Spannungsbereich der $C(V)$ -Sweeps umgeladen werden kann. Der Zusammenhang zwischen der $C(V)$ -Hysterese und den lokalen Border-Trap-Dichten wird beschrieben durch:

$$\Delta V_{FB}(Q_{str}) = \tilde{B}_s \cdot N_s(Q_{str}) \cdot \Delta \tilde{E}_s - \tilde{B}_g \cdot N_g(Q_{str}) \cdot \Delta \tilde{E}_g. \quad (6.2)$$

Darin sind $\Delta \tilde{E}_s$ und $\Delta \tilde{E}_g$ die Energieintervalle, die beim $C(V)$ -Sweep zwischen $V_g = -4 \text{ V}$ und $V_g = 3.1 \text{ V}$ umgeladen werden können. Sie unterscheiden sich vom umgeladenen Energieintervall in den transienten Messungen, woraus die Markierung durch die Tilde resultiert. In gleicher Weise sind auch die Kapazitätsgewichtungsfaktoren markiert, deren Werte in diesem Fall über ein Schwerpunktsintegral nach

$$\tilde{B}_{s/g} = \frac{q}{C'_{ox} \cdot t_{ox}} \int_{x_1}^{x_2} x \, dx, \quad (6.3)$$

berechnet werden. Das Minuszeichen in Gl. 6.2 folgt aus den umgekehrten Vorzeichen der Differenzladungen, die durch eine Gate-Spannungsänderung auf den verschiedenen Oxidseiten hervorgerufen werden.

Der Border-Trap-Tiefenbereich zwischen $x_t = 1.5 \text{ nm}$ und $x_t = 3.5 \text{ nm}$, für den angenommen wird, dass er in den $C(V)$ -Sweeps umgeladen werden kann, folgt aus den Betrachtungen in Abschnitt 3.2.4.1.

Die kleinere x_t -Grenze wurde gewählt, weil die Border-Traps, die sehr nahe an den Grenzflächen liegen, im Zeitraum des $C(V)$ -Sweeps zwischen den Maximalwerten der Gate-Spannung und der Flachbandspannung bereits entladen werden. Der genannte Zeitraum beträgt etwa 30 s. Die angenommene maximale Tiefe folgt aus der Tatsache, dass bei den $C(V)$ -Sweeps jeweils entgegengesetzte Oxidfeldstärken vorliegen, die zu einem beschleunigten Freisetzen der eingefangenen Ladungen führen.

In Tab. 6.1 sind die gewählten Integrationsgrenzen für die Berechnung von \tilde{B}_s und \tilde{B}_g mit Gl. 6.3 und die daraus resultierenden Werte angegeben. Für die Bestimmung der Hysterese aus den lokalen Border-Trap-Dichten, die in Abb. 6.17 zusammen mit

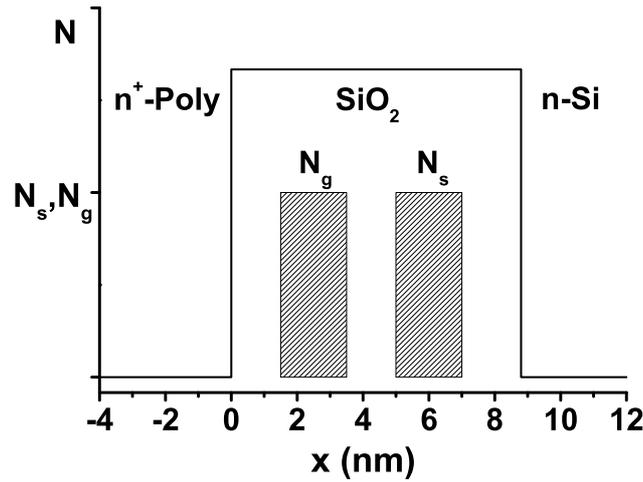


Abbildung 6.16: Die Hysterese in den $C(V)$ -Messungen wird durch die Umladung von Border-Traps verursacht. Für die Korrelation der aus der kombinierten Auswertung bestimmten Border-Trap-Dichten mit der beobachteten Hysterese wurde angenommen, dass Traps im Tunnelabstand $1.5 \text{ nm} \leq x_t \leq 3.5 \text{ nm}$ auf Gate- und Substrat-Seite zu der Hysterese beitragen.

	Werte in Fig. 6.16 und Ergebnisse aus (6.3)
x Intervall N_g (nm)	$x_1=1.5, x_2=3.5$
x Intervall N_s (nm)	$x_1=5.0, x_2=7.0$
\tilde{B}_g ($V \text{ cm}^3$)	$2.33 \cdot 10^{-20}$
\tilde{B}_s ($V \text{ cm}^3$)	$5.59 \cdot 10^{-20}$

Tabelle 6.1: Die Integrationsgrenzen für die Bestimmung von \tilde{B}_s und \tilde{B}_g mit Gl. 6.3 sind gemäß des gewählten Intervalls des Tunnelabstands angegeben. Zusätzlich sind die Ergebnisse der Berechnung gegeben.

den Hysterisismessungen dargestellt sind, wurden auf beiden Oxid-Seiten mittlere Trap-Energieintervalle $\Delta\tilde{E}_{s/g} = 3 \text{ eV}$ verwendet.

Die Hysterisewerte in Abb. 6.17, die aus den Border-Trap-Dichten N_s und N_g abgeleitet wurden, zeigen eine gute Übereinstimmung mit der tatsächlich in den $C(V)$ -Messungen beobachteten Hysteris. Dabei stimmen die Absolutwerte der Hysteris gut überein, aber insbesondere wird das Verhältnis der ΔV_{FB} -Werte zwischen GE- und SE-Stresspolarität zutreffend beschrieben. So wird die Asymmetrie zwischen GE- und SE-Stress, die für das nitridierte Tunneloxid der Serie 1 in der Hysteris beobachtet wird, sehr gut nachgebildet.

Demnach zeigt sich in allen verwendeten Messmethoden, in denen Border-Traps eingehen, ein geschlossenes Bild für die stressabhängig generierten Border-Trap-Dichten. Diese Übereinstimmung zeigt sich für die Annahme gleicher Trap-Tiefenintervalle auf Gate- und Substrat-Seite, was der Annahme der gleichen Tunnelzeitkonstanten $\tau_0 = \tau_{0e} = \tau_{0c}$ entspricht.

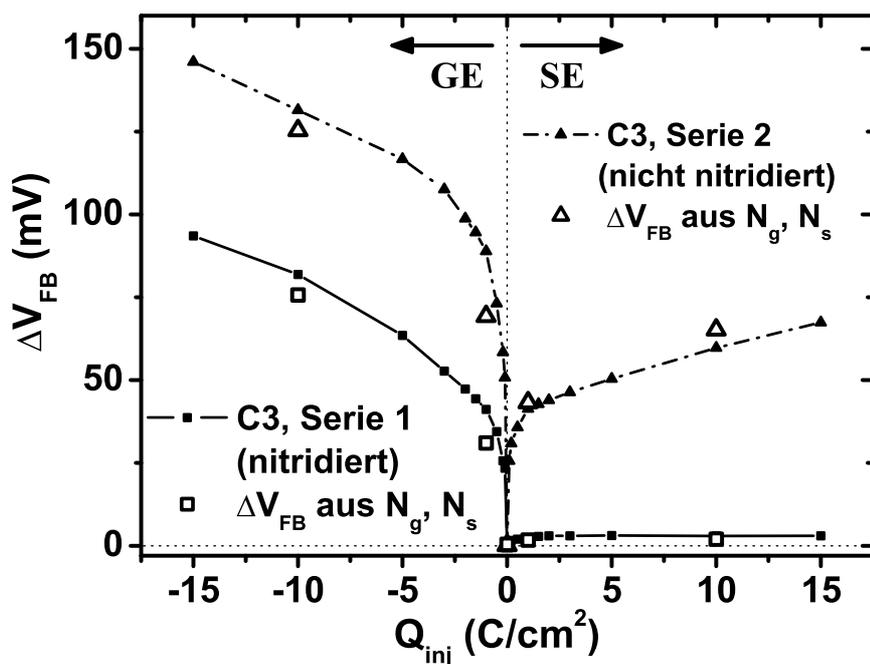


Abbildung 6.17: Der Vergleich zwischen der Hysterisis aus den $C(V)$ -Messungen und der Hysterisis, die sich aus den ermittelten Border-Trap-Dichten nach Gl. 6.3 berechnet, ergibt eine gute Übereinstimmung. Diese Übereinstimmung bezieht sich sowohl auf die Beschreibung der absoluten ΔV_{FB} -Werte als auch auf die Beschreibung der Asymmetrie zwischen GE- und SE-Stresspolarität.

6.3.2 Diskussion der Interface- und Border-Trap-Dichten im Bezug auf die Oxid-Schädigungsmechanismen

In den vorangegangenen Abschnitten sind die Ergebnisse der Untersuchungen des nitridierten Tunneloxids (Serie 1) und des Tunneloxids ohne Nitridierung (Serie 2) vorgestellt worden. Es wurden die Trap-Dichten in drei verschiedenen Tiefenbereichen zwischen dem Gate und dem Substrat ermittelt, die in Abb. 6.18 zur Übersicht noch einmal dargestellt sind. Es wurde jeweils der Stresszustand für die unterschiedlichen Stresspolaritäten (GE und SE) variiert, sodass nun Rückschlüsse auf die Degradationsmechanismen und den Einfluss der Nitridierung gezogen werden können. Mit den Grenzflächenzustandsdichten in Abb. 6.6 sowie mit beidseitigen Border-Trap-Dichten in Abb. 6.12 und Abb. 6.15 liegen für beide Oxidarten neue und deutlich umfangreichere Daten über die CCS-Schädigung der Oxidsysteme vor als bislang verfügbar.

Im Folgenden sollen diese Daten anhand des im Zusammenhang mit der Degradation des nitridierten Oxidsystems häufig verwendeten Hydrogen-Release-Schädigungsmechanismus diskutiert werden.

Die Beschreibung anhand des diffundierenden Wasserstoffs [146] kann in einigen Fällen in gleicher Weise für Löcher oder andere z. Z. nicht bekannte schädigende Spezies angewendet werden [174, 267], wenn die Annahmen, etwa in Bezug auf die Verminderung der Diffusion durch eine Nitridierung, für diese übernommen werden.

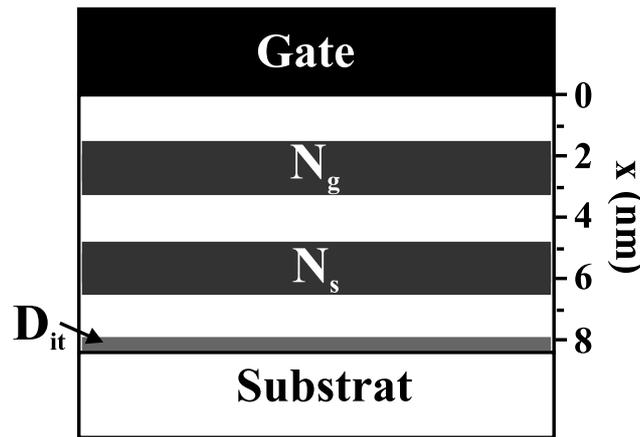


Abbildung 6.18: Mit Hilfe der simultanen quasistatischen und HF- $C(V)$ -Messungen sowie mit der Kombination aus transienten $I(t)$ - und $C(t)$ -Messungen können die Grenzflächenzustände D_{it} am Substrat-Oxid-Interface, die Border-Trap-Dichte N_s in der Nähe des Substrates sowie die Border-Trap-Dichte N_g in der Nähe des Gates separat bestimmt werden. Daraus ergibt sich die Möglichkeit, die Auswirkungen von verschiedenen Oxidstressbedingungen ortsaufgelöst zu untersuchen.

Beginnend mit den ermittelten Grenzflächenzustandsdichten in Abb. 6.6 soll nun überprüft werden, ob das HR-Schädigungsmodell eine plausible Beschreibung der Ergebnisse liefert. Die Grenzflächenzustandsdichten der nitridierten Probe C3 der Serie 1 zeigen das typische Bild für ein nitridiertes Oxid, wie auch in [174] berichtet wurde. Die Asymmetrie der Grenzflächenschädigung, die deutlich höhere Werte für GE- als für SE-Stresspolarität zeigt, lässt sich sehr gut mit dem Wasserstoff-Diffusionsmodell erklären. Dieses wurde in Kap. 2.3.4.1 beschrieben und basiert auf dem HR-Schädigungsmodell. Dabei wird davon ausgegangen, dass auf der Anodenseite der Injektionsspannung die schädigenden Wasserstoffspezies durch Elektronen oder Löcher freigesetzt werden (vgl. Abb. 2.22), deren Diffusion durch Stickstoff im Oxid verringert wird. Auf diese Weise entsteht bei GE eine große Anzahl von Grenzflächenzuständen durch Depassivierung wasserstoffabgesättigter Dangling-Bond-Defekte, da die energiereichen Elektronen und Löcher direkt an der Substrat-Grenzfläche zur Verfügung stehen. Bei SE werden die Wasserstoffspezies auf der Gate-Seite freigesetzt, wobei deutlich weniger Grenzflächenzustände als bei GE entstehen, da ihre Diffusion zum Substrat-Interface durch die stickstoffreiche Schicht behindert ist [170, 174, 176].

Anders ist der Fall für das nicht nitridierte Oxid der Probe C3 aus Serie 2. Für dieses Oxid zeigen die Grenzflächenzustandsdichten insgesamt deutlich höhere Werte wie in Kap. 2.3.4.1 beschrieben wurde. Darüber hinaus zeigt sich keine vergleichbare Asymmetrie in der Generation von Grenzflächenzustandsdichten wie für das nitridierte Oxid. Vielmehr ist zu erkennen, dass für SE Stresspolarität D_{it} anfangs sehr schnell ansteigt und sich der Anstieg bei höheren Stressladungen deutlich verlangsamt. Gewissermaßen kann von einer Sättigung der Grenzflächenzustandsdichte bei SE gesprochen werden.

Für die GE Stresspolarität fällt der anfängliche D_{it} -Anstieg geringer aus und es tritt bei höheren Stressladungen keine Sättigung auf. Die D_{it} -Werte scheinen zu

höheren negativen Stresszuständen weiter anzusteigen. Gleiches Verhalten wurde auch in [177] beobachtet. Da es im nicht nitridierten Oxid keine stickstoffreiche Schicht gibt, die das Diffundieren der H -Spezies behindert, treten auch bei beiden Stresspolaritäten Grenzflächenzustandsdichten der gleichen Größenordnung auf. Der schnellere D_{it} -Anstieg bei SE-Stress wurde in [177] mit einer möglicherweise vermehrten Wasserstoff-Freisetzung auf der Gate-Seite erklärt. Allerdings erklärt diese Annahme nicht das Auftreten der Sättigung bei SE. Vielmehr müsste der weitere Anstieg bei vermehrter Freisetzung von H -Atomen auch bei höheren Stressladungen stärker erfolgen als bei GE, was aber nicht dem beobachteten Verlauf entspricht.

Aus diesem Grund wird hier eine neue mögliche Interpretation zur Erklärung des beobachteten Verlaufs vorgeschlagen. Grundsätzlich besteht der Unterschied der D_{it} -Erzeugung bei GE und SE darin, dass bei GE die Grenzfläche, an der die Schädigung beobachtet wird, gleichzeitig der Ort ist, an dem Wasserstoff freigesetzt wird (Substrat-Grenzfläche=Anode). Bei SE werden die Wasserstoffspezies am Gate-Interface freigesetzt (Anode) und müssen zunächst zum Substrat diffundieren, um dort Grenzflächenzustände zu erzeugen. Demnach ist es auch in gewissem Umfang zu erwarten, dass der Ablauf der Schädigung unterschiedlich ist. Eine mögliche Erklärung ist die folgende: Bei SE geht die Schädigung von den diffundierenden H -Atomen aus. Nach den Gleichungen (2.24) und (2.25) ist zu erwarten, dass sich entsprechend der Reaktionswahrscheinlichkeiten ein Gleichgewicht zwischen passivierten und nicht passivierten Grenzflächenzuständen einstellt. Nimmt man einen ausreichenden Strom von Wasserstoffspezies an, erklärt das Passivierungs-/Depassivierungs-Modell den relativ schnellen Anstieg und die nachfolgende Sättigung auf einen konstanten D_{it} -Wert. Bei einer Kenntnis der maximal erreichbaren Grenzflächenzustandsdichte könnte aus dem Sättigungswert sogar das Verhältnis der Reaktionswahrscheinlichkeiten für Passivierung und Depassivierung ermittelt werden.

Bei GE sind die heißen Löcher oder Elektronen auf der Substrat-Seite für die Freisetzung der Wasserstoffatome und der damit verbundenen Grenzflächenzustandsgeneration verantwortlich (s. Abb. 2.22(a) Prozesse (1) und (2)). Der Anstieg der D_{it} -Generation ist bei niedrigen Stressladungen stärker, da anfangs wahrscheinlich die schwächer gebundenen H -Atome mit einer größeren Rate freigesetzt werden. Bei höheren GE-Stressladungen steigen die D_{it} -Werte stetig weiter an, da keine passivierenden Wasserstoffatome aus dem Substrat nachgeliefert werden, die eine Sättigung als Folge eines Reaktionsgleichgewichtes bewirken könnten. Deshalb strebt die Grenzflächenzustandsdichte bei GE stetig gegen die maximal mögliche D_{it} -Dichte. Diese maximal mögliche Grenzflächenzustandsdichte ist im Prinzip die Anzahl der an der Si -Oberfläche befindlichen Bindungen, die in der Größenordnung von 10^{14} cm^{-2} liegt [20]. Allerdings bedeutet dieses keineswegs, dass sich durch elektrisches Stressen derart hohe Grenzflächenzustandsdichten erzeugen lassen, da der Isolator in der Regel bereits bei geringeren Grenzflächenzustandsdichten durchbricht.

Aus dem Durchbruchmodell, das dem Percolation-Modell [38] zugrunde liegt, ergibt sich ein Zusammenhang zwischen der Grenzflächenzustandsdichte und den Oxid-Volumen-Traps. Daraus resultiert eine oxidickenabhängige kritische Grenzflächenzustandsdichte, bei der ein Oxid durchbricht [184, 268]. In [269] wurde nicht nur angenommen, dass ein Zusammenhang zwischen der Generation von Grenzflächenzuständen und Border-Traps besteht, sondern die Vermutung geäußert,

dass der gleiche Schädigungsmechanismus für die Erzeugung beider Trap-Arten verantwortlich ist.

Der nächste Punkt ist die Diskussion der gate- und substratseitigen Border-Traps, die in Abb. 6.18 gezeigt wurden.

Für das Verständnis der Border-Trap-Dichten der nitridierten Tunneloxidprobe C3 der Serie 1 nach GE- und SE-Stresspolarität werden die entscheidenden Einflüsse der Nitridierung auf die Border-Trap-Generation noch einmal benannt.

Dabei wirken mehrere Einflüsse der Nitridierung gleichzeitig, die letztendlich für die Erklärung der N_s - und N_g -Verläufe verantwortlich sind. Die Border-Trap-Generation ergibt sich aus folgenden Einflüssen:

1. Die Trap-Erzeugungsrate in nitridierten Oxiden ist grundsätzlich geringer als in reinem, nicht nitridiertem SiO_2 .
2. In nitridierten Oxiden behindert der Stickstoff die Diffusion der schädigenden Wasserstoffspezies. Die Verminderung ist abhängig vom Nitridierungsgrad (stickstoffarm/stickstoffreich). In reinem SiO_2 , wie etwa in der nicht nitridierten Probe, können die Wasserstoffspezies weitgehend ungehindert diffundieren.
3. Die Schädigung hängt außerdem davon ab, wie viel Wasserstoff auf der Anodenseite der jeweiligen Stresspolarität freigesetzt wird und somit von der Anodengrenzfläche aus zum Ort der Schädigung laufen bzw. diffundieren kann.

Diese Einflüsse erklären die Border-Trap-Dichten der nitridierten Probe in Abb. 6.12 folgendermaßen: Die gateseitige Border-Trap-Dichte N_g zeigt für GE und SE bei betragsmäßig gleichen Stresszuständen etwa gleiche Werte. Zur Beschreibung der Diffusionsverhältnisse wird das Zweischichtmodell (Abb. 2.22) verwendet. Dieses sagt eine stärkere Verminderung der Wasserstoffdiffusion im stickstoffreichen Oxidbereich in Substrat-Nähe als in der stickstoffarmen Schicht in Gate-Nähe voraus.

Bei GE werden die Wasserstoffspezies an der Substrat-Grenzfläche freigesetzt und müssen durch die stickstoffreiche Schicht und einen Teil der stickstoffarmen Schicht bis zu dem Ort diffundieren, an dem die gateseitige Border-Trap-Dichte N_g bestimmt wird (vgl. Abb. 6.18 und Abb. 2.22).

Bei SE müssen die schädigenden H -Atome lediglich einen Teil der stickstoffarmen Schicht durchqueren, um an den Schädigungsort der gateseitigen Border-Trap-Dichte N_g zu gelangen. Demnach wird von Wasserstoffspezies, die von der Substrat-Seite (bei GE) zum Ort der gateseitigen Border-Traps gelangen müssen, ein deutlich geringerer Anteil ankommen als von den schädigenden Wasserstoffspezies, die an der Gate-Seite freigesetzt werden (SE) und nur die kleine Wegstrecke bis zum Ort der N_g zurücklegen müssen.

Wenn unter diesen Umständen etwa die gleichen gateseitigen Border-Trap-Dichten durch GE- und SE-Stresspolarität erzeugt werden, müssen auf der Substrat-Seite bei GE mehr Wasserstoffspezies freigesetzt worden sein als auf der Gate-Seite bei SE.

Die substratseitige Border-Trap-Dichte N_s zeigt ein asymmetrisches Verhalten bezüglich der Stresspolarität, wie es auch schon für die Grenzflächenzustandsdichte D_{it} beobachtet werden konnte. Bei GE müssen die Wasserstoffspezies von der Substrat-Grenzfläche kommend einen Teil der stickstoffreichen Schicht bis zum Ort der substratseitigen Border-Trap-Dichte N_s diffundieren.

Bei SE müssen die schädigenden H -Atome ebenfalls einen Teil der stickstoffreichen Schicht durchqueren, aber zusätzlich noch die stickstoffarme Schicht. Daraus würde bereits eine Asymmetrie der Dichte N_s für die beiden Stresspolaritäten resultieren. Nimmt man hinzu, dass bei GE mehr Wasserstoffspezies auf der Substrat-Seite freigesetzt werden wie aus der vorangegangenen Diskussion der gateseitigen Border-Trap-Dichte N_g geschlussfolgert wurde, ist die beobachtete Asymmetrie sehr gut zu verstehen.

Für das nicht nitridierte Oxid der Serie 2 in Abb. 6.15 sind die Verhältnisse deutlich einfacher, was aus dem Fehlen des wasserstoff-diffusionshemmenden Stickstoffs resultiert. Es zeigt sich nämlich, dass bei GE- und SE-Stresspolarität jeweils diejenige Border-Trap-Dichte einen geringfügig höheren Wert aufweist, die der Anodengrenzfläche und damit dem Ort der Wasserstofffreisetzung näher liegt. Für GE hat demnach N_s einen höheren Wert als N_g , und für SE ist N_g etwas größer als N_s . Die weiter entfernt liegende Oxid-Seite erfährt demnach etwas weniger Schädigung, weil entweder die Reaktivität der H -Spezies nach einer Anzahl von Schädigungsprozessen nachlässt, oder weil vielleicht ein Teil der Wasserstoffatome in Sauerstoffleerstellen in Form von Wasserstoffbrücken eingebaut wird (vgl. Kap. 2.3.2.2).

Darüber hinaus ist zu erkennen, dass die Werte beidseitiger Border-Trap-Dichten für GE-Stress über den N_g - und N_s -Werten für SE-Stress liegen. Diese Tatsache deutet wiederum darauf hin, dass auf der Substrat-Seite mehr Wasserstoffspezies freigesetzt werden als auf der Gate-Seite.

Insgesamt können also sowohl die beobachteten Grenzflächenzustandsdichten als auch die ermittelten Border-Trap-Dichten für beide CCS-Polaritäten mit Hilfe des HR-Schädigungsmodells in Verbindung mit der verminderten Wasserstoffdiffusion durch die Nitridierung erklärt werden. Zusätzlich muss allerdings die Annahme getroffen werden, dass an der Substrat-Grenzfläche mehr schädigende Wasserstoffspezies freigesetzt werden.

Die somit beobachtete Übereinstimmung mit dem HR-Schädigungsmodell kann aber nicht als abschließendes Urteil in Bezug auf das Schädigungsmodell gewertet werden, da der Schädigungstransport und die lokale Schädigung ebenfalls von anderen schädigenden Spezies oder von Löchern verursacht werden könnte.

Eine Beteiligung anderer zusätzlicher Schädigungsprozesse kann ebenfalls nicht ausgeschlossen werden.

7 Untersuchung des implantierten Oxids mit Nano-Clustern

In diesem Kapitel werden die entwickelten Untersuchungsmethoden zur Charakterisierung der *Si*-implantierten Oxid-Proben mit Nano-Clustern der Serie 3 angewendet. Für die fehlerfreie Funktion des im Abschnitt 2.1.3 vorgestellten Nano-Cluster-Speichers spielen Traps im Oxidbereich zwischen dem Substrat und den Nano-Clustern eine vergleichbare Rolle wie die Trap-Zustände im Tunneloxid von Flash EEPROMs. Genau genommen liegt mit dem implantierten 25 nm Oxid der gesamte EEPROM-Schichtstapel vor, bestehend aus der Schichtfolge Tunneloxid, Floating-Gate und Interpoly-Isolator. Im Folgenden wird auf die Frage eingegangen, inwieweit die vorliegenden implantierten Proben dem Idealbild eines nahezu trapfreien Isolators mit eingebetteten Nano-Clustern nahe kommen.

7.1 C(V)-Kurven und Grenzflächenzustandsdichten

Zur Bestimmung der Grenzflächenzustände wurden $C(V)$ -Messungen an den Proben C5 und C6 der Serie 3 durchgeführt, wobei jeweils an einer Probe mit Referenz-Oxid und einer implantierten Probe gemessen wurde.

In Abb. 7.1 sind die $C(V)$ -Kurven der Probe C5 mit *n*-Substrat dargestellt. Es zeigt sich, dass die *Si*-Implantation den Einbau von positiven Ladungen bewirkt, die zu einer Flachbandspannungsverschiebung von -150 mV führt. Außerdem ist in der quasistatischen $C(V)$ -Kurve der implantierten Probe zu erkennen, dass bei $V_g \approx 4\text{ V}$ und $V_g \approx -3\text{ V}$ Leckströme einsetzen. Dieses Verhalten wird in Abb. D.3 in Anhang D.2 noch deutlicher erkennbar, in der die $C(V)$ -Kurven der implantierten Probe für beide Sweep-Richtungen dargestellt sind. In den dort dargestellten Messungen ist für die Nano-Cluster-Probe eine Hysterisis ΔV_{FB} erkennbar, die für das Referenz-Oxid sehr viel geringer ausfällt. Die Hysterisis-Werte für die unterschiedlichen Proben der Serie 3 können Tab. 7.1 entnommen werden.

Aus den $C(V)$ -Messungen wurden jeweils die Grenzflächenzustandsdichten bestimmt, die ebenfalls in Tab. 7.1 zu finden sind. Es zeigt sich, dass die Anzahl Grenzflächenzustände von C5 nach der Implantation nur sehr wenig erhöht erscheint, obwohl bei der Implantation ein gewisser Anteil der *Si*-Ionen das gesamte Oxid durchquert¹ [270] und damit auch eine Schädigung an der Substrat-Grenzfläche hervorrufen müsste.

In Abb. 7.2 sind die entsprechenden $C(V)$ -Kurven für die Proben C6 des Referenz-Oxids und des implantierten Oxids gezeigt. Auch für die implantierte *p*-Substrat-Probe wird ein gleichermaßen früher Einsatz der Leckströme beobachtet.

¹In [270] wurde anhand einer TRIM-Simulation aus dem SRIM-2003 Programmpaket gezeigt, dass bei den gewählten Implantationsparametern einige Prozent der implantierten Ionendosis den gesamten Isolator durchqueren.

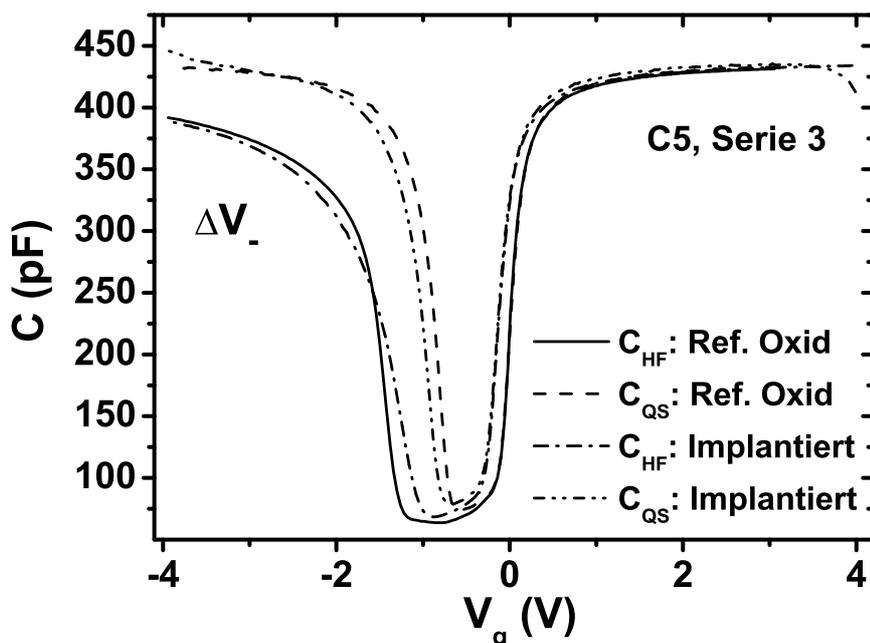


Abbildung 7.1: Die $C(V)$ -Kurven der n -Substrat Probe C5 (Serie 3) mit implantiertem Oxid und Referenz-Oxid zeigen geringe Grenzflächenzustandsdichten. An den quasistatischen und HF- $C(V)$ -Kurven zeigt sich nach der Implantation eine zusätzliche Flachbandspannungsverschiebung von -150 mV . Bereits bei geringen Gate-Spannungen zeigen sich einsetzende Leckströme.

Probe	$C(V)$ -Hysterese ΔV_{FB} (mV)	Grenzflächenzustandsdichte D_{it} ($\text{cm}^{-2}\text{eV}^{-1}$)
C5 Referenz Oxid	5.8	$1.8 \cdot 10^{10}$
C5 <i>Si</i> -implantiertes Oxid	141	$1.9 \cdot 10^{10}$
C6 Referenz Oxid	12	$7.5 \cdot 10^{10}$
C6 <i>Si</i> -implantiertes Oxid	165	$1.2 \cdot 10^{11}$

Tabelle 7.1: Hysterese ΔV_{FB} in den $C(V)$ -Kurven mit unterschiedlicher Sweep-Richtung, sowie die Grenzflächenzustandsdichten der *Si*-implantierten Oxide und der dazu gehörigen Referenz-Oxide.

Allerdings erscheint in der p -Probe als Auswirkung der *Si*-Implantation eine positive V_{FB} -Verschiebung von etwa 90 mV . Weitere Details können aus den ΔV_{+} - und ΔV_{-} - $C(V)$ -Messungen der implantierten Probe C6 aus Abb. D.4 des Anhangs ersehen werden. Die ermittelten Hysterese-Werte für das implantierte Oxid sowie das Referenz-Oxid der Probe C6 stimmen mit den Werten von C5 überein, wie aus Tab. 7.1 ersichtlich ist. Allerdings ist die Grenzflächenzustandsdichte des C6 Referenz-Oxids höher als für das entsprechende Oxid der Probe C5. Auch der Anstieg von D_{it} durch die Implantation ist für C6 deutlicher ausgeprägt als für C5. Dieses Verhalten kann evtl. auf die Wannan-Implantation der Probe C6 zurückgeführt werden. Im Gegensatz zum n -Substrat von C5, das wahrscheinlich dem Ausgangs-Wafer-Material

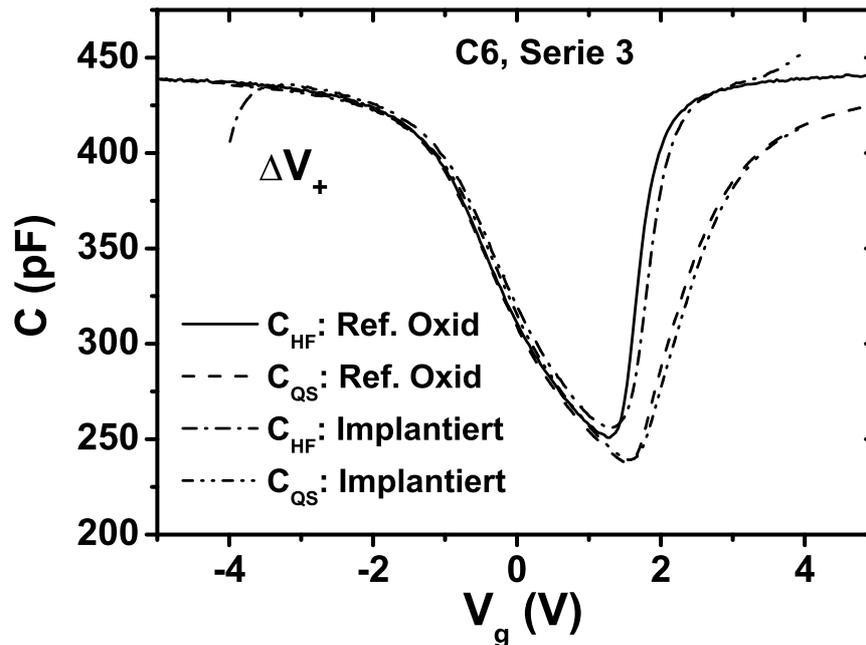


Abbildung 7.2: Die quasistatischen und HF- $C(V)$ -Kurven der p -Substrat Probe C6 mit implantiertem und Referenz-Oxid zeigen wie Probe C5 geringe Grenzflächenzustandsdichten. An der p -Probe zeigt sich nach der Implantation eine Flachbandspannungsverschiebung von $+90\text{ mV}$.

entspricht, wurde die p -Probe C6 umdotiert, indem eine Wannens-Implantation durchgeführt wurde. Diese Implantation lässt Schädigungen im Halbleitersubstrat zurück und erlaubt möglicherweise keine vergleichbar geringe Grenzflächenzustandsdichte wie bei Probe C5.

7.2 Border-Trap-Dichten der implantierten Nano-Cluster-Probe

Die transienten SILC-Messungen an der Probe C5 sind für das implantierte Oxid und für das Referenz-Oxid in Abb. 7.3 gezeigt.

Das Referenz-Oxid zeigt geringe transiente Ströme im Gegensatz zum implantierten Oxid. Dieses deutet darauf hin, dass die Border-Trap-Dichten des Ausgangsoxids eher gering sind, durch die Implantation aber stark erhöht werden. Um dieses genauer zu untersuchen, soll die kombinierte Auswertung der transienten $C(t)$ - und $I(t)$ -Messungen zur Bestimmung der lokalen Border-Trap-Dichten des implantierten Oxids und des Referenz-Oxids genutzt werden.

Der $I(t = 20\text{ s})$ -Verlauf der Nano-Cluster-Probe in Abb. 7.3 zeigt eine deutliche Struktur, in der die Form des substratseitigen Stromgewichtungsfaktor K_s sichtbar ist, aber auch ein deutlich angehobenes Grundniveau, das auf gateseitige Border-Traps hindeutet. Diese Anhebung der gesamten $I(t = 20\text{ s})$ -Kurve ist in Anbetracht der kleinen K_g -Werte in Abb. E.5 hervorzuheben, da sie auf eine hohe gateseitige Border-Trap-Dichte schließen lässt. Die $I(t = 20\text{ s})$ -Kurve des Referenz-Oxids hat im gesamten V_{meas} -Bereich kleine Werte und zeigt wenig Struktur, die auf K_s hindeutet.

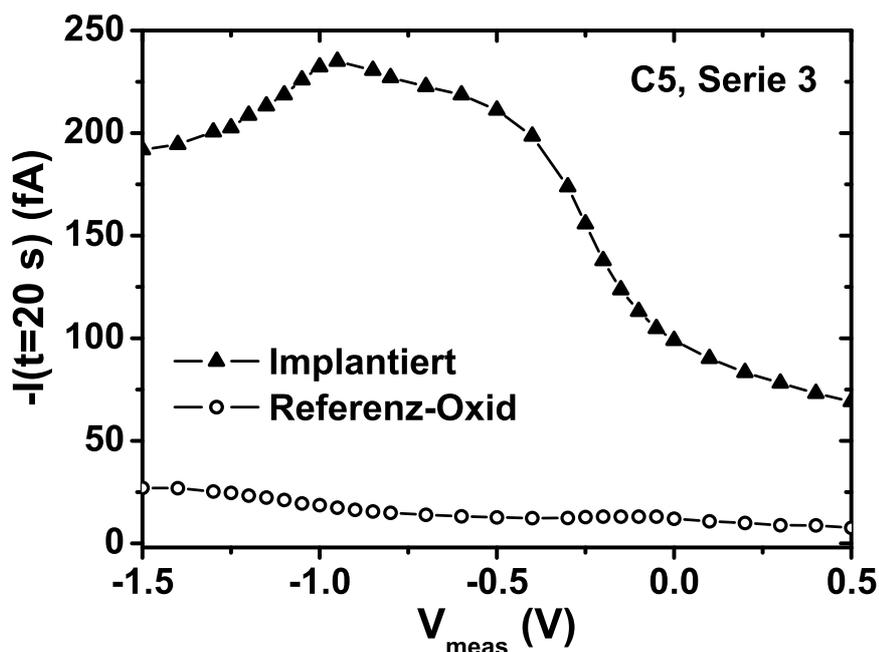


Abbildung 7.3: Die Messungen des transienten SILC zeigen für die Probe C5 der Serie 3 sehr starke Unterschiede zwischen dem implantierten Bereich und dem Referenz-Oxid, das im nicht implantierten Bereich des Wafers liegt. Während das Referenz-Oxid nur geringe $I(t = 20\text{ s})$ -Werte zeigt, sind für das implantierte Oxid große Stromtransienten zu beobachten, in denen der Gewichtungsfaktor K_s deutlich zu erkennen ist.

Die geringe Struktur deutet darauf hin, dass der Ausgangsisolator (Referenz-Oxid) eine höhere Border-Trap-Dichte auf der Gate-Seite im Vergleich zur Substrat-Seite besitzt. Gleiches wurde für das ungeschädigte nitridierte Tunneloxid in Abb. 6.12 gefunden [218].

In Abb. 7.4 ist der $\beta(V_{meas})$ -Verlauf aus den transienten Kapazitätsmessungen für die Proben mit implantiertem Oxid und Referenz-Oxid gezeigt. Demnach zeigt sich auch in den transienten Kapazitätsmessungen ein deutliches Signal im Fall der implantierten Probe, während die β -Werte für das Referenz-Oxid sehr klein sind. Aufgrund der Oxiddicke von $d_{ox} = 25\text{ nm}$ ist der gateseitige Kapazitätsgewichtungsfaktor etwa um den Faktor 10 kleiner als der substratseitige Gewichtungsfaktor (s. Abb. E.6). Deshalb ist die Dominanz von B_s auch für deutlich höhere gateseitige Border-Trap-Dichten zu erwarten.

Mit den Strom- und Kapazitätsgewichtungsfaktoren in Abb. E.5 und Abb. E.6 (Anhang E) sind die lokalen Tunnelströme I_s und I_g zum Zeitpunkt $t = 20\text{ s}$ für beide Proben bestimmt worden und in Abb. 7.5 dargestellt.

Es wird deutlich, dass die Referenz-Probe sehr geringe Werte des substratseitigen lokalen Tunnelstroms I_s aufweist, während der gateseitige lokale Tunnelstrom I_g etwas größer erscheint. Im implantierten Oxid findet deutlich erhöhtes lokales Tunneln statt. Die Auswertung ergibt, dass die lokalen Tunnelströme auf der Gate-Seite besonders groß sind. Dies tritt noch deutlicher aus den ermittelten lokalen Border-Trap-Dichten in Abb. 7.6 hervor. Dort ist zu erkennen, dass die Schädigung auf der Gate-Seite die substratseitige Degradation etwa um den Faktor fünf übersteigt. Erwartungsgemäß geringere Border-Trap-Dichten zeigt das Referenz-Oxid, für das sich

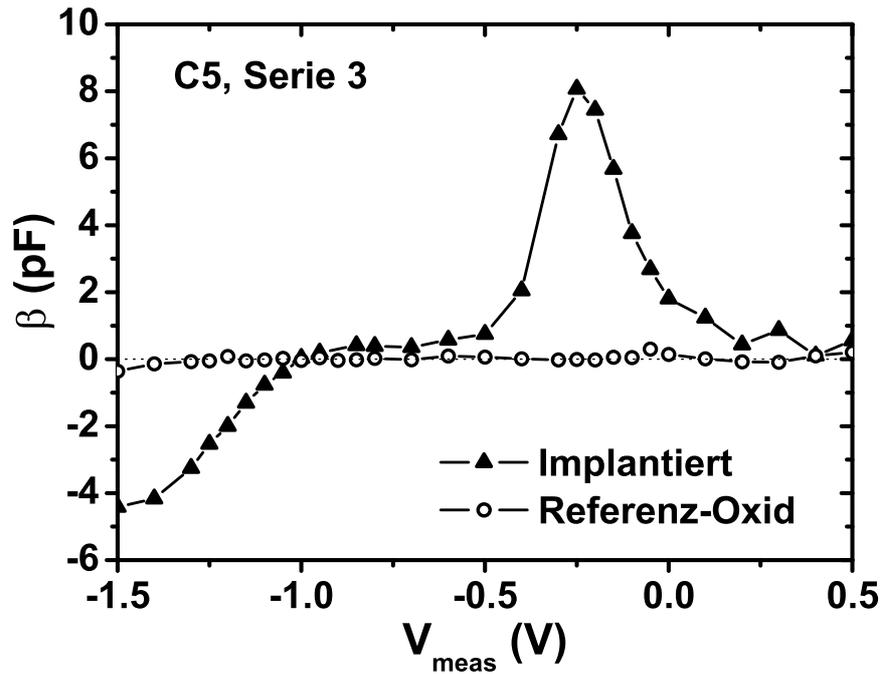


Abbildung 7.4: Die Amplitude der transienten Kapazitätsmessungen β zeigt für die Messungen an der Probe C5 der Serie 3 im implantierten Bereich einen typischen Verlauf, der sich aus der Form des substratseitigen Kapazitätsgeichtungsfaktors B_s ergibt. Das Referenz-Oxid zeigt sehr geringe β -Werte.

allerdings bewahrheitet, dass es auf der Gate-Seite drei mal mehr Traps besitzt als auf der Substrat-Seite. Man beachte allerdings die logarithmische Skala vom Abb. 7.6. Die Mittelung über die verschiedenen Messspannungen ergibt für das Referenz-Oxid die substratseitige Border-Trap-Dichte $N_s = 1.4 \cdot 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ und für die gateseitige Trap-Dichte $N_g = 4.7 \cdot 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$.

Die substratseitige Border-Trap-Dichte des implantierten Oxids hat den Wert $N_s = 1.6 \cdot 10^{18} \text{ cm}^{-3} \text{ eV}^{-1}$ während für die gateseitige Dichte $N_g = 7.5 \cdot 10^{18} \text{ cm}^{-3} \text{ eV}^{-1}$ ermittelt wurde. Die deutlich größere Border-Trap-Dichte auf der Gate-Seite des implantierten Oxids legt die Vermutung nahe, dass es sich um einen Implantationsschaden handeln könnte, der auf der Eintrittsseite der Ionen ausgeprägter ist als auf der weiter entfernt liegenden Substrat-Seite.

Allerdings sei an dieser Stelle erwähnt, dass die große Dicke und die damit großen Unterschiede zwischen K_g und K_s in Abb. E.5 bzw. zwischen B_g und B_s in Abb. E.6 die gateseitige Border-Trap-Dichtebestimmung erschweren.

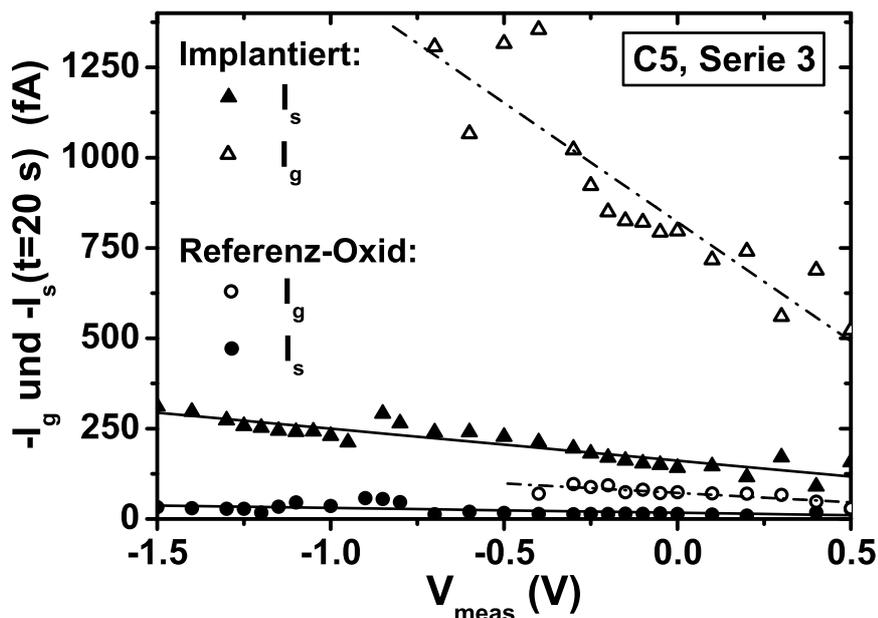


Abbildung 7.5: Die Bestimmung der lokalen Tunnelströme I_g und I_s für das implantierte Oxid (C5, Serie 3) liefert das Ergebnis, dass der gateseitige lokale Tunnelstrom I_g deutlich größere Werte zeigt als der substratseitige lokale Tunnelstrom I_s . Gleiches Verhalten ist im Prinzip für das Referenz-Oxid zu finden, wobei sich die Werte der lokalen Tunnelströme auf einem deutlich niedrigeren Niveau befinden.

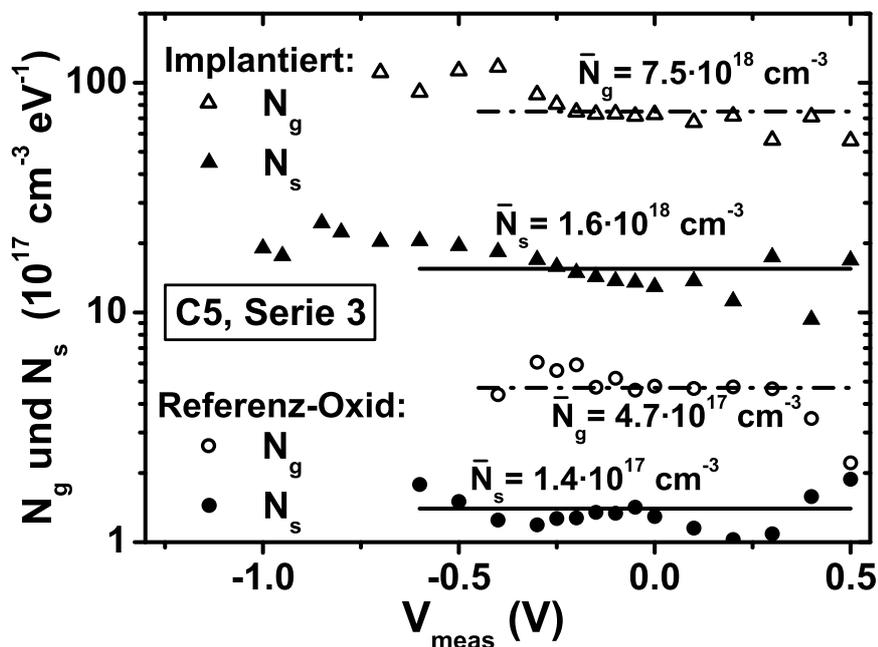


Abbildung 7.6: Die lokalen Border-Trap-Dichten in der Nano-Cluster-Probe C5 der Serie 3 (implantiertes Oxid) zeigen für die gateseitige Trap-Dichte N_g etwa fünfmal höhere Werte als für die substratseitige Trap-Dichte N_s . Das Referenz-Oxid hat deutlich geringere Border-Trap-Dichtewerte, die auf der Gate-Seite allerdings dreimal größer als auf der Substrat-Seite sind.

7.3 Programmierbarkeit der Nano-Cluster

Die implantierten Nano-Cluster-Proben wurden auch auf ihre Programmierbarkeit hin untersucht. Diese Untersuchung wurde an der implantierten p -Substrat Probe C6 durchgeführt, da implantierte Proben nur in sehr begrenzter Anzahl zur Verfügung standen und die n -Substrat Proben C5 für die transienten Messungen verwendet wurden.

Die Untersuchungen der Programmierbarkeit an den Flächenkondensatoren wurden mit HF- $C(V)$ -Messungen durchgeführt, wobei die Flachbandspannungsverschiebung in Abhängigkeit der “Programmier-“ oder “Löschspannung“ am Gate untersucht wurde. Im Detail wurde die Programmierung dadurch simuliert, dass die $C(V)$ -Messung bis zu dem variablen Endwert $V_{g,P/L}$ erfolgte, der sukzessiv geändert wurde. Dabei wurde jeweils eine lineare Spannungsrampe bis zu der definierten Maximal-Gate-Spannung $V_{g,P/L}$ gefahren. Bei diesem Programmierwert wurde die Gate-Spannung etwa eine Sekunde gehalten und im Rücklauf die aktuelle Flachbandspannung ermittelt. Damit ähnelt der Ablauf den in [270–272] durchgeführten Experimenten zur Programmierbarkeit von Nano-Cluster-Speichern.

Das Ergebnis der Messungen zur Programmierbarkeit ist in Abb. 7.7 dargestellt.

Im ersten Teil des Experiments wurde die obere Sweep-Grenze der Gate-Spannung bei $V_{g,P} = +1\text{ V}$, beginnend im Bereich positiver Spannungen, zunehmend gesteigert.

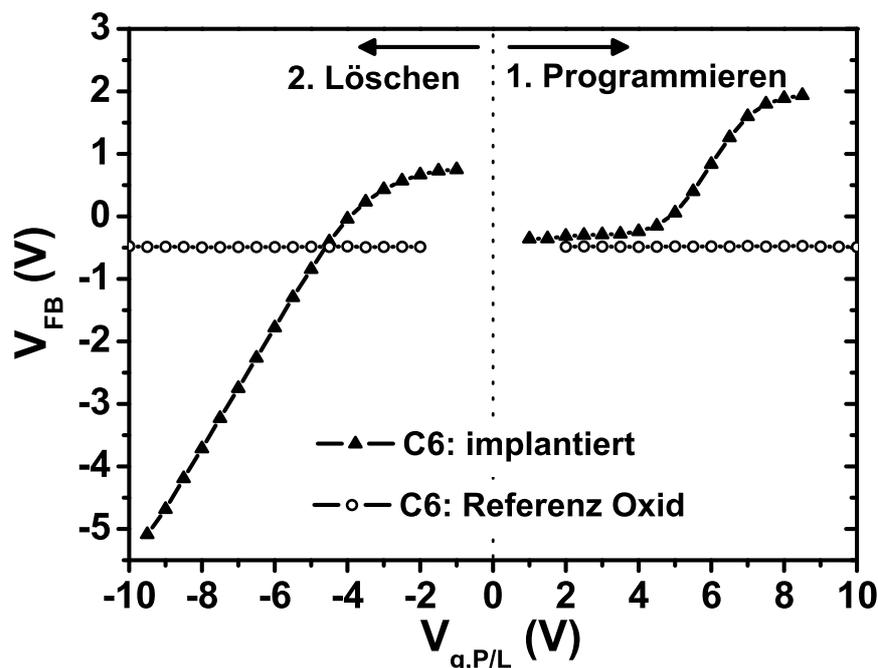


Abbildung 7.7: Durch die Variation der Sweep-Grenzen bei den $C(V)$ -Messungen an der Nano-Cluster-Probe und einer Referenz-Oxid-Probe (C6, Serie 3) wurde die maximal erreichbare Veränderung der Flachbandspannung V_{FB} ermittelt. Beim ersten Teil des Experiments wurde nur die obere positive Sweep-Grenze ($V_{g,P}$) variiert und untersucht, wie weit sich V_{FB} zu positiven Werten verschieben lässt (Programmieren). Im zweiten Teil wurde die untere negative Sweep-Grenze ($V_{g,L}$) variiert und die Löscharkeit bzw. die maximale negative V_{FB} -Verschiebung untersucht.

Für die Referenz-Probe C6 ist zu erkennen, dass im Gate-Spannungsbereich bis $V_{g,P} = +10 \text{ V}$ keinerlei Ladung im Oxid gespeichert werden konnte. Anders ist das Ergebnis für die implantierte Probe C6. Bis etwa $+4 \text{ V}$ lässt sich nur wenig negative Ladung speichern und die Flachbandspannung der implantierten Probe liegt in der Nähe der Probe mit Referenz-Oxid. Danach erfolgt ein deutlicher Anstieg der Flachbandspannung und im Bereich um $V_{g,P} = +8 \text{ V}$ sättigt die Flachbandspannung auf etwa $V_{FB} = +2 \text{ V}$. Demzufolge konnte durch eine Programmierung bei $V_{g,P} = +8 \text{ V}$ eine maximale Flachbandspannungsverschiebung von etwas mehr als 2 V erreicht werden.

Im zweiten Teil des Experiments wurde die Gate-Spannung $V_{g,L}$ im Bereich negativer Werte variiert, um die Nano-Cluster zu löschen, bzw. um positive Ladungen zu speichern. Das Referenz-Oxid zeigt erneut, dass bis $V_{g,L} = -10 \text{ V}$ keinerlei Ladungsspeicherung stattfindet. Das implantierte Oxid zeigt allerdings, dass positive Ladungen sehr wohl gespeichert werden können. Bei kleinen negativen Gate-Spannungen ist zu erkennen, dass sich noch negative Ladungen vom vorangegangenen Programmiervorgang im Isolator befinden, die bei etwa $V_{g,L} = -4.4 \text{ V}$ beseitigt sind. Bei einer Gate-Spannung $V_{g,L} = -9.5 \text{ V}$ lässt sich eine Flachbandspannung von $V_{FB} = -5 \text{ V}$ erreichen, wobei allerdings keine Sättigung zu beobachten ist.

In einem weiteren Experiment wurde untersucht, ob es sich um eine feste oder um eine flüchtige Ladungsspeicherung handelt. Dafür wurde die Probe zunächst bei $V_{g,P} = +8 \text{ V}$ programmiert und der Ladungszustand des Oxids mit Nano-Clustern über 24 Stunden beobachtet. In einem weiteren Durchgang der Messung wurde zunächst bei $V_{g,L} = -10 \text{ V}$ gelöscht und wiederum die Ladungserhaltung über der Zeit bestimmt. Zum Nachweis des Ladungszustands wurden wiederholt $C(V)$ -Messungen in einem minimal gewählten Gate-Spannungsbereich durchgeführt, um die Oxid-Ladung so wenig wie möglich durch die Messung zu beeinflussen. Dabei wurde das Sweep-Intervall der Gate-Spannung jeweils im Bereich $0 \text{ V} \leq |V_g| \leq 3 \text{ V}$ gewählt, wobei der Maximalwert der Gate-Spannung auf der Spannungsseite der jeweils vorangegangenen Programmier- bzw. Löschpolarität lag. Durch die $C(V)$ -Messungen zur Bestimmung des aktuellen V_{FB} -Wertes kann aus diesem Grund höchstens der vorher bei $V_{g,P/L}$ definierte Ladungszustand wieder etwas verstärkt worden sein. Die $C(V)$ -Messung zum "Auslesen" hat aber keinesfalls bewirkt, dass der zuvor definierte Ladungszustand (programmiert oder gelöscht) abgebaut wurde.

Der zeitliche Verlauf der Ladungserhaltung ist in Abb. 7.8 dargestellt. Nach der Programmierung bei $V_{g,P} = +8 \text{ V}$ liegt die Flachbandspannung nahe bei $V_{FB} = 2 \text{ V}$, wie auch in Abb. 7.7 zur Programmierbarkeit der Nano-Cluster gesehen wurde. Für die Annahme, dass sich der zeitliche Verlauf der Flachbandspannung in der Darstellung von Abb. 7.8 für die ersten 20 *min* durch eine Gerade annähern lässt, ergibt sich für diesen Zeitraum eine logarithmische Abhängigkeit. Sie würde dem Zeitverhalten entsprechen, dass in [273] beobachtet wurde. Zu größeren Zeiten verlangsamt sich die Verringerung des erzeugten V_{FB} -Zustandes. Nach 24 Stunden beträgt die Flachbandspannung der programmierten Probe noch etwa $V_{FB} = 0.8 \text{ V}$, d.h. etwa die Hälfte der effektiven Ladung ist verloren gegangen. Ein ähnliches zeitliches Verhalten zeigt der Verlauf der Flachbandspannung nach dem Löschen bei $V_{g,L} = -10 \text{ V}$. Innerhalb eines Tages ändert sich die V_{FB} von ca. -5 V auf etwa -2 V wobei etwa $2/3$ der gespeicherten effektiven Ladung verloren geht. Anfangs ist die zeitliche V_{FB} -Änderung nahezu logarithmisch und verlangsamt sich später. Trotz des erheblichen Ladungsver-

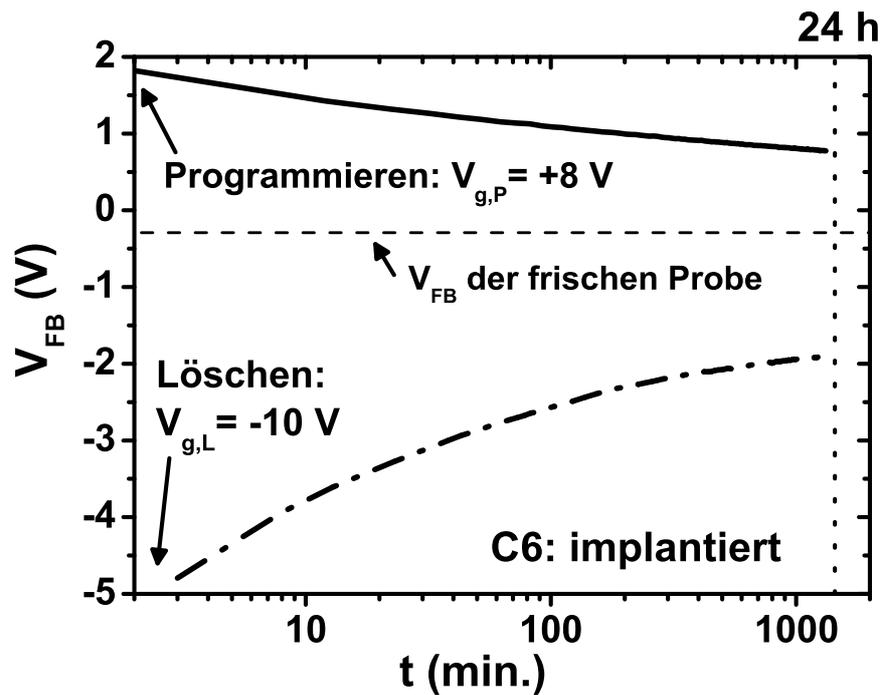


Abbildung 7.8: Das zeitliche Speicherverhalten der Nano-Cluster-Probe C6, Serie 3 wurde über die zeitliche Änderung der Flachbandspannung untersucht, die mit Hilfe von $C(V)$ -Messungen bestimmt wurde. Dabei wurde der $C(V)$ -Sweep-Bereich so klein wie möglich gehalten, um die Beeinflussung der gespeicherten Ladung durch die Messung (“Read-Disturb“) so gering wie möglich zu halten. Sowohl nach dem Programmieren bei $V_{g,P} = +8\text{ V}$ als auch nach dem Löschen bei $V_{g,L} = -10\text{ V}$ zeigt der zeitliche Verlauf von V_{FB} , dass ein erheblicher Teil der Flachbandspannungsverschiebung auf flüchtiger Trap-Speicherung beruht.

lustes ist nach 24 Stunden noch ein Unterschied der V_{FB} -Werte im programmierten und gelöschten Zustand von ca. 2.8 V vorhanden, der zur Realisierung eines NVSM genutzt werden kann.

Es sei darüber hinaus darauf hingewiesen, dass der anfängliche logarithmische Zeitverlauf der Flachbandspannung dem Zeitverhalten entspricht, das sich aufgrund der zeitlichen Ladungsänderung in den transienten $I(t)$ - und $C(t)$ -Messungen ergeben müsste. Demnach handelt es sich bei dem anfänglichen Ladungsverlust tatsächlich um Entladungen durch transiente Tunnelvorgänge.

7.4 Diskussion der Ergebnisse der Nano-Cluster-Oxid-Untersuchungen

Die Untersuchung des implantierten Oxids in diesem Kapitel hat ergeben, dass eine große Anzahl von Traps als Folge der Implantation im gesamten Oxid erzeugt wird. Die Untersuchungen der Border-Trap-Dichten zeigen, dass die Schädigung auf der Gate-Seite etwa fünfmal höher ist als auf der Substrat-Seite. Dabei entspricht die substratseitige Border-Trap-Dichte der implantierten Oxid-Probe, die im Bereich von $10^{18}\text{ cm}^{-3}\text{ eV}^{-1}$ liegt, etwa dem Schädigungsgrad wie er in massiv geschädig-

ten Tunneloxiden nach GE-Stressladungen von $Q_{inj} = -10 \text{ C/cm}^2$ gefunden wurde. Die Border-Trap-Dichten des Referenz-Oxids liegen im Bereich von $10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$, wobei die gateseitige Dichte höher ist als die substratseitige Dichte. Im Vergleich zum nitrierten Tunneloxid (Probe C3, Serie 1) sind die Border-Trap-Dichten des Referenz-Oxids um etwa eine Größenordnung höher. Durch die Implantation steigen die Border-Trap-Dichten auf beiden Oxidseiten um eine weitere Größenordnung an, wobei die Zunahme auf der Gate-Seite größer ist als auf der Substrat-Seite.

Im Gegensatz dazu sind die Grenzflächenzustandsdichten des implantierten Oxids eher gering. Dieses Ergebnis gilt insbesondere für die n -Substrat-Probe C5, die im Vergleich zum Referenz-Oxid eine zu vernachlässigende Erhöhung der Grenzflächenzustände zeigte.

Insgesamt wurde aus den Ergebnissen der Trap-Dichte-Untersuchungen des implantierten Oxids deutlich, dass im gesamten Oxidvolumen mit Ausnahme der Substrat-Oxid-Grenzfläche hohe bis sehr hohe Trap-Dichten vorliegen. In der Nähe der Gate-Grenzfläche existiert aufgrund der Implantation von Si -Ionen, die an dieser Grenzfläche eingetreten sind, eine noch höhere Trap-Dichte als auf der Substrat-Seite. Die Border-Trap-Dichte auf der Substrat-Seite muss ebenfalls als direkte oder indirekte Folge der Si -Implantation angesehen werden. Die geringe Grenzflächenzustandsdichte kann nur dadurch erklärt werden, dass die Schädigung an der Substrat-Grenzfläche durch den Temperschnitt nach der Implantation sehr gut ausgeheilt werden konnte. Es muss davon ausgegangen werden, dass Grenzflächenzustände direkt nach der Implantation existiert haben, da während der Implantation Si -Ionen den gesamten Isolator durchqueren konnten. Im Gegensatz zu den Grenzflächenzuständen konnten die Border-Traps durch die Temperung nicht derart umfassend ausgeheilt werden, dass ein geringer Degradationszustand wieder hergestellt werden konnte.

Die Experimente zur Ladungsspeicherung in dem implantierten Oxid bestätigen die Existenz hoher Trap-Dichten. Der größere Teil der gespeicherten Oxidladung ging innerhalb eines Tages verloren und deutet darauf hin, dass ein wesentlicher Anteil der Ladungsspeicherung auf einer flüchtigen Trap-Speicherkomponente beruht. Es besteht aber auch die Möglichkeit, dass ein Teil der Ladungsspeicherung auf Nano-Cluster über Traps verloren geht. Der verbleibende nicht flüchtige Anteil der Speicherung könnte in Nano-Clustern erfolgen.

Die Klärung der Frage, ob tatsächlich eine Speicherung auf Nano-Clustern stattfindet oder ob die Speicherung auf räumlich tieferliegenden Oxid-Traps stattfindet, kann nicht durch die im Rahmen dieser Arbeit angewendeten Messmethoden erfolgen.

8 Zusammenfassung

In dieser Arbeit wurde eine Methode entwickelt, die es erstmals ermöglicht die Haftstellendichten (Border-Trap-Dichten) in einem Abstand von etwa $2 - 3 \text{ nm}$ von den beiden Oxid-Grenzflächen einer MOS-Struktur separat zu bestimmen. Zusätzlich wurden Grenzflächenzustandsdichten am Substrat-Oxid-Interface mit Hilfe von $C(V)$ -Messungen bestimmt, wodurch die lokale Schädigung von Tunnelisolatoren in drei verschiedenen Tiefenbereichen untersucht werden konnte.

Um die Bestimmungen der lokalen Border-Trap-Dichten auf der Gate- und Substrat-Seite der Tunneloxide durchzuführen, wurde erstmals die Kombination aus transienten Oxidstrom- und transienten Kapazitätsmessungen verwendet. Für die spätere Auswertung ist zusätzlich eine quasistatische $C(V)$ -Messungen erforderlich. Die transienten Oxidstrom- und Kapazitätsmessungen basieren auf der zeitlichen Beobachtung der Auswirkungen lokalen Elektronentunnels, die im äußeren Stromkreis der MOS-Probe nach einer sprunghaften Gate-Spannungsänderung sichtbar werden.

Die theoretische Beschreibung der verwendeten transienten Messmethoden wurde abgeleitet. Hierbei mussten in der aktuellen Literatur verwendete Theorien erweitert werden, da diese einige wesentliche Aspekte nicht berücksichtigt haben. In diesem Zusammenhang ist insbesondere die Ableitung der gatespannungsabhängigen Stromgewichtungsfaktoren zu nennen, die es ermöglichen die Ergebnisse der transienten SILC-Messungen bei unterschiedlichen Messspannungen zu erklären und richtig auszuwerten. Sie beschreiben den Zusammenhang zwischen der transienten SILC-Messung im äußeren Stromkreis und den lokalen Tunnelströmen, die die Umladung von Border-Traps in der Nähe der beiden Oxid-Grenzflächen bewirken. Die Stromgewichtungsfaktoren berücksichtigen erstmals neben den Konvektionstrom-Anteilen, die durch das lokale Tunneln verursacht werden, auch die Verschiebungsstromanteile. Die Verschiebungsstromanteile werden durch die Änderung des Ladungszustands von Halbleiter-Substrat, Grenzflächenzuständen und Poly-*Si*-Gate bei einer zeitlich veränderlichen Oxidladung hervorgerufen.

Neben der Formulierung der Theorie zur Beschreibung der transienten Kapazitätsexperimente, konnte die Berechnung der Zeitabhängigkeiten der transienten Messmethoden verbessert werden. Dabei wird nun berücksichtigt, dass zu einem gegebenen Zeitpunkt in den transienten Experimenten sowohl ein Trap-Tiefen- als auch ein Trap-Energieintervall über direktes Tunneln einen Beitrag zu den Messungen liefert. In der in früheren Arbeiten verwendeten Beschreibung auf der Basis des Tunnel-Front-Modells wurde angenommen, dass zu jedem Messzeitpunkt nur Traps aus einer bestimmten Tiefe zur Messung beitragen. Aus dieser Annahme konnte ein Trap-Tiefenprofil abgeleitet werden. Es hat sich jedoch aufgrund der neuen theoretischen Beschreibung herausgestellt, dass ein derart bestimmtes Tiefenprofil eine starke Überinterpretation der transienten Messungen darstellt. Vielmehr wurde gezeigt, dass lediglich eine mittlere Trap-Dichteinformation aus dem beschriebenen Tiefenbereich erhalten werden kann.

Infolge der vorliegenden theoretischen Beiträge existiert nun eine vollständige Be-

schreibung der transienten Oxidstrom- und der transienten Kapazitätsmessungen, die Rückschlüsse auf die beteiligten Oxid-Trap-Dichten zulassen. Diese Schlussfolgerung ergibt sich auch aus der durchgeführten Fehlerbetrachtung, die gezeigt hat, dass trotz des relativ großen Fehlers in der gateseitigen Border-Trap-Dichtebestimmung und der Annahmen bezüglich der Tunnelzeitkonstanten aussagekräftige Ergebnisse mit der vorgestellten Methode erzielt werden können.

Darüber hinaus ermöglichen die abgeleiteten Stromgewichtungsfaktoren bislang nicht richtig interpretierte Ergebnisse in der Literatur zu erklären. Als Beispiel kann das Auftreten einer negativen differentiellen Leitfähigkeit in $I(V)$ -Messungen an MOS-Strukturen bei kleinen elektrischen Feldstärken genannt werden, deren Auftreten auf die spannungsabhängigen Stromgewichtungsfaktoren zurückgeführt werden kann.

Untersuchungen an nitridierten und nicht nitridierten Tunneloxiden haben ergeben, dass die Nitridierung einen positiven Einfluss auf die Oxiddegradation hat. Das nitridierte Tunneloxid zeigte generell nur eine etwa halb so hohe Border-Trap-Generationsrate wie das nicht nitridierte Tunneloxid. Diese Aussage gilt ebenfalls für die Erzeugung von Grenzflächenzuständen, deren Generationsrate durch die Nitridierung noch stärker verringert wird. In Experimenten mit unterschiedlicher Stresspolarität wurde deutlich, dass die Oxiddegradation auch vom Nitridierungsgrad abhängig ist. Während das nicht nitridierte Tunneloxid nahezu keinen Degradationsunterschied für die beiden Stresspolaritäten zeigte, ergab die Untersuchung des nitridierten Tunneloxids ein asymmetrisches Degradationsverhalten in Bezug auf die Stresspolarität. Es zeigte sich, dass die substratnahe Oxidregion, die eine besonders hohe Stickstoffkonzentration aufweist, unter Gate-Emission-Stressbedingungen deutlich stärker geschädigt wird als bei Substrat-Emission-Stress. Dies bedeutet, dass in einer Flash-Zelle, die mit Fowler-Nordheim-Tunneln programmiert und gelöscht wird, der substratseitige Oxidlayer beim Löschen wesentlich stärker degradiert als beim Programmieren. Die gateseitige Border-Trap-Erzeugungsrate des nitridierten Tunneloxids zeigte keine Abhängigkeit von der Stresspolarität.

Die beobachteten Degradationsverläufe konnten weitgehend im Rahmen des Hydrogen-Release-Schädigungsmodells erklärt werden, das reaktive Wasserstoffspezies für die Erzeugung von Oxid-Traps verantwortlich macht. Schädigungsanteile anderer Degradationsmechanismen können aber nicht ausgeschlossen werden und könnten z.B. für die Stresspolaritätsunabhängigkeit der gateseitigen Border-Trap-Dichte für beide Tunneloxidproben verantwortlich sein. Eine Übereinstimmung mit der aktuellen Literatur konnte in Bezug auf die Wirkungsweise der Oxid-Nitridierung festgestellt werden. Dabei wird davon ausgegangen, dass der Stickstoff die allgemeine Trap-Generationsrate sowie die Diffusion der schädigenden Wasserstoffspezies verringert. Die Ergebnisse der Border-Trap-Untersuchungen deuten darauf hin, dass an der Substrat-Seite mehr Wasserstoffspezies freigesetzt werden als auf der Gate-Seite.

Abschließend konnte die neu entwickelte Methode der Border-Trap-Bestimmung zur Untersuchung von implantierten Nano-Cluster-Proben genutzt werden. Die Ergebnisse sagen aus, dass infolge der *Si*-Implantation eine große Anzahl von Oxid-Traps existiert, die durch die angewendete Temperung zur Cluster-Formierung nicht ausgeheilt werden konnte. Die Bestimmung der Border-Trap-Dichten liefert auf der Gate-Seite, auf der die implantierten Siliziumatome eintreten, einen fünffach höheren Wert als auf der Substrat-Seite. Die Grenzflächenzustände werden durch den Tempersschritt fast vollständig wieder ausgeheilt, sodass auch den implantierten Oxidproben eine gute Grenzflächenqualität bescheinigt werden kann.

A Ergänzende Berechnungen

A.1 Berechnung von C(V)-Kurven von p-Substrat-MOS-Strukturen

Die Betrachtungen zur Berechnung von $C(V)$ -Kurven in Kapitel 3.1 wurden anhand einer MOS-Struktur mit n -dotiertem Substrat durchgeführt. Abweichungen in den Beschreibungen, die aus der Verwendung eines p -dotierten Substrates resultieren, sind in diesem Abschnitt beschrieben und die zutreffenden Formeln angegeben.

A.1.1 Berechnung der HF-C(V)-Kurve einer MOS-Struktur mit p-Substrat

Die Formel (A.1) ist das Pendant zu (3.12) für eine MOS-Struktur mit p -Substrat:

$$C_{s,p-hf}(\psi_s) = \sqrt{\frac{q\epsilon_s\beta}{2}} \cdot \frac{p_o(1 - e^{-\beta\psi_s}) + n_o\left(\frac{e^{\beta\psi_s}-1}{1+\Delta_p}\right)}{F(\beta\psi_s)}, \quad (\text{A.1})$$

wobei der Korrekturterm Δ_p gegeben ist durch:

$$\Delta_p = \frac{1}{p_o\beta F(\beta\psi_s)} \frac{e^{\beta\psi_s} - \beta\psi_s - 1}{\int_0^{\psi_s} \frac{(1-e^{-\beta\psi})(e^{\beta\psi}-\beta\psi-1)}{2F(\beta\psi)^3} d\psi}. \quad (\text{A.2})$$

Genau genommen gehen die Formeln (A.1) und (3.12) für den Fall $\Delta_n = \Delta_p = 0$ in die NF-C(V)-Formel (3.11) über. Die Δ -Terme beseitigen demnach den Einfluss der jeweiligen Minoritätsladungsträger in Inversion, indem Δ_n bzw. Δ_p jeweils in Inversion einen großen Wert annehmen. Somit steigen die HF-C(V)-Kurven in Inversion nicht wieder an.

A.1.2 Berechnung der NF C(V)-Kurve einer Drei-Terminal-MOS-Struktur mit p-Substrat

Die Halbleiterladung einer Drei-Terminal-MOS-Struktur mit p -Substrat ist durch

$$Q'_{s,n} = \mp \sqrt{\frac{2q\epsilon_s}{\beta}} \cdot \sqrt{p_o(e^{-\beta\psi_s} + \beta\psi_s - 1) + n_o(e^{\beta(\psi_s-V_k)} - \beta\psi_s - e^{-\beta V_k})} \quad (\text{A.3})$$

gegeben. Dieses ist das Analogon zu Gl. 3.17, die für eine n -Substrat-MOS-Struktur gegeben ist. Daraus ergibt sich als Pendant zu Gl. 3.18 die Halbleiterkapazität für eine p -Probe, durch

$$C'_{s,n}(\psi_s, V_k) = \frac{\sqrt{\frac{q\epsilon_s\beta}{2}} \cdot [p_o(1 - e^{-\beta\psi_s}) + n_o(e^{\beta(\psi_s-V_k)} - 1)]}{\sqrt{p_o(e^{-\beta\psi_s} + \beta\psi_s - 1) + n_o(e^{\beta(\psi_s-V_k)} - \beta\psi_s - e^{-\beta V_k})}}. \quad (\text{A.4})$$

A.2 Berechnung der Oxid-Trap-Dichten nach dem Tunnel-Front-Modell

Beim Tunnel-Front-Modell (TFM) [213] wird von einer räumlich verteilten Volumen-Trap-Dichte $N(x)$ ausgegangen, deren eingefangene Ladung über einen direkten Tunnelprozess aus dem Oxid heraus tunnelt.

Die Besonderheit dieser Beschreibung ist, dass von Tunnelfronten ausgegangen wird, die sich mit einer mittleren Geschwindigkeit aus dem Oxid bewegen. Diese mittlere Geschwindigkeit der Tunnelfronten ist durch die mittlere Tunnelzeit in der Tiefe x bestimmt. Insbesondere beinhaltet diese Beschreibung, dass zu einem bestimmten Zeitpunkt t nur ein Strombeitrag aus der Tiefe $x(t)$ im Oxid beiträgt. Der Zusammenhang zwischen der Messzeit und der räumlichen Lage der sich umladenden Traps ist durch

$$x(t) = \frac{1}{2k} \ln \left(\frac{t}{\tau_0} \right) = x_{max}(E, t) \quad (\text{A.5})$$

gegeben, wie auch in [97, 101] beschrieben. Der Ort $x(t) = x_{max}(E, t)$ entspricht gerade der Position des Maximums des Integranden f_R (Gl. 3.71). Der Strom, der sich aus der Beschreibung der Tunnelfronten ergibt wurde über die Geschwindigkeit der Tunnelfronten berechnet:

$$I(t) = qNvA = qN(x(t)) \frac{dx}{dt} A = \frac{qA}{2k} \cdot \frac{N(x(t))}{t} \quad (\text{A.6})$$

Daraus ergibt sich die räumliche Verteilung der Volumen-Trap-Dichte zu

$$N(x(t)) = \frac{2k I(t) \cdot t}{qA} \quad (\text{A.7})$$

Durch den direkten Zusammenhang zwischen Trap-Ort $x(t)$ und dem Strom $I(t)$ lässt sich nach dem TFM sogar ein Trap-Tiefenprofil bestimmen. Allerdings wurde in Kap. 3.2.4.1 gezeigt, dass diese Tiefeninformation nicht aussagekräftig sein kann, da zu jedem Zeitpunkt diverse Trap-Tiefen und Energien zum gemessenen Strom beitragen.

A.3 Simulation des transienten Oxidstroms für verschiedene Be- und Entladetunnelzeitkonstanten

Zur Beurteilung der Auswirkungen, die ein starker Unterschied der Tunnelzeitkonstanten für Beladung und Entladung (τ_{0c} und τ_{0e}) auf die transienten SILC-Messungen hätte, wurden Simulationen des substratseitigen externen Tunnelstroms $I_{ext,s}(t = 20 \text{ s})$ unter Variation der Beladezeit t_{ch} durchgeführt. In den Simulationen wurde die Oxid-Trap-Dichte $N_T = 10^{18} \text{ cm}^{-3}$ und die konstante Trap-Energie $E_t = 0 \text{ eV}$ verwendet. Es wurde die Abhängigkeit des messbaren Stroms zum Zeitpunkt $t_{meas} = 20 \text{ s}$ für verschiedene Werte von τ_{0c} betrachtet während $\tau_{0e} = 10^{-11} \text{ s}$ konstant gehalten wurde. Dafür wurde ähnlich wie in [223] die Auswirkung der Beladezeit t_{ch} für den transienten SILC mit berücksichtigt. Für den Fall des substratseitigen lokalen Tunnelstroms und der negativen Messpolarität ΔV_- gilt für die Änderung der Oxidladungsverteilung:

$$\delta n(x, t_{ch}, t_{meas}) \sim N_T \left(1 - e^{-\frac{t_{ch}}{\tau_{0c}}}\right) e^{-\frac{t_{meas}}{\tau_{0e}}}. \quad (\text{A.8})$$

Nach der Ableitung nach t_{meas} und numerischen Integration für Flachbandbedingungen und eine feste Trap-Energie $E_t = 0 \text{ eV}$ mit Gl. 3.67 ergeben sich die in Abb. A.1 dargestellten Abhängigkeiten von der Beladezeit t_{ch} . Es ist zu erkennen, dass für eine angenommene Tunnelzeitkonstante $\tau_{0e} = 10^{-11} \text{ s}$ und verschiedene Werte für τ_{0c} nur dann im Bereich $10 \text{ s} \leq t_{ch} \leq 1000 \text{ s}$ eine Veränderung des Stroms $I_{ext,s}(t = 20 \text{ s})$ erhalten wird, wenn die beiden Tunnelzeitkonstanten in der gleichen Größenordnung liegen (vgl. den experimentell ermittelten Verlauf in Abb. 5.2).

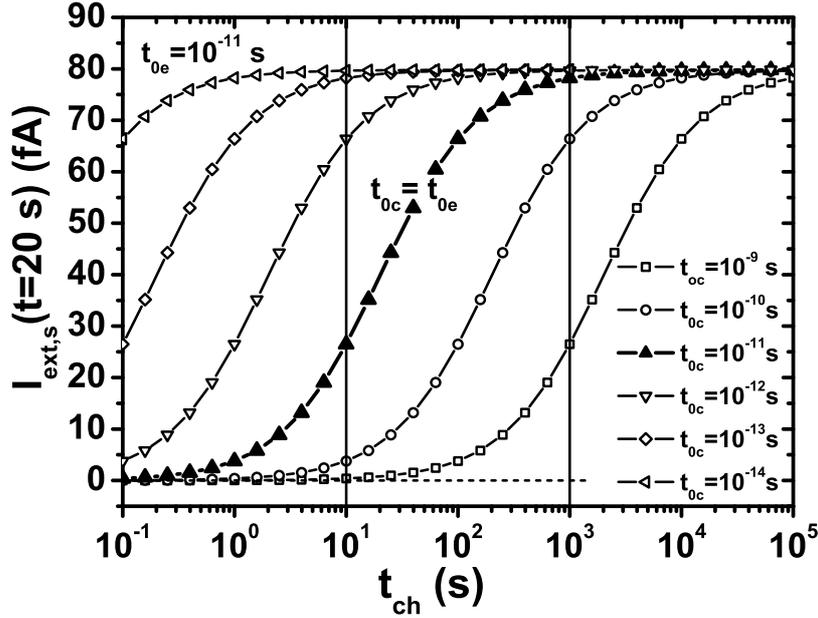


Abbildung A.1: Abhängigkeit des transienten SILC ($I_{ext,s}(t = 20 \text{ s})$) von der Beladezeit t_{ch} . Für festes $\tau_{0e} = 10^{-11} \text{ s}$ und verschiedene Werte von τ_{0c} zeigt sich, dass nur Traps in den Messungen beitragen können, die in Belade- und Messphase ähnliche Zeitkonstanten haben.

Demnach tragen in den transienten SILC-Messungen im Wesentlichen die Traps zum gemessenen Strom bei, die in der Belade- und der Messphase ähnliche Zeitkonstanten haben. Diese Erkenntnis entspricht der Annahme, dass in der Messphase nur die Traps beladen/entladen werden können, die in der vorangegangenen Beladephase auch entladen/beladen wurden. Damit kann wie in [223] beschrieben, davon ausgegangen werden, dass τ_{0e} und τ_{0c} etwa in der gleichen Größenordnung liegen. In Ermangelung genauerer Informationen über den Unterschied zwischen den beiden Zeitkonstanten werden die Auswertungen unter der Annahme der Gleichheit ($\tau_{0e} = \tau_{0c} = \tau_0$) durchgeführt.

A.4 Simulation des transienten SILC für verschiedene räumliche Trap-Verteilungen

Wie in Abschnitt 3.2.4.3 soll das Ergebnis der vereinfachten Berechnung des transienten SILC nach Gl. 3.78 mit dem Ergebnis der Berechnung mit dem allgemeinen

Ausdruck Gl. 3.68 verglichen werden. Für die Simulation des transienten SILC nach dem allgemeinen Ausdruck Gl. 3.68 wurden verschiedene Trap-Profile angenommen (Abb. A.2(a)) und die daraus berechneten externen Ströme $I_{ext,s}(t)$ mit der Berechnung für eine konstante Trap-Dichte nach Gl.3.78 verglichen¹ (Abb. A.2(b)).

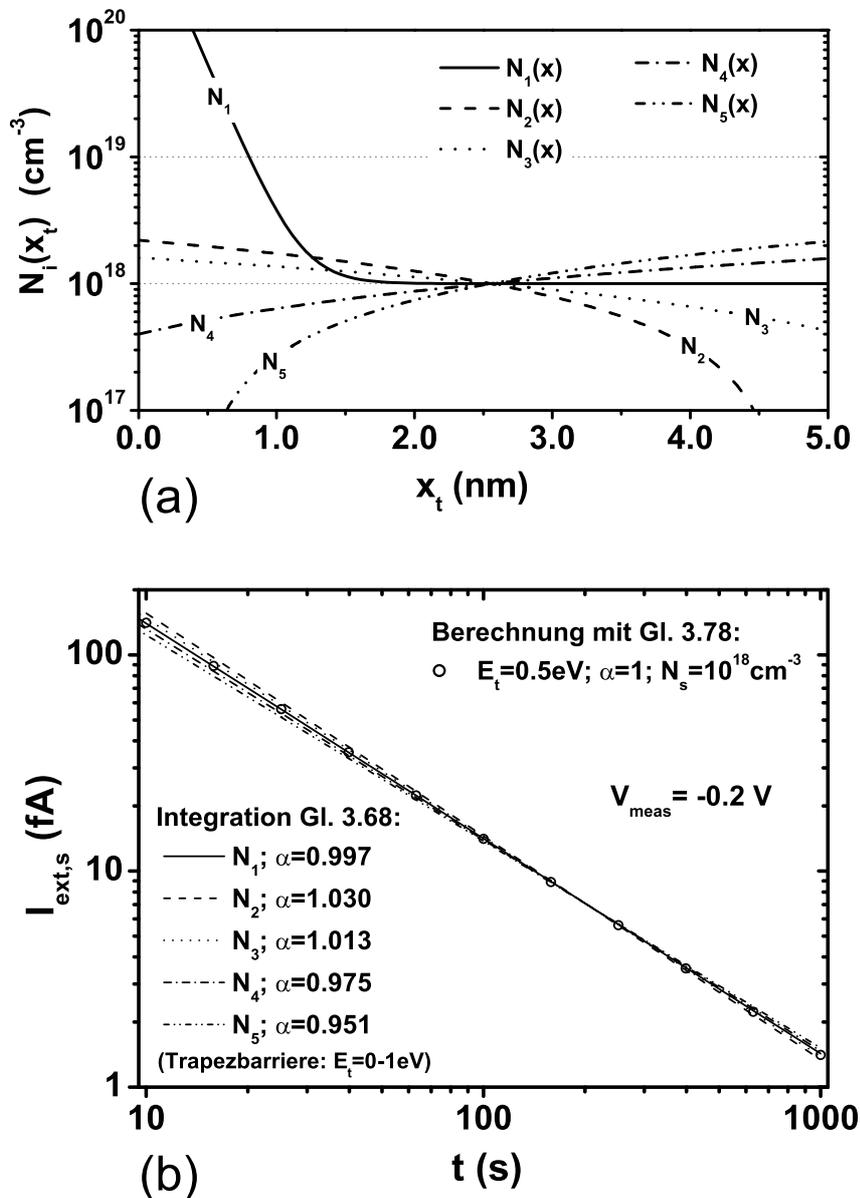


Abbildung A.2: Für die in (a) abgebildeten Trap-Tiefenprofile wurden in (b) die resultierenden transienten SILC Verläufe mit Gl. 3.68 berechnet. Die angenommene Messspannung $V_{meas} = -0.2 \text{ V}$ liegt nahe bei der Flachbandspannung.

Die angenommenen Trap-Profile sind ein exponentieller Abfall von $N_s = 10^{21} \text{ cm}^{-3}$ an der Substrat-Grenzfläche auf eine konstante Dichte (10^{18} cm^{-3}), die ab einer Tunneldistanz von ca. 1.5 nm erreicht wird ($N_1(x)$). Des Weiteren sind linear mit der Tunneldistanz veränderliche Trap-Dichten angenommen, die für $x_t = 2.5 \text{ nm}$ einen

¹Für alle Simulationen wurde eine Messspannung $V_{meas} = -0.2 \text{ V}$ angenommen, die in der Nähe der Flachbandspannung V_{FB} liegt.

Wert nahe bei 10^{18} cm^{-3} haben. Die Änderung dieser linear veränderlichen Trap-Dichten ist $2.5 \cdot 10^{17} \text{ cm}^{-3} \text{ nm}^{-1}$ (N_3 und N_4) bzw. $5 \cdot 10^{17} \text{ cm}^{-3} \text{ nm}^{-1}$ (N_2 und N_5). Es wird deutlich, dass weder der exponentielle Abfall innerhalb der ersten 1.5 nm der Tunneldistanz noch die linearen Trap-Tiefenprofile einen starken Einfluss auf den extern im Zeitintervall $10 \text{ s} \leq t \leq 1000 \text{ s}$ gemessenen transienten SILC haben, solange sich der Mittelwert des im wesentlichen beitragenden Tiefenintervalls $2 \text{ nm} \leq x_t \leq 3 \text{ nm}$ nicht ändert. Im Umkehrschluss bestätigt dies das Resultat der Betrachtungen in Kap. 3.2.4.2 und macht damit deutlich, dass nur eine mittlere Trap-Dichte im genannten Tiefenintervall aus den transienten Tunnelexperimenten erhalten werden kann.

A.5 Fehlerbetrachtung zur kombinierten transienten Methode

Die Betrachtung der Fehler, die bei der Berechnung der lokalen Tunnelströme I_s und I_g bzw. bei der Bestimmung der lokalen Trap-Dichten N_s und N_g mit der kombinierten Methode aus transienten Strom- und Kapazitätsmessungen auftreten, soll nun durchgeführt werden.

A.5.1 Fehlerbetrachtung zur Berechnung der lokalen Tunnelströme

Zur Abschätzung der Fehler für die lokalen Tunnelströme I_s und I_g wird über die Fortpflanzung statistischer Fehlergrenzen nach

$$\pm F_y = \pm \sqrt{\sum_{j=1}^m \left(\frac{\partial g}{\partial x_j} F_{x_j} \right)^2} \quad (\text{A.9})$$

berechnet, da bei der großen Anzahl von eingehenden Messgrößen die Fortpflanzung sicherer Fehlergrenzen zu unrealistisch hohen Fehlerwerten führen kann [274]. Dabei ist F_y der Fehler des Ergebnisses $y = g(x_1, \dots, x_m)$. Außerdem gehen die Messgrößen x_j mit den zugehörigen Fehlern F_{x_j} ein.

Für die Berechnung des maximalen Fehlers der lokalen Tunnelströme $I_g(t)$ in Gl. 3.98 und $I_s(t)$ in Gl. 3.99 ergeben sich demnach jeweils sechs Terme, die aus den partiellen Ableitungen der eingehenden Größen resultieren. Der Fehler F_{I_g} des gateseitigen lokalen Tunnelstroms sowie der Fehler F_{I_s} des substratseitigen lokalen Tunnelstroms ergeben sich zu:

$$\begin{aligned} |F_{I_g}| = & \left[\left(\frac{\frac{K_s}{t \cdot \ln(10)} F_\beta}{B_s K_g + B_g K_s} \right)^2 + \left(\frac{\left(\frac{B_g K_s I_0}{t} - \frac{K_g K_s \beta}{t \cdot \ln(10)} \right) F_{B_s}}{(B_s K_g + B_g K_s)^2} \right)^2 \right. \\ & + \left(\frac{\left(\frac{B_s K_s I_0}{t} + \frac{K_s^2 \beta}{t \cdot \ln(10)} \right) F_{B_g}}{(B_s K_g + B_g K_s)^2} \right)^2 + \left(\frac{\frac{B_s}{t} F_{I_0}}{B_s K_g + B_g K_s} \right)^2 \\ & \left. + \left(\frac{\left(\frac{B_g B_s I_0}{t} - \frac{B_s K_g \beta}{t \cdot \ln(10)} \right) F_{K_s}}{(B_s K_g + B_g K_s)^2} \right)^2 + \left(\frac{\left(\frac{B_s^2 I_0}{t} + \frac{B_s K_s \beta}{t \cdot \ln(10)} \right) F_{K_g}}{(B_s K_g + B_g K_s)^2} \right)^2 \right]^{\frac{1}{2}}, \quad (\text{A.10}) \end{aligned}$$

$$\begin{aligned}
|F_{I_s}| = & \left[\left(\frac{\frac{K_g}{t \cdot \ln(10)} F_\beta}{B_s K_g + B_g K_s} \right)^2 + \left(\frac{\left(\frac{B_g K_g I_0}{t} - \frac{K_g^2 \beta}{t \cdot \ln(10)} \right) F_{B_s}}{(B_s K_g + B_g K_s)^2} \right)^2 \right. \\
& + \left(\frac{\left(\frac{B_s K_g I_0}{t} + \frac{K_g K_s \beta}{t \cdot \ln(10)} \right) F_{B_g}}{(B_s K_g + B_g K_s)^2} \right)^2 F_{B_g} + \left(\frac{\frac{B_g}{t} F_{I_0}}{B_s K_g + B_g K_s} \right)^2 \\
& \left. + \left(\frac{\left(\frac{B_g^2 I_0}{t} - \frac{B_g K_g \beta}{t \cdot \ln(10)} \right) F_{K_s}}{(B_s K_g + B_g K_s)^2} \right)^2 + \left(\frac{\left(\frac{B_g B_s I_0}{t} + \frac{B_g K_s \beta}{t \cdot \ln(10)} \right) F_{K_g}}{(B_s K_g + B_g K_s)^2} \right)^2 \right]^{\frac{1}{2}}. \quad (\text{A.11})
\end{aligned}$$

In Kap. 5 wird im Zusammenhang mit beispielhaften $I(t)$ - und $C(t)$ -Messungen näher auf die Beiträge der einzelnen Fehler-Terme eingegangen.

A.5.2 Fehlerbetrachtung der lokalen Trap-Dichten

In den Fehler, der mit Gl. 3.82 berechneten lokalen Trap-Dichten auf Gate- und Substrat-Seite, geht neben dem Fehler der lokalen Tunnelströme noch der Fehler des umladbaren Trap-Energieintervalls ein. Nach der Fehlerfortpflanzung folgt für den Ergebnisfehler der F_{N_g} und F_{N_s} lokalen Trap-Dichten:

$$|F_{N_g}| = \frac{2kt}{qA} \sqrt{\left(\frac{F_{I_g}}{\Delta E_g} \right)^2 + \left(\frac{I_g(t) F_{\Delta E_g}}{\Delta E_g^2} \right)^2}, \quad (\text{A.12})$$

$$|F_{N_s}| = \frac{2kt}{qA} \sqrt{\left(\frac{F_{I_s}}{\Delta E_s} \right)^2 + \left(\frac{I_s(t) F_{\Delta E_s}}{\Delta E_s^2} \right)^2}. \quad (\text{A.13})$$

Dabei sind $F_{\Delta E_g}$ und $F_{\Delta E_s}$ die absoluten Fehler der umladbaren Trap-Energieintervalle auf Gate- und Substrat-Seite.

Für den Fall, dass aus mehreren Messungen der lokalen Trap-Dichte, die mitunter mit unterschiedlichen Fehlern behaftet sind, ein Mittelwert berechnet werden soll, findet folgender Ausdruck Anwendung:

$$\bar{N} = \sum_{i=1}^n g_i N_i \quad \text{mit} \quad g_i = \frac{\left(\frac{1}{F_{N_i}} \right)^2}{\sum_{i=1}^n \left(\frac{1}{F_{N_i}} \right)^2}. \quad (\text{A.14})$$

Wenn alle beitragenden N_i den gleichen Fehler haben, geht Gl. A.14 in den bekannten Ausdruck $\bar{N} = \sum_{i=1}^n N_i/n$ über. Der Fehler $F_{\bar{N}}$ des nach Gl. A.14 berechneten Mittelwertes ergibt sich zu:

$$\left(\frac{1}{F_{\bar{N}}} \right)^2 = \sum_{i=1}^n \left(\frac{1}{F_{N_i}} \right)^2. \quad (\text{A.15})$$

Für den Trivialfall, dass alle F_{N_i} gleich sind ergibt dieses

$$F_{\bar{N}} = \frac{F_{N_i}}{\sqrt{n}}. \quad (\text{A.16})$$

B Spannungsverläufe bei den Stressmessungen

Die Spannungsverläufe der Injektionsspannung V_{inj} über der Stresszeit werden für die Proben C3 für Serie 1 und Serie 2 in diesem Abschnitt gezeigt. In Abb. B.1

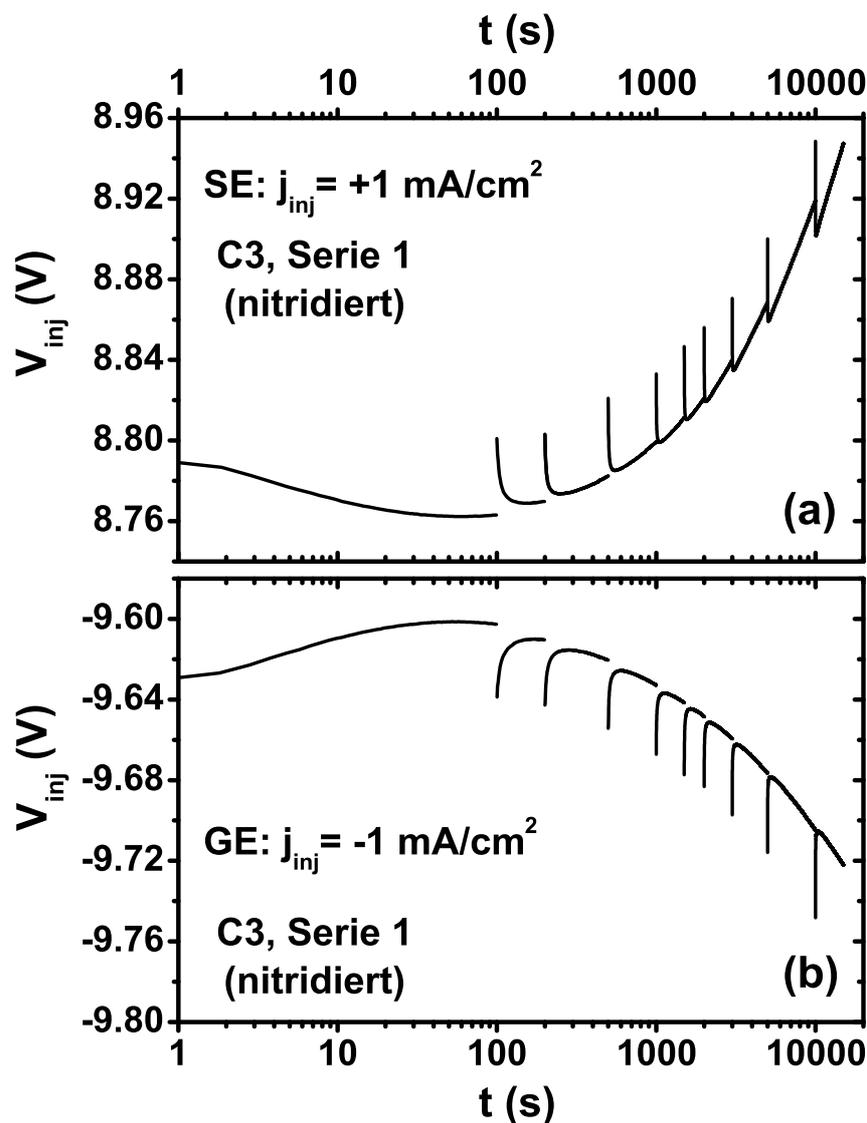


Abbildung B.1: Zeitlicher Verlauf der Spannung bei CCS der Probe C3 der Serie 1 für Substrat-Emission (a) und Gate-Emission (b).

sind die Injektionsspannungsverläufe für die nitridierte Probe C3 der Serie 1 für SE (a) sowie für GE (b) CCS dargestellt. Es wird deutlich, dass nach einem anfänglichen Einbau von positiven Ladungen ab ca. 80 s das Elektronen-Trapping überwiegt

und bei beiden Stresspolaritäten die betragsmäßige Injektionsspannung ansteigt. Die Unterbrechungen der Stressphasen bewirken jeweils, dass ein Teil der eingefangenen positiven Ladung neutralisiert wird wodurch sich die Injektionsspannung zwischenzeitlich erhöht.

Für die nicht nitridierte Probe C3 der Serie 2 in Abb. B.2 zeigt sich für SE (a) und für GE (b) prinzipiell das gleiche Verhalten. Der Unterschied besteht darin, dass die nicht nitridierte Probe höheres Elektronen-Trapping als die nitridierte Probe zeigt. Dadurch ist die Spannungsänderung während der Stressphase für die nicht nitridierte Probe etwa fünfmal so groß wie für die nitridierte Probe. Entsprechend tritt der Turn-Around [25] früher auf.

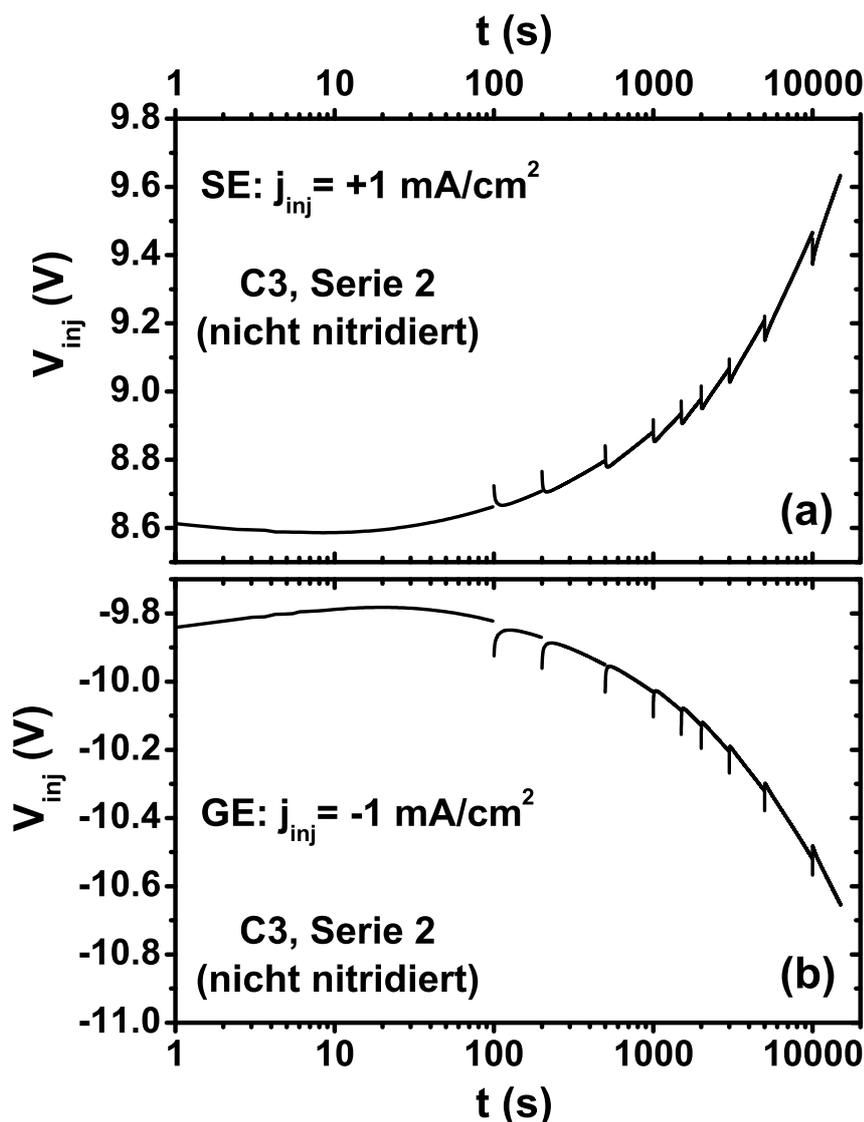


Abbildung B.2: Zeitlicher Verlauf der Spannung bei CCS der Probe C3 der Serie 2 Substrat-Emission (a) und Gate-Emission (b).

C Weiterführende Untersuchung des transienten SILC

An diesem Abschnitt soll eine Reihe von Ergebnissen aus transienten SILC Messungen gezeigt werden, die den Rahmen der experimentellen Kapitel gesprengt hätten. Für ein tieferes Verständnis der transienten SILC-Messungen sind sie aber dennoch sehr hilfreich.

C.1 Abnahme des transienten SILC mit der Zeit nach dem Stress

Die Abnahme des transienten SILC mit der Zeit nach dem CCS soll hier verdeutlicht werden. Von einer solchen Abnahme wurde auch in [252] berichtet. Besonders deutlich wird dies in den Messungen an einer $Q_{inj} = -10 \text{ C/cm}^2$ gestressten n -Substrat-Probe C3 der Serie 1 mit der ΔV_- - Messpolarität, die in Abb. C.1 gezeigt sind.

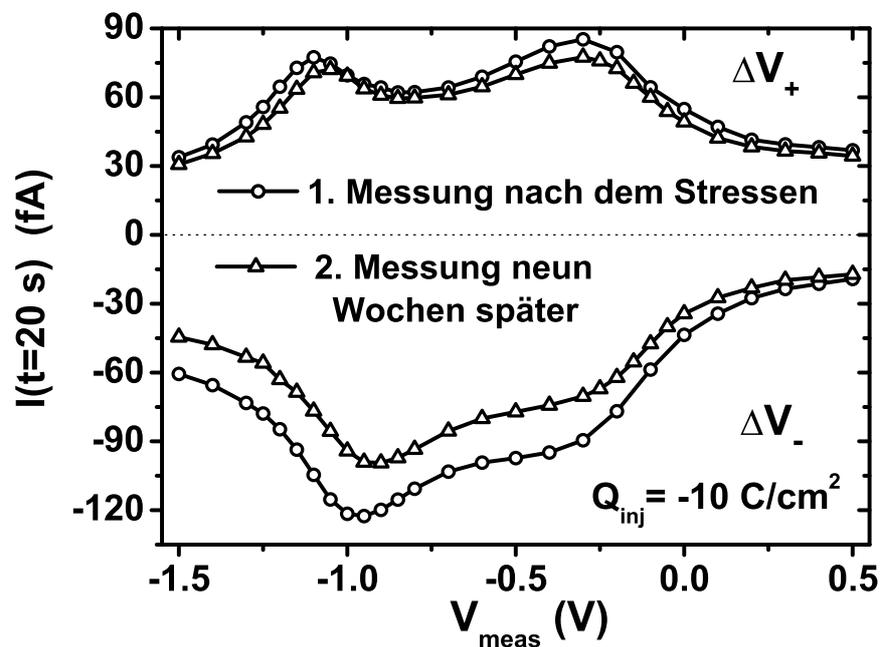


Abbildung C.1: Die gemessenen $I(t)$ -Stromtransienten verringern ihre Amplitude, wenn die Proben nach dem CCS einige Wochen gelagert werden. Dieses Resultat ist hier für eine $Q_{inj} = -10 \text{ C/cm}^2$ gestresste n -Substrat-Probe C3 der Serie 1 gezeigt, die direkt nach dem Stress und nach einer Lagerzeit von neun Wochen noch einmal gemessen wurde.

In den Messungen der ΔV_+ -Messpolarität fällt die Abnahme geringer aus. Allerdings sollte nach den Ausführungen in Kap. 5.1 nicht der Bereich des $I(t = 20 \text{ s})$ -Peaks

zwischen $V_{meas} = -1.5 \text{ V}$ und $V_{meas} = -0.7 \text{ V}$ betrachtet werden. In diesem Bereich tritt ferner auch keine Änderung in der Messung auf, die nicht auf eine Verringerung der positiven fest getrappten Ladung im Isolator zurückgeführt werden kann. Auch dieses Ergebnis spricht dafür, dass der $I(t = 20 \text{ s})$ -Peak nicht durch transientes Tunneln verursacht wird.

C.2 Temperaturabhängigkeit der $I(t)$ -Messungen

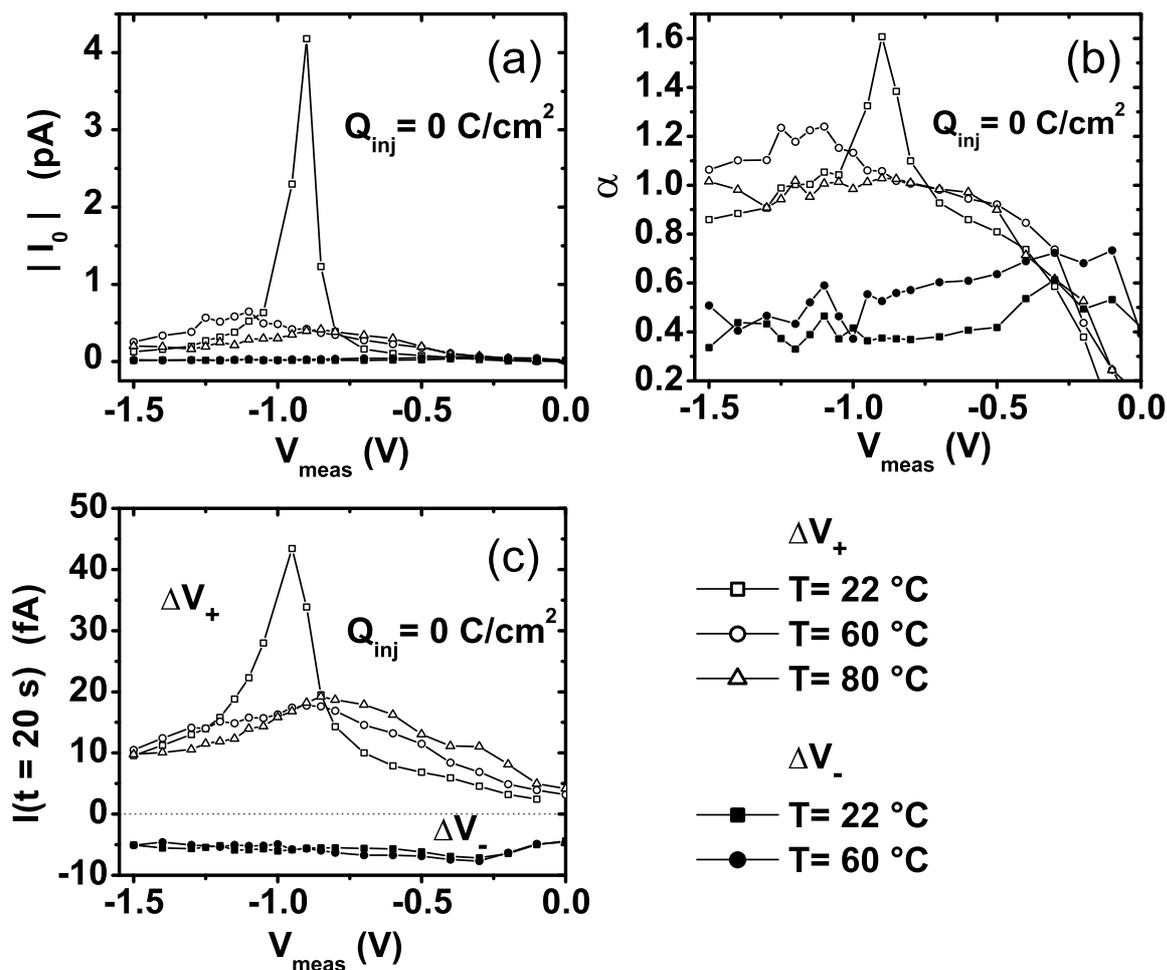


Abbildung C.2: Transiente SILC-Messungen an der ungestressten Probe C3 der Serie 1 wurden bei erhöhten Temperaturen durchgeführt, um den $I(t = 20 \text{ s})$ -Peak in den ΔV_+ -Messungen näher zu untersuchen. Gezeigt sind die Amplitude der Stromtransienten I_0 (a) und der Exponent der Zeitabhängigkeit der Stromtransienten α (b). Beide Größen wurden durch Anpassung einer Fit-Funktion nach Gl. 3.32 an die Messungen erhalten. Mit diesen Fit-Größen wurden die transienten Ströme $I(t = 20 \text{ s})$ berechnet (c). Es wird deutlich, dass der $I(t = 20 \text{ s})$ -Peak bei erhöhten Temperaturen stark verringert auftritt.

Um den $I(t = 20 \text{ s})$ -Peak näher zu untersuchen, wurden auch transiente SILC-Messungen bei erhöhten Temperaturen durchgeführt.

Entsprechende Messungen sind in Abb. C.2 an einer ungestressten Probe C3 der

Serie 1 für beide Messpolaritäten gezeigt. Dargestellt sind die Amplitude der Stromtransienten I_0 in Abb. C.2(a) und der Exponent der Zeitabhängigkeit der Stromtransienten α in Abb. C.2(b), die aus der Anpassung von Gl. 3.32 an die Messungen erhalten wurden. In Abb. C.2(c) ist der transienten SILC zum Zeitpunkt $t = 20$ s gezeigt, der aus den beiden Fit-Größen bestimmt wurde. Es wird deutlich, dass der $I(t = 20$ s)-Peak bei der ΔV_+ -Messpolarität im Wesentlichen durch den größeren Exponenten α verursacht wird, der im Maximum Werte bis 1.6 annimmt. Es zeigt sich aber auch, dass der $I(t = 20$ s)-Peak bereits durch eine Temperaturerhöhung auf 60°C bzw. 80°C verschwindet oder zumindest nicht mehr in der ursprünglichen Peak-Form erscheint. In den Messungen der ΔV_- -Messpolarität wird durch die Erhöhung der Temperatur keine signifikante Änderung sichtbar.

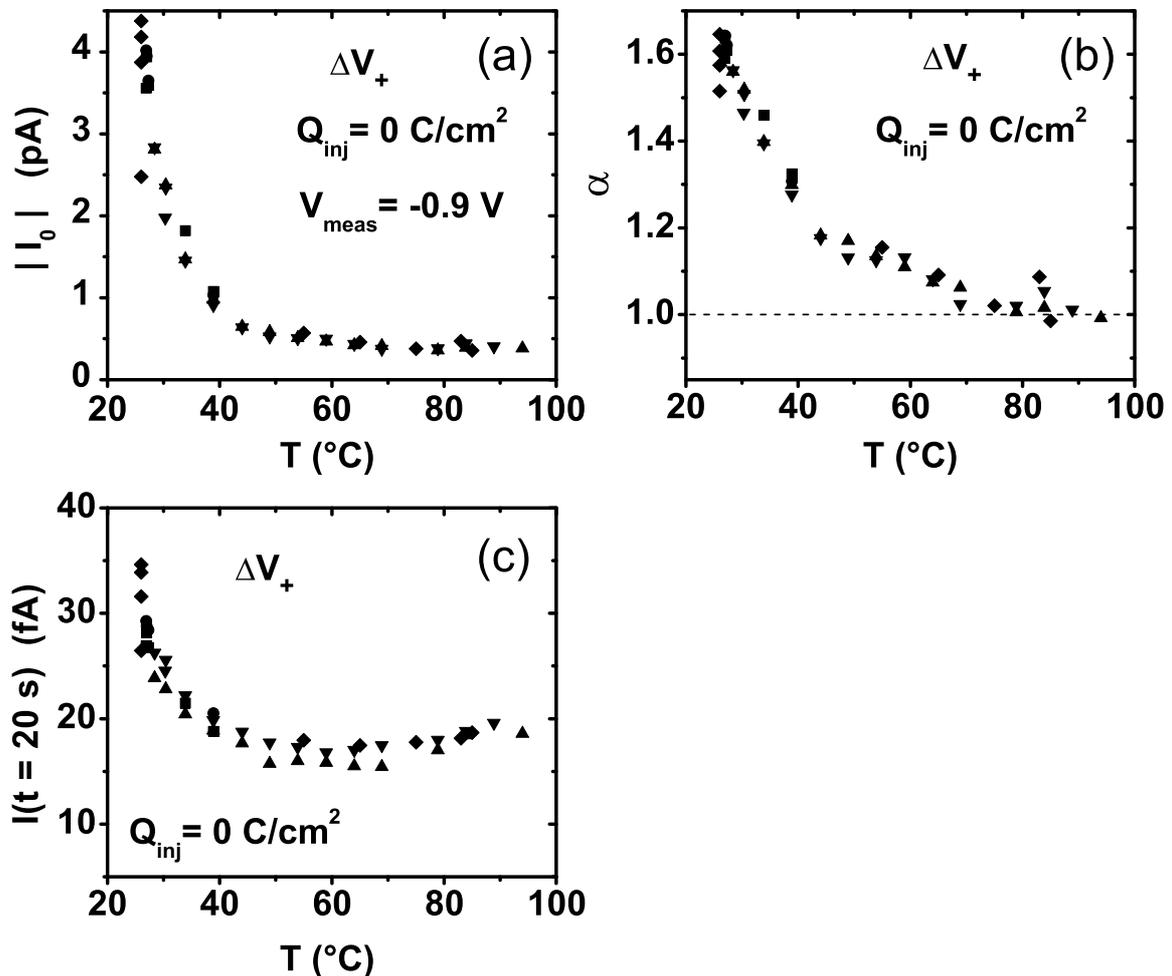


Abbildung C.3: Für die ungestresste Probe C3 der Serie 1 wurde die Temperaturabhängigkeit des $I(t = 20$ s)-Peaks (ΔV_+ -Messpolarität) detailliert untersucht. Dafür wurden die Stromtransienten im Maximum des $I(t = 20$ s)-Peaks, d.h. bei $V_{meas} = -0.9 \text{ V}$, in in Abhängigkeit von der Temperatur gemessen, und die Größen I_0 in (a), α in (b) und $I(t = 20$ s) in (c) dargestellt. Daraus ist zu erkennen, dass der Strom-Peak mit steigender Temperatur abnimmt. Die unterschiedlichen Symbole deuten auf verschiedene Messreihen hin.

Die α -Werte kleiner als 1, die besonders für die ΔV_- -Messpolarität zu beobachten sind, können als Artefakt der Fit-Prozedur gewertet werden. Dort treten immer Werte $\alpha < 1$ auf, wenn die Amplituden der transienten $I(t)$ -Ströme sehr klein sind, da sich die Messungen in dem Fall nur geringfügig von dem Rausch-Level der Messauflösung (ca. 1 fA) unterscheiden. In diesen Fällen ist eine Anpassung der Fit-Funktion nicht mit der korrekten Zeitabhängigkeit bzw. dem richtigen α -Wert möglich, sondern es kann nur ein richtiger Wert des transienten Stroms zu einer mittleren Messdauer (z.B. $I(t = 20 \text{ s})$) erhalten werden. Deshalb kann bei $\alpha < 1$ nicht von einer Abweichung vom zeitlichen $1/t$ -Verlauf der transienten $I(t)$ -Messungen gesprochen werden, wenn eine sehr kleine Amplitude vorliegt.

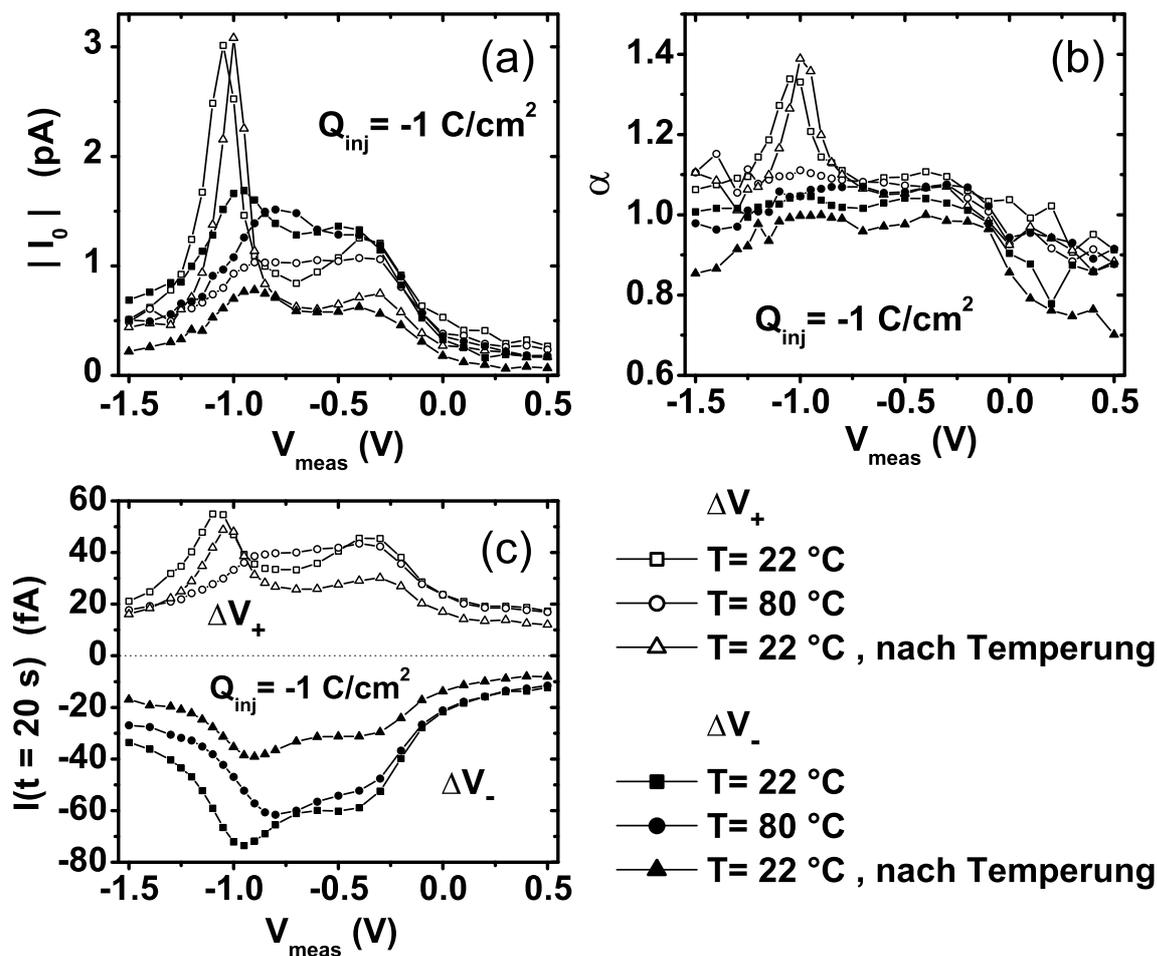


Abbildung C.4: Transiente SILC Messungen an einer $Q_{inj} = -1 \text{ C/cm}^2$ gestressten Probe C3 der Serie 1 bei erhöhten Temperaturen. Dargestellt sind die Amplitude der Stromtransienten I_0 (a), der Exponent der Zeitabhängigkeit der Stromtransienten α (b) und die transienten Ströme zum Zeitpunkt $t = 20 \text{ s}$ (c). Auch an der gestressten Probe zeigt sich eine deutliche Verringerung des $I(t = 20 \text{ s})$ -Peaks bei erhöhten Temperaturen.

Für Werte $\alpha > 1$, wie im Fall des $I(t = 20 \text{ s})$ -Peaks der ΔV_+ -Messpolarität, kann hingegen von einem deutlich veränderten Zeitverhalten gesprochen werden, das ebenfalls einen anderen Ursprung dieses Peaks als transientes Tunneln nahe legt.

Für den $I(t = 20 \text{ s})$ -Peak wurde außerdem noch die genaue Temperaturabhängigkeit bestimmt. Dafür wurden temperaturabhängige transiente SILC Messungen bei der Messspannung $V_{meas} = -0.9 \text{ V}$, der Lage des Peak-Maximums, durchgeführt. Diese Messungen sind in Abb. C.3 zu sehen, wobei die unterschiedlichen Symbole verschiedene Durchläufe der temperaturabhängigen Messungen verdeutlichen. Es zeigt sich deutlich, dass der Peak mit der Temperatur stetig abnimmt, wobei insbesondere α bis zur Temperatur $T = 80^\circ\text{C}$ auf den Wert 1 abfällt. Aber auch die Amplitude I_0 erfährt eine starke Abnahme mit der Temperatur.

In Abb. C.4 sind transiente SILC-Messungen an einer $Q_{inj} = -1 \text{ C/cm}^2$ gestressten Probe C3 der Serie 1 bei der Temperatur $T = 80^\circ\text{C}$ sowie Messungen bei Raumtemperatur gezeigt, die vor und nach der Temperaturbehandlung durchgeführt wurden. Es zeigt sich auch hier, dass der $I(t = 20 \text{ s})$ -Peak für die ΔV_+ -Messpolarität durch die Erhöhung der Temperatur erheblich verringert werden kann. Außerdem wird deutlich, dass der Temperschritt zu einer erheblichen Verringerung der aktiven Border-Traps führt, da der transiente SILC durch die Temperung stark vermindert wurde. Dieses könnte auch der Grund dafür sein, weshalb die Tail-Bits in Flash-Speicher-Zell-Arrays durch entsprechende Temperaturschritte stark verringert werden konnten [36].

C.3 $I(t)$ -Messungen mit Beleuchtung

In Abb. C.5 ist das Verhalten des $I(t = 20 \text{ s})$ -Peaks für die ΔV_+ -Messpolarität untersucht, wenn die Probe mit einer roten Power LED beleuchtet wird. Die Messungen fanden an einer ungestressten Probe C3 der Serie 1 bei Raumtemperatur statt. Es ist zu erkennen, dass die Beleuchtung eine ähnliche Beeinflussung des $I(t = 20 \text{ s})$ -Peaks wie die Erhöhung der Temperatur im letzten Abschnitt bewirkt. Folglich nimmt die Amplitude I_0 und der Exponent α im Peak-Bereich durch die Beleuchtung ab.

Schlussfolgerung für die transienten SILC-Messungen Eine mögliche Erklärung des $I(t = 20 \text{ s})$ -Peaks ist der Ausgleich von Ladungen, die lateral in Nachbarbereichen unter dem Oxid gespeichert sind [255]. Dort müssten bei den gewählten Spannungen positive Ladungen durch Elektronen ausgeglichen werden, die aber in Inversion des verwendeten n -Substrates nicht in ausreichender Anzahl zur Verfügung stehen. Aus diesem Grund könnte dieser Ausgleichsvorgang über einen längeren Zeitraum verzögert ablaufen, wodurch er in den transienten SILC-Messungen noch im Zeitraum von mehr als 10 s nach dem Spannungssprung beobachtet werden kann. Durch Erhöhung der Temperatur oder durch Beleuchtung stehen mehr Elektronen im entsprechenden Spannungsbereich zur Verfügung, weshalb der Ausgleichsvorgang schneller vonstatten gehen kann und deshalb in den transienten SILC-Messungen vermindert auftritt.

In jedem Fall ist der Messspannungsbereich $-1.5 \text{ V} \leq V_{meas} \leq -0.7 \text{ V}$ für $I(t)$ -Messungen mit der ΔV_+ -Messpolarität zur Untersuchung von lokalen Tunnelströmen nicht geeignet, wie auch schon in Kap. 5 gefolgert wurde. Für die Messspannungen $-0.7 \text{ V} \leq V_{meas} \leq 0.5 \text{ V}$ könnten transiente SILC-Messungen durchgeführt und ausgewertet werden, allerdings erschwert die abnehmende Anzahl der Leitungsbandelektronen im Bereich der Verarmung die theoretische Beschreibung erheblich. Demzufolge sind an den vermessenen n -Substrat-Proben transiente $I(t)$ - und $C(t)$ -Messungen mit der ΔV_- -Messpolarität die bessere Wahl, um Border-Trap-Dichten

zu bestimmen.

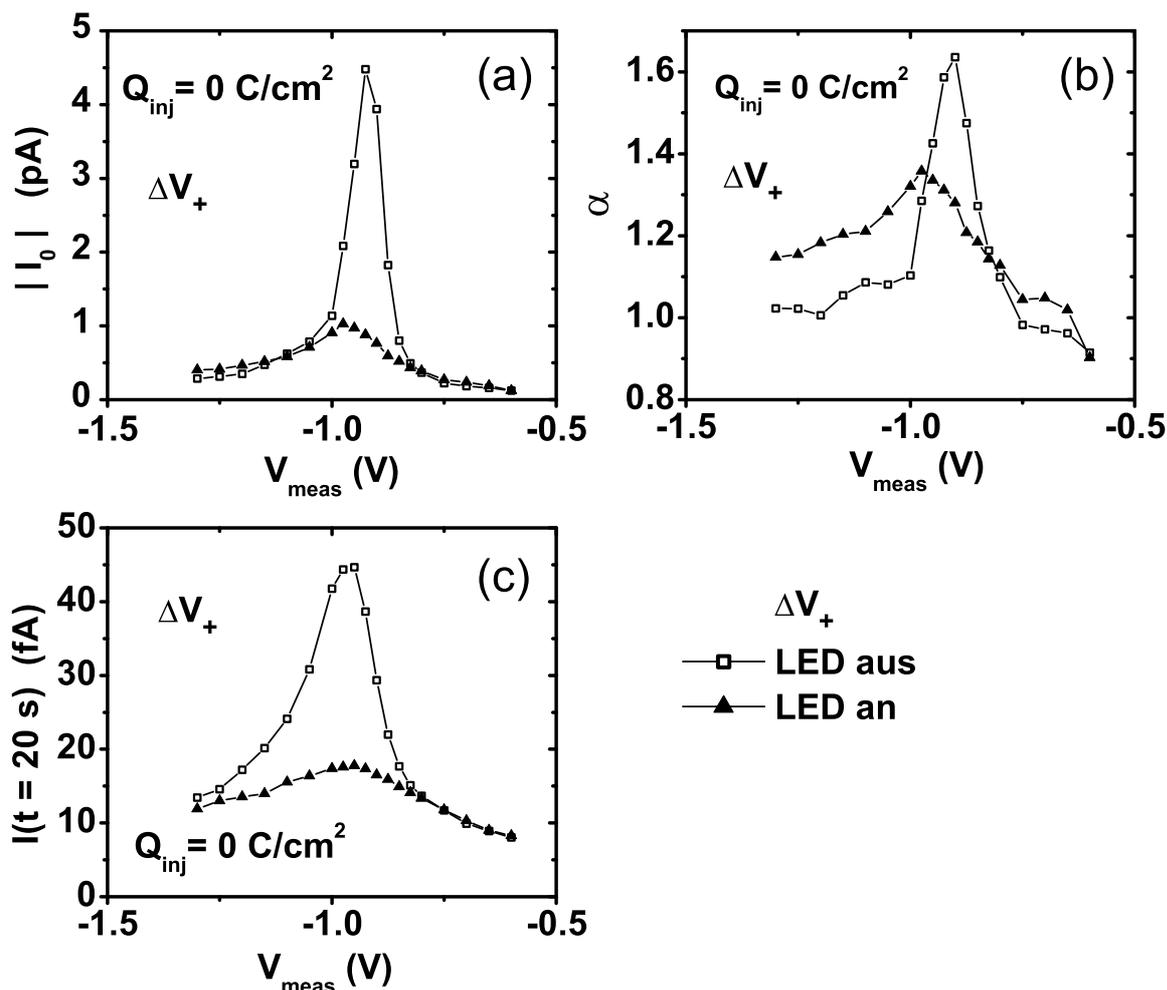


Abbildung C.5: Durch Beleuchtung kann der $I(t = 20 \text{ s})$ -Peak für die ΔV_+ -Messpolarität ebenfalls stark verringert werden.

C.4 Das Yamada-Experiment

In den Arbeiten [249, 256] wurden transiente $I(t)$ -Messungen unter Variation der Messspannung V_{meas} durchgeführt. Allerdings wurde im Gegensatz zu den Experimenten in dieser Arbeit eine Beladespannung $V_{ch} = 0 \text{ V}$ gewählt. Die Untersuchungen wurden von R.-I. Yamada durchgeführt und werden folglich von nun an als Yamada-Experiment bezeichnet. Nun sollen transiente SILC-Messungen an einer $Q_{inj} = -10 \text{ C/cm}^2$ gestressten Probe C3 der Serie 1 unter den Messbedingungen des Yamada-Experiments mit standardarmäßig verwendeten Messparametern dieser Arbeit verglichen werden. Das Ergebnis der $I(t = 20 \text{ s})$ -Messungen unter den Bedingungen des Yamada-Experiments ist für Spannungssprünge zu negativen V_{meas} -Werten (ΔV_- -Messpolarität) in Abb. C.6 dargestellt (offene Kreise). Es zeigt sich ein Maximum bei etwa $V_{meas} = -0.95 \text{ V}$. Damit ist der hier beobachtete Kurvenverlauf völlig äquivalent zu den Ergebnissen in [249, 256]. In den genannten Veröffentlichungen lag die Position des Maximums jeweils sehr nahe bei der Flachbandspannung,

weswegen für die Interpretation des Auftretens des Maximums folgendes Modell verwendet wurde. Demnach ist resonantes Tunneln in äquienenergetische Oxid-Traps auf der Gate-Seite für des Maximum verantwortlich. Bei Flachbandspannung liegen diese, wegen der nicht existierenden Verkippung des Oxid-Leitungsbandes, bei der gleichen Energie. Folglich ist die Resonanzbedingung erfüllt und es tritt der höchst mögliche Besetzungsstrom auf, der auf das Maximum führt.

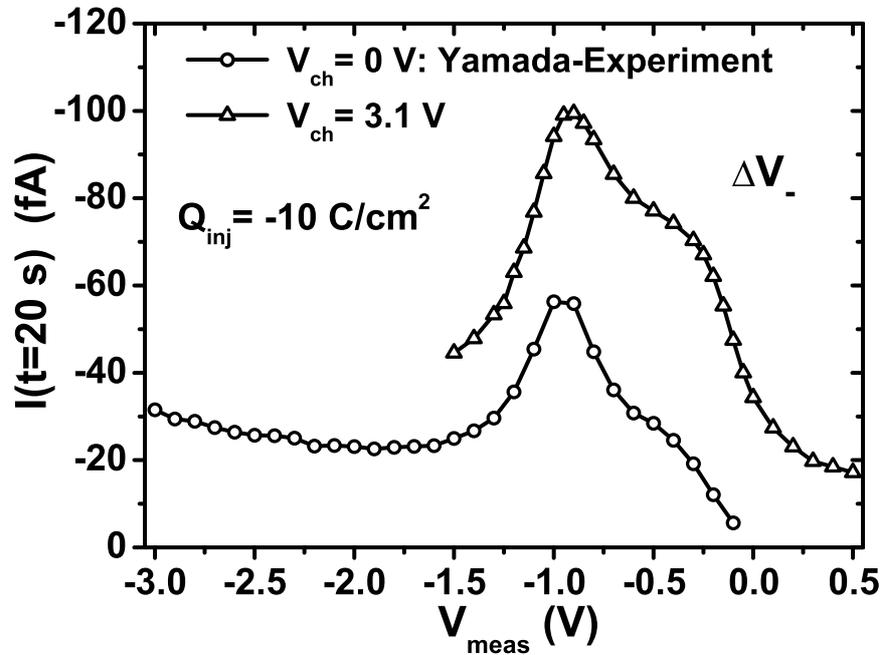


Abbildung C.6: Transiente SILC-Messungen wie in [256], die bei Beladespannung $V_{ch} = 0 \text{ V}$ und variabler Messspannung V_{meas} durchgeführt wurden, sind im Vergleich zu den typischen Messungen in dieser Arbeit für die ΔV_- -Messpolarität dargestellt. Im Gegensatz zu der Theorie zum Auftreten des Peaks in [256], wo zur Erklärung resonantes Tunneln herangezogen wurde, konnte im Rahmen dieser Arbeit nachgewiesen werden, dass der Stromgewichtungsfaktor K_s für die beobachteten transienten SILC-Verläufe verantwortlich ist.

Der Vergleich mit den Ergebnissen der transienten $I(t = 20 \text{ s})$ -Ströme, die im Rahmen dieser Arbeit mit $V_{ch} = +3.1 \text{ V}$ durchgeführt wurden (Abb. C.6, offene Dreiecke) und bereits in Abb. 6.10 zu sehen waren, lassen allerdings eine andere Erklärung des Maximums vermuten. Es ist anzunehmen, dass das Maximum durch die Form des substratseitigen Stromgewichtungsfaktors K_s in Verbindung mit der speziellen Ausführung der hier vorgestellten Experimente verursacht wird.

Die Erklärung des Maximums kann folgendermaßen erfolgen. Der Anstieg bei kleinen negativen Messspannungen V_{meas} liegt darin begründet, dass die Anzahl der umladbaren Border-Traps mit der Amplitude des Spannungssprungs ansteigt. Da bei den ersten Messpunkten nur von $V_{ch} = 0 \text{ V}$ auf z.B. $V_{meas} = -0.1 \text{ V}$ gesprungen wird, können zunächst nur wenige Border-Traps zu den Stromtransienten beitragen. Die transienten Ströme $I(t = 20 \text{ s})$ steigen so lange an, bis der Abfall des Gewichtungsfaktors K_s das Ansteigen des umladbaren Trap-Energieintervalls überkompensiert und damit den späteren Abfall bewirkt.

In Abb. C.6 ist ferner zu erkennen, dass die beiden Kurven sich in allen Features

bezüglich des Kurvenverlaufs ähneln. Aus diesem Grunde schien es nach den Ergebnissen dieser Arbeit nahe liegend, die Ergebnisse aus [249, 256] auf der Basis der entwickelten theoretischen Beschreibung in Kap. 3.2.2 und [218] zu interpretieren. Damit unterscheidet sich die dargestellte Beschreibung nicht nur in Bezug auf das Modell, durch das der Strom-Peak zustande kommt, sondern auch bezüglich des Oxidbereichs der umladbaren Traps, die nach der vorgestellten Beschreibung nicht auf der Gate-Seite sondern auf der Substrat-Seite hauptsächlich zum Strom beitragen.

Das entsprechende Experiment mit ΔV_+ -Messpolarität ist in Abb. C.7 gezeigt. Dabei wird folglich von $V_{ch} = 0 \text{ V}$ zu positiven Werten von V_{meas} gesprungen. Da der Stromgewichtungsfaktor K_s bei den zugehörigen Gate-Spannungen aber keine stark veränderliche Form hat, ist nur der Anstieg der transienten Ströme mit dem ansteigenden umladbaren Trap-Energieintervall zu beobachten.

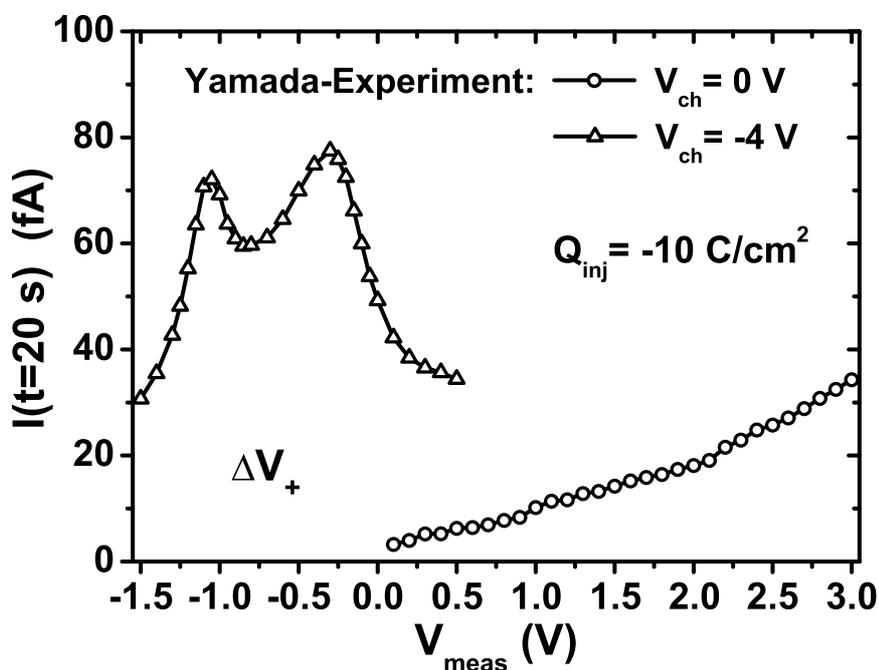


Abbildung C.7: Transiente SILC-Messungen für die ΔV_+ -Messpolarität zeigen, dass nach Beladung bei $V_{ch} = 0 \text{ V}$ und für positive Messspannungen V_{meas} das gemessene Signal stetig mit dem Trap-Energieintervall der umladbaren Border-Traps ansteigt.

D Weitere C(V)- und I(V)-Untersuchungen

In diesem Abschnitt werden einige ergänzende Ergebnisse aus C(V)- und I(V)-Untersuchungen gezeigt, die entweder über die Untersuchungen in den Ergebniskapiteln hinausgehen oder die zu den dort gezeigten Auswertungen die Ausgangsdaten bilden.

D.1 Die positive Ladung in den C(V)-Hysteresis-Untersuchungen

In den Untersuchungen in Kap. 6.1.2 wurde anhand der Position der Flachbandspannung nach verschiedenen Stressladungen mit unterschiedlicher Stresspolarität auf feste und umladbare Ladungen im nitrierten Tunneloxid (Serie 1) geschlossen.

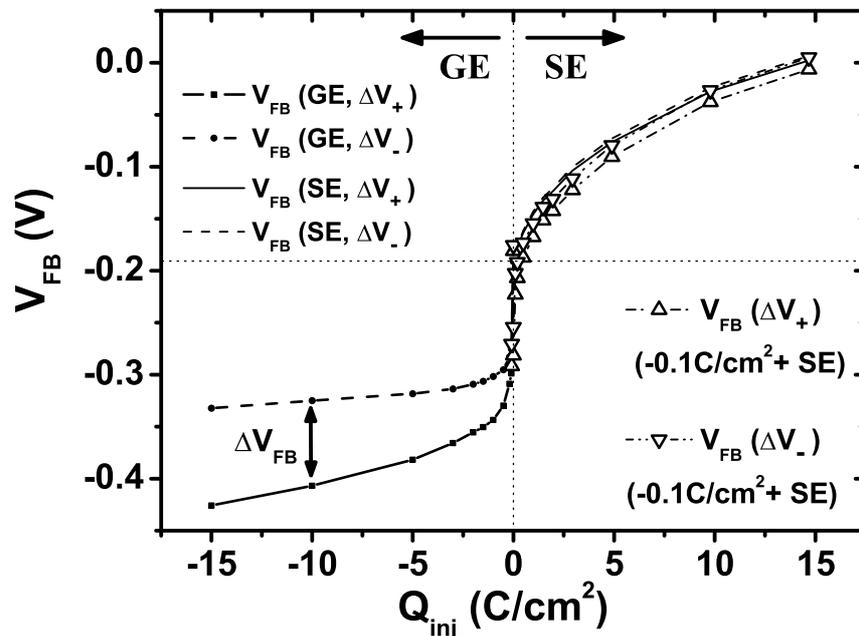


Abbildung D.1: Vergleich der Flachbandspannungsposition einer Probe (C3, Serie 1), die nur mit SE gestresst wurde mit einer gleichen Probe, die erst auf $Q_{inj} = -0.1 \text{ C/cm}^2$ (GE) und nachfolgend unter SE weiter gestresst wurde. Mit dieser Vorgehensweise kann die positive Ladung, die bei geringen GE-Stressladungen im Oxid entsteht genauer untersucht werden (vgl. Abschnitt 6.1.2).

In den Messungen an Probe C3 war zu sehen, dass nach geringen negativen Stressladungen (GE) ein großer Sprung der Flachbandspannung zu beobachten war, der

auf positive Ladungen zurückgeführt werden kann. Eine interessante Frage lautet in diesem Zusammenhang, ob diese Ladung bei entgegengesetzter Stresspolarität neutralisiert wird, oder ob sie tatsächlich eine feste Ladung darstellt, die in nachfolgenden Stressperioden bestehen bleibt.

Dafür wurde im Vergleich zu den Messungen nach reinem GE- bzw. SE-Stress, die in Abb. D.1 gezeigt sind, eine Probe (C3, Serie 1) zunächst auf $Q_{inj} = -0.1 \text{ C/cm}^2$ (GE) und danach mit SE-Stresspolarität geschädigt. Das Ergebnis in Abb. D.1 zeigt aber, dass die positive Ladung, die nach $Q_{inj} = -0.1 \text{ C/cm}^2$ zunächst entsteht, bei weiterem SE-Stressen neutralisiert wird.

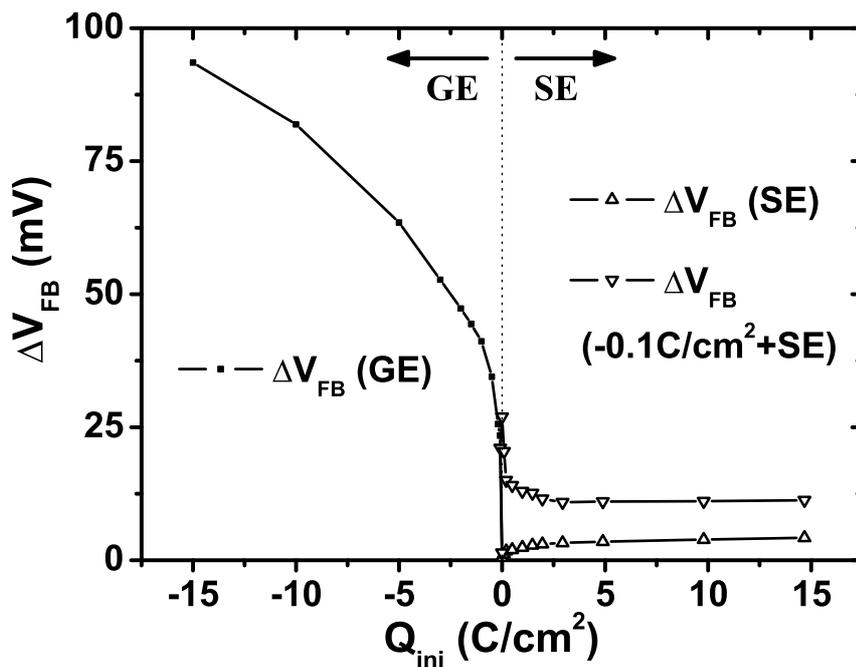


Abbildung D.2: Der Vergleich der Hysterese ΔV_{FB} zeigt, dass durch den GE-Stress ($Q_{inj} = -0.1 \text{ C/cm}^2$) deutlich größere ΔV_{FB} -Werte erzeugt wurden als für den Fall, dass nur SE-Stress durchgeführt wurde.

Betrachtet man die sich ergebende Hysterese ΔV_{FB} in Abb. D.2, so wird deutlich, dass die Hysterese zunächst wie für GE-Stress erwartet ansteigt, bei weiterem SE-Stress aber wieder kleiner wird. Letztendlich liegt die Hysterese der GE vorgeschädigten und SE weiter gestressten Probe aber deutlich über dem Wert der Hysterese für die Probe, die nur mit SE gestresst wurde. An dieser Stelle kann allerdings nicht entschieden werden, ob die anfängliche Abnahme der Hysterese durch den Vorgang verursacht wird, dass Border-Traps auf der Substrat-Seite inaktiv werden, oder ob gateseitige Border-Traps nach dem weiteren SE-Stressen Teile der Hysterese aufheben. Höchstwahrscheinlich werden beide Prozesse in entsprechendem Umfang stattfinden.

D.2 Hysterese in den C(V)-Kurven der Nano-Cluster-Proben

Der Vollständigkeit halber sind an dieser Stelle die C(V)-Kurven der implantierten Oxide noch einmal für beide Sweep-Richtungen gezeigt, da in den Abbildungen 7.1

und 7.2 aufgrund der Übersichtlichkeit nur jeweils eine Sweep-Richtung gezeigt werden konnte.

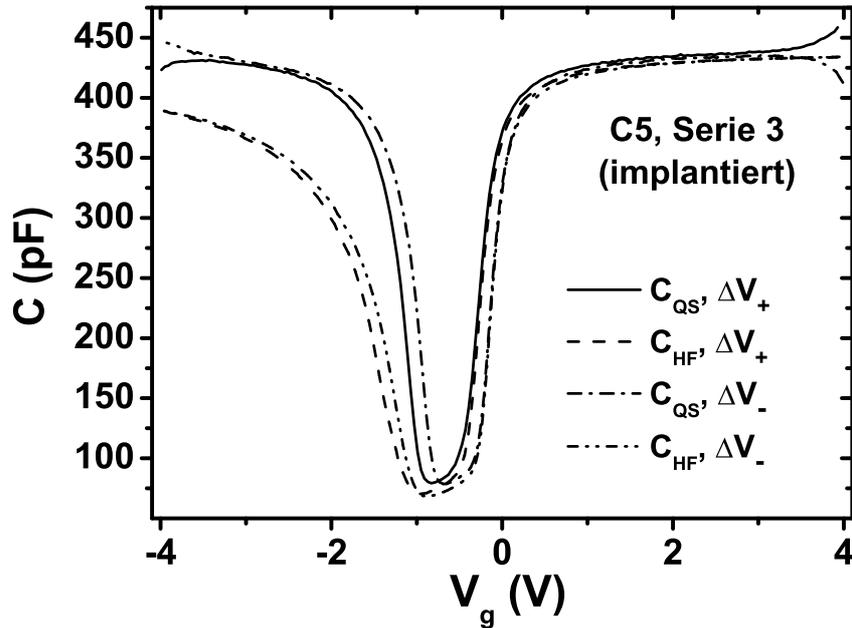


Abbildung D.3: Quasistatische und HF- $C(V)$ -Messungen für beide Sweep-Richtungen durchgeführt an der implantierten Oxid-Probe C5 der Serie 3.

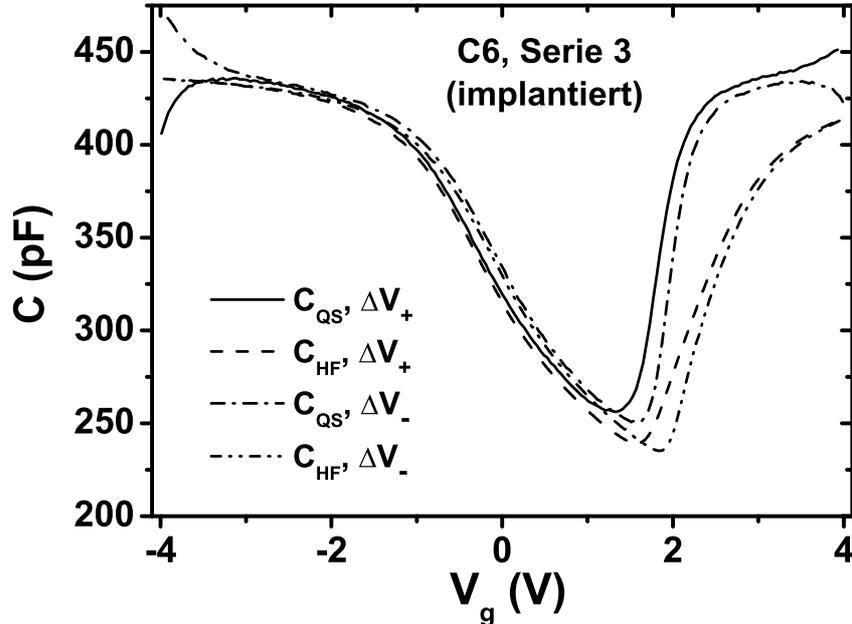


Abbildung D.4: Quasistatische und HF- $C(V)$ -Messungen für beide Sweep-Richtungen durchgeführt an der implantierten Oxid-Probe C6 der Serie 3.

Abb. D.3 zeigt die HF- und QS- $C(V)$ -Kurven der implantierten Oxid-Probe C5 der Serie 3 und Abb. D.3 die entsprechenden $C(V)$ -Kurven der implantierten Probe C6. Aus diesen $C(V)$ -Messungen wurden die Werte der Hysteresis ΔV_{FB} und der Grenzflächenzustandsdichte D_{it} in Tab. 7.1 ermittelt.

D.3 I(V)-Messungen mit sehr langer Wartezeit

In einer Reihe von Veröffentlichungen wird berichtet, dass in $I(V)$ -Messungen im Bereich niedriger elektrischer Feldstärken eine Region mit negativer differentieller Leitfähigkeit beobachtet werden kann [210, 261–263, 275]. Dabei wird meist davon ausgegangen, dass der zusätzliche Stromanteil durch die Umladung von Border-Traps verursacht wird. Allerdings wird die Form und der Bereich der beobachteten Stromerhöhung nicht abschließend erklärt. Diese Erklärung kann nun aber durch die Form des substratseitigen Stromgewichtungsfaktors K_s erfolgen. Demnach ist die Umladung von substratseitigen Grenzflächenzuständen und Border-Traps für das Auftreten des Strom-Peaks in den $I(V)$ -Messungen verantwortlich. Damit wird auch die Beobachtung erklärbar, dass in einigen Fällen nur für GE-Stresspolarität die Stromerhöhung und die Region mit negativer differentieller Leitfähigkeit beobachtet wurde, während diese Auffälligkeit bei SE-Stresspolarität nicht zu sehen war [260]. Entsprechende $I(V)$ -Messungen, bei denen nach jeder Spannungsänderung zwischen 150 s und 800 s gewartet wurde bevor die Strommessung erfolgte, sind in Abb. D.5 gezeigt. Dabei wurden jeweils mit ΔV_+ - und ΔV_- -Messrichtung $I(V)$ -Messungen aufgenommen, die in Abhängigkeit der Messrichtung den zusätzlichen Stromanteil im Spannungsbereich erhöhter K_s -Werte zeigen. Die Werte im Strom-Peak liegen in dem Bereich, den man zu der entsprechenden Messzeit mit Blick auf Abb. 5.3 erwarten würde.

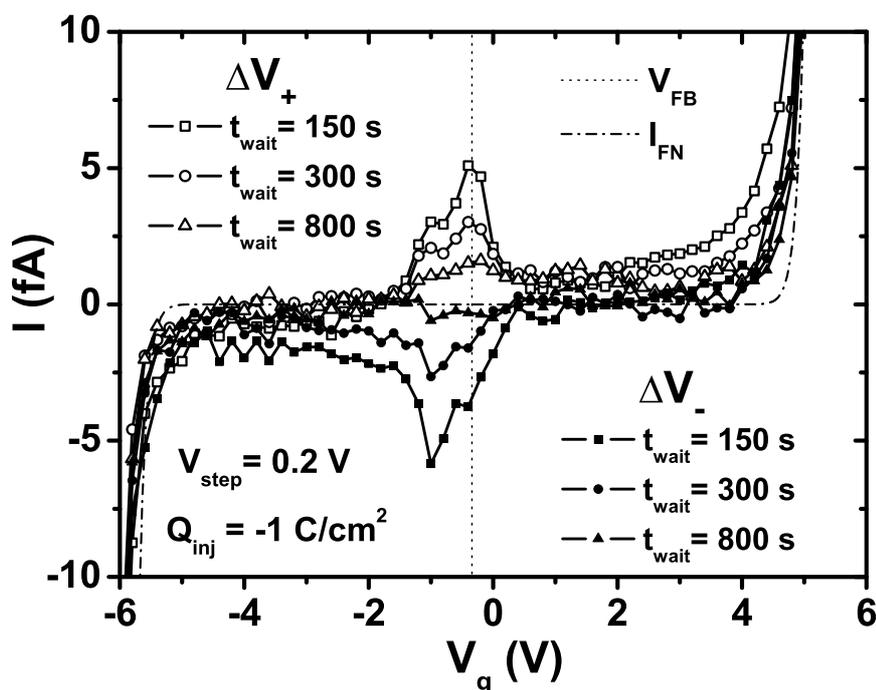


Abbildung D.5: $I(V)$ -Messungen mit unterschiedlichen Wartezeiten nach der Spannungsänderung. Der Bereich mit der negativen differentiellen Leitfähigkeit, verursacht durch den substratseitigen Stromgewichtungsfaktor K_s , ist deutlich zu erkennen. Probe C3, Serie 1, $Q_{inj} = -1 \text{ C/cm}^2$.

Sogar an ultra-dünnen Oxiden können die Trap-Umladeströme mit der Form des Gewichtungsfaktor K_s in stressabhängigen $I(V)$ -Messungen beobachtet werden [276].

E Gewichtungsfaktoren zu den Oxiduntersuchungen

In diesem Anhang sind die Strom- und Kapazitätsgewichtungsfaktoren, die in Kap. 6.2 und Kap. 7.2 für die Bestimmung der Border-Trap-Dichten verwendet wurden angefügt. Diese wurden im entsprechenden Kapitel aus Platzgründen nicht gezeigt, da sich die Gewichtungsfaktoren meist nur geringfügig unterscheiden.

Bei den Kapazitätsgewichtungsfaktoren der Serien 1 und 2 wurde jeweils nur B_s gezeigt, da B_s und B_g bis auf einen konstanten Faktor gleich sind. In den Auswertungen der Tunneloxiduntersuchungen wurden die Parameter $d_{ox} = 8.5 \text{ nm}$ und $x_t = 2.3 \text{ nm}$ verwendet. Daraus ergibt sich bei allen Messspannungen V_{meas} die feste Beziehung: $B_s = 2.7 \cdot B_g$.

E.1 Strom- und Kapazitätsgewichtungsfaktoren zu Probe C3, Serie 1

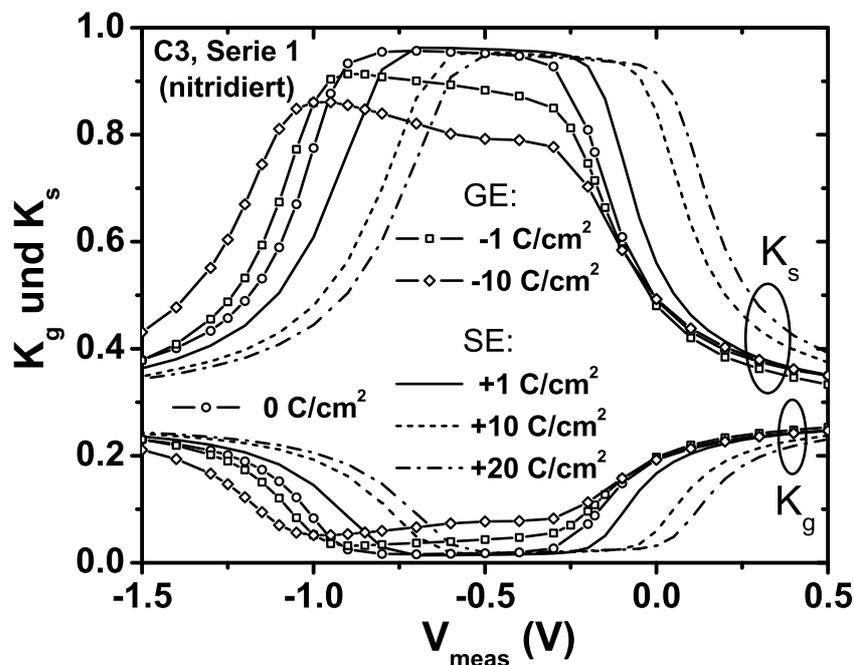


Abbildung E.1: Stromgewichtungsfaktoren K_s und K_g für unterschiedliche Stresszustände der Probe C3, Serie 1.

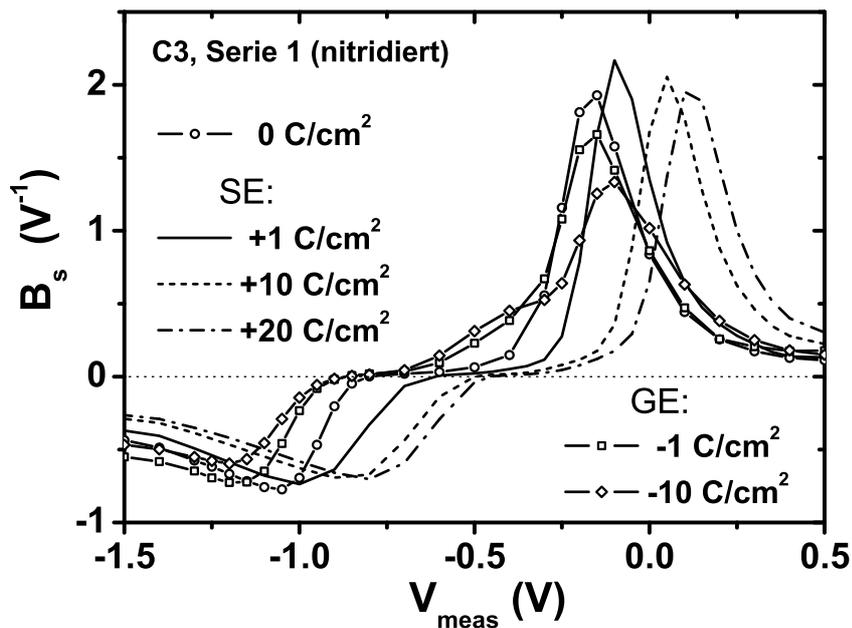


Abbildung E.2: Kapazitätsgewichtungsfaktor B_s für unterschiedliche Stresszustände der Probe C3, Serie 1. Es gilt die feste Beziehung: $B_s = 2.7 \cdot B_g$.

E.2 Strom- und Kapazitätsgewichtungsfaktoren zu Probe C3, Serie 2

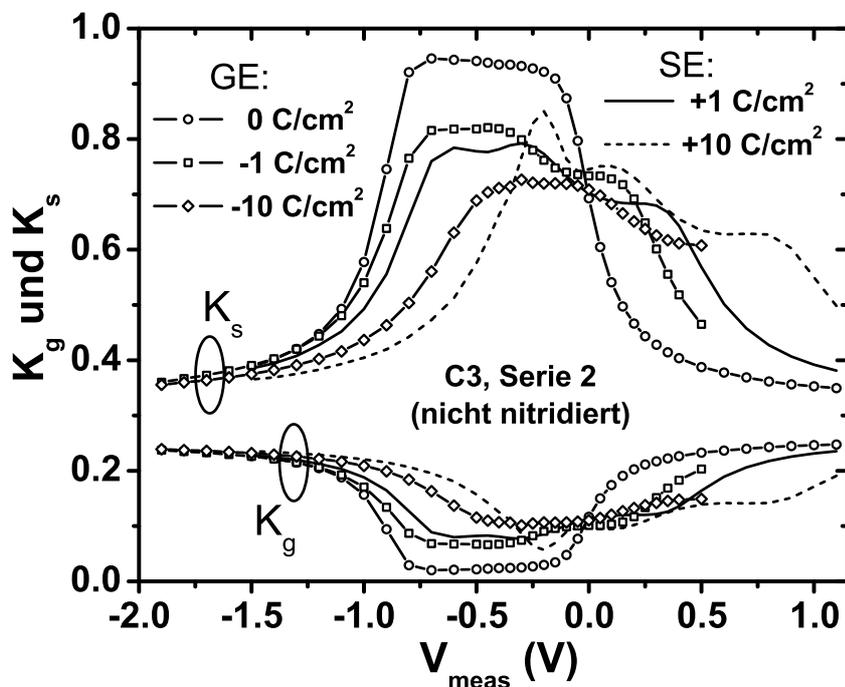


Abbildung E.3: Stromgewichtungsfaktoren K_s und K_g für unterschiedliche Stresszustände der Probe C3, Serie 2.

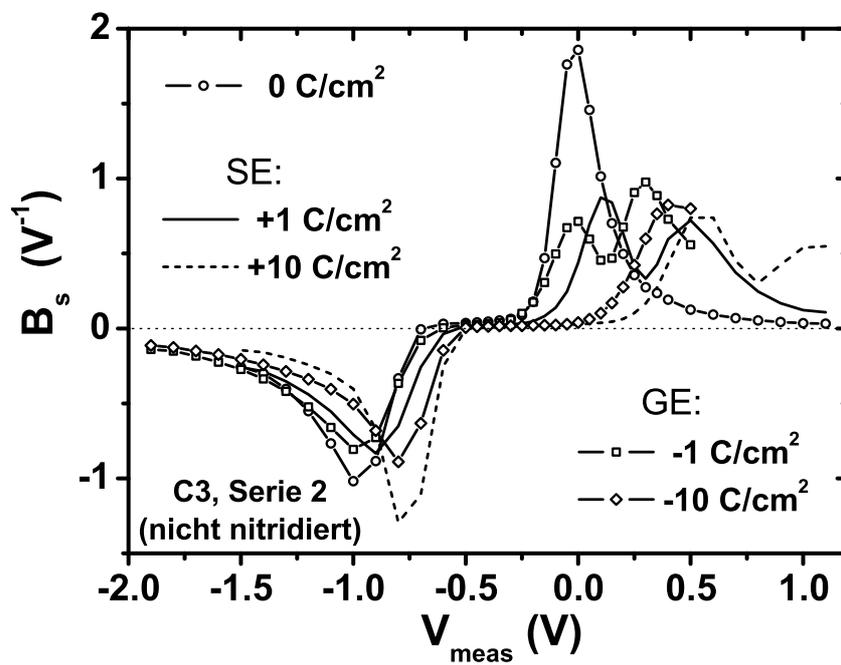


Abbildung E.4: Kapazitätsgewichtungsfaktor B_s für unterschiedliche Stresszustände der Probe C3, Serie 2. Es gilt die feste Beziehung: $B_s = 2.7 \cdot B_g$.

E.3 Strom- und Kapazitätsgewichtungsfaktoren zu Probe C5, Serie 3

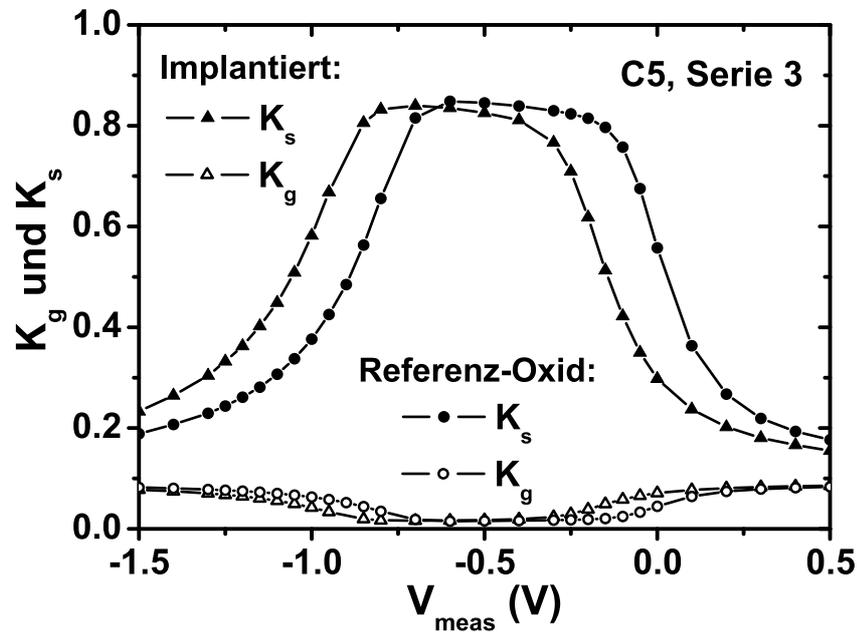


Abbildung E.5: Stromgewichtungsfaktoren K_s und K_g für das implantierte Oxid und das Referenz-Oxid, Probe C5 der Serie 3.

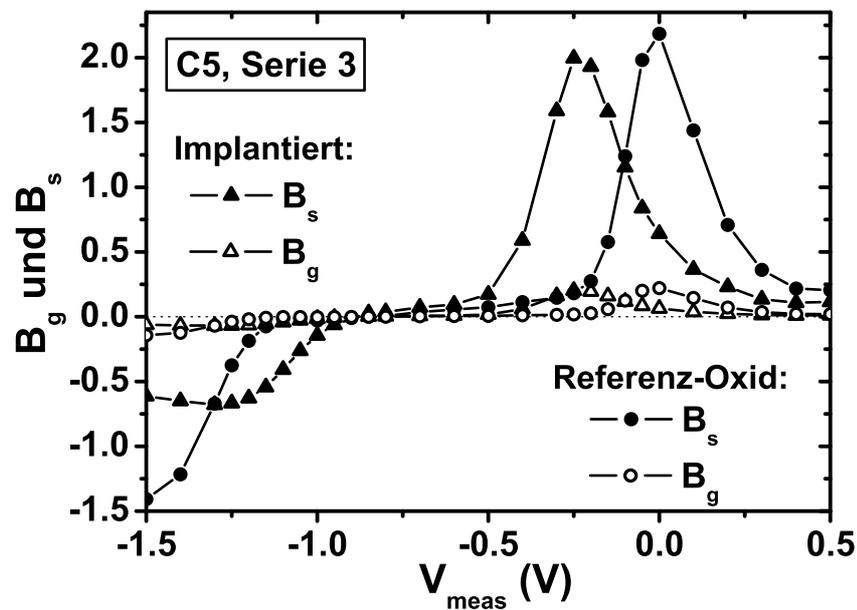


Abbildung E.6: Kapazitätsgewichtungsfaktoren B_s und B_g für das implantierte Oxid und das Referenz-Oxid, Probe C5 der Serie 3.

Symbol- und Abkürzungsverzeichnis

Symbole

α	Exponent der Zeitabhängigkeit der $I(t)$ -Stromtransienten
α_C	Control-Gate-Koppelfaktor
β	$\beta = \frac{q}{kT}$ bzw. Amplitude der Kapazitätstransienten
ΔV_+	Sweep-Richtung bzw. Polarität des Spannungssprungs in Richtung einer positiven Änderung der Gate-Spannung
ΔV_-	Sweep-Richtung bzw. Polarität des Spannungssprungs in Richtung einer negativen Änderung der Gate-Spannung
ΔV_T	Größe des V_T -Fensters
$\Delta\Phi_B$	Einseitige Absenkung der Potentialbarriere durch das elektrische Feld
Δ_n, Δ_p	Korrekturterm in der HF- n - bzw. p -Halbleiterkapazität
ϵ_1	Dielektrizitätskonstante des Isolators 1 (Tunneloxid)
ϵ_2	Dielektrizitätskonstante des Isolators 2 (Interpoly-Isolator)
ϵ_{ox}	Dielektrizitätskonstante von SiO_2 : $\epsilon_{ox} = 3.9 \cdot \epsilon_0$
$\gamma_{s/g}$	Beitragskonstante für grenzflächenzustands-unterstütztes Tunneln
λ	Tunnelexponent
\mathcal{E}	Elektrische Feldstärke
\mathcal{E}_1	Elektrisches Feld im Isolators 1 (Tunneloxid)
\mathcal{E}_2	Elektrisches Feld im Isolator 2 (Interpoly-Isolator)
\mathcal{E}_g	Gateseitiges elektrisches Feld im Oxid
\mathcal{E}_s	Substratseitiges elektrisches Feld im Oxid
\mathcal{E}_{max}	Maximale Oxidfeldstärke während der transienten Messungen
\mathcal{E}_{ox}	Elektrisches Feld im Isolator
Φ_B	Barrierrhöhe ($Si-SiO_2$ Barriere: $\Phi_B = 3.15 \text{ eV}$)
ψ_F	Fermi-Potential
ψ_s	Oberflächenpotential
τ_0	Charakteristische Tunnelzeitkonstante
τ_c	Einfangszeitkonstante
τ_e	Emissionszeitkonstante
τ_{0c}	Charakteristische Einfangstunnelzeitkonstante

τ_{0e}	Charakteristische Emissionstunnelzeitkonstante
τ_{dt}	Zeitkonstante für direktes Tunneln
τ_{tb}	Tunnelzeitkonstante zwischen Trap und Leitungsband
τ_r	Anregungs- bzw. Relaxationszeitkonstante
τ_{SRH}	Shockley-Read-Hall-Rekombinationszeitkonstante
τ_{vb}	Tunnelzeitkonstante zwischen Trap und Valenzband
A	Gate-Fläche/Tunneloxidfläche
A_t	Tunnelkonstante für direktes und FN-Tunneln
B_g	Gateseitiger Kapazitätsgewichtungsfaktor
B_s	Substratseitiger Kapazitätsgewichtungsfaktor
B_t	Tunnelkonstante für direktes und FN-Tunneln
C'_g	Gate-Kapazität pro Einheitsfläche
C'_{it}	Grenzflächenzustandskapazität pro Einheitsfläche
C'_{ox}	Oxidkapazität pro Einheitsfläche
$C'_{s,n}$	Halbleiterkapazität einer Drei-Terminal-MOS-Struktur mit n -Substrat
C'_s	Halbleiterkapazität pro Einheitsfläche
C_B	Bulk-Kapazität
C_D	Drain-Kapazität
C_S	Source-Kapazität
C_T	Gesamtkapazität vom Floating-Gate aus gemessen
C_{CG}	Control-Gate-Kapazität
C_{git}	Gateseitige Grenzflächenzustandskapazität
C_{ps}	Halbleiterkapazität des Poly-Si-Gates
D_{it}^a	Dichte akzeptorartiger Grenzflächenzustände
D_{it}^d	Dichte donatorartiger Grenzflächenzustände
d_1	Dicke des Isolators 1 (Tunneloxid)
d_2	Dicke des Isolators 2 (Interpoly-Isolator)
D_{git}	Gateseitige Grenzflächenzustandsdichte
D_{imp}	Ionenimplantationsdosis
D_{it}	Grenzflächenzustandsdichte (Substrat-Seite)
d_{ox}	Oxiddicke
d_{trap}	Durchmesser eines Oxid-Traps
E_F	Fermi-Energie
E_g	Silizium-Bandlücke
E_i	Intrinsisches Niveau: $E_i = \frac{E_L - E_V}{2}$
E_L	Unterkante des Leitungsbandes

E_t	Trap-Energie
E_V	Oberkante des Valenzbandes
E_{imp}	Energie der Ionenimplantation
E_{Ls}	Unterkante des Leitungsbandes an der Oxid-Grenzfläche
f	Messfrequenz der HF-C(V)-Messungen
$f(E)$	Fermi-Funktion
f_I	Allgemeiner Integrand zur Bestimmung des Trap-Tiefen- und Energieintervalls
f_R	Integrand zur Bestimmung des Trap-Tiefen- und Energieintervalls für eine Rechteckbarriere
$I(t), I_{ext}(t)$	Transienter SILC (gemessen im äußeren Stromkreis)
I_0	Amplitude der $I(t)$ -Stromtransienten
$I_g(t)$	Gateseitiger lokaler Tunnelstrom
$I_s(t)$	Substratseitiger lokaler Tunnelstrom
$I_{ext,g}(t)$	Transiente SILC-Komponente verursacht durch gateseitiges lokales Tunneln
$I_{ext,s}(t)$	Transiente SILC-Komp. verursacht durch substratseitiges lokales Tunneln
J_{inj}	Stromdichte während des Stromstress
k	Elektronenwellenvektor
K_g	Gateseitiger Stromgewichtungsfaktor
K_s	Substratseitiger Stromgewichtungsfaktor
m^*	Effektive Elektronenmasse (in SiO_2 : $m^*=0.5$)
m_e	Masse eines Elektrons: $m_e = 9.10953 \cdot 10^{-31} \text{ kg}$
$n(E, x, t)$	Trap-Ladungsdichte
N_A	Akzeptorkonzentration
N_D	Donatorkonzentration
N_e, N_c	Umladbare Trap-Dichten für Emission bzw. Einfang
n_i	Intrinsische Ladungsträgerdichte (in Si bei 300 K: $n_i = 1.00 \cdot 10^{10} \text{ cm}^{-3}$)
N_L	Zustandsdichte im Leitungsband
n_o	Elektronenkonzentration im Gleichgewicht
n_s	Elektronendichte an der Halbleiter-Oberfläche
$N_T(E, x)$	Trap-Dichte im Oxid
p_o	Löcherkonzentration im Gleichgewicht
p_s	Löcherdichte an der Halbleiter-Oberfläche
q	Elektronenladung: $q = 1,60219 \cdot 10^{-19} \text{ C}$
Q'_g	Gate-Ladung pro Einheitsfläche
Q'_i	Inversionsladung pro Einheitsfläche
Q'_o	Gesamtladung des Oxids pro Einheitsfläche
Q'_r	Ladung der Raumladungszone pro Einheitsfläche

Q'_s	Halbleiterladung pro Einheitsfläche
Q'_{BD}	Isolator-Durchbruchsladung bezogen auf die Einheitsfläche
Q'_{LBD}	Isolator-Durchbruchsladung bezogen auf die Löcherstromdichte pro Einheitsfläche
$Q'_{s,n}$	Halbleiterladung einer Drei-Terminal-MOS-Struktur mit n -Substrat
$q\chi$	Elektronenaffinität des Halbleiters
$q\phi_m$	Austrittsarbeit im Metall- oder Poly- Si -Gate
$q\phi_s$	Halbleiteraustrittsarbeit
$q\phi_{ms}$	Austrittsarbetsdifferenz
Q_f	Feste positive Oxidladung
Q_m	Mobile Oxidladungen verursacht durch positive Alkali-Ionen
Q_{FG}	Floating-Gate-Ladung
Q_{GE}	Ladung auf der Gate-Elektrode
Q_{gox}	Gateseitige Oxidladungsdichte
Q_{inj}	Aus dem CCS resultierende Stressladung
Q_{it}	Grenzflächenladungen am Si - SiO_2 -Übergang
Q_{ot}	Auf Oxid-Traps eingefangene Ladungen nach der Bezeichnung in [73]
Q_{SE}	Ladung auf der Substrat-Elektrode
Q_{sox}	Substratseitige Oxidladungsdichte
t	Zeitvariable
t_{ch}	Beladezeit
t_{int}	Integrationszeit der quasistatischen $C(V)$ -Messung
t_{meas}	Messzeit
V_1	Spannungsabfall über dem Isolator 1 (Tunneloxid)
V_2	Spannungsabfall über dem Isolator 2 (Interpoly-Isolator)
V_B	Bulk-Spannung
V_D	Drain-Spannung
V_g	Gate-Spannung
V_k	Source-Bulk-Spannung
V_S	Source-Spannung
V_T	Einsatzspannung
V_{CG}	Control-Gate-Spannung
V_{ch}	Beladespannung
V_{FB}	Flachbandspannung
V_{FG}	Floating-Gate-Spannung
V_{inj}	Injektionsspannung während des CCS

V_{meas}	Spannung bei der die transienten SILC-Messungen bzw. die transienten Kapazitätsmessungen durchgeführt wurden
V_{ox}	Oxidspannung
V_{read}	Auslesespannung der Flash-Zelle
V_{step}	Step-Voltage der quasistatischen $C(V)$ -Messungen
$V_{T_{FG}}$	Floating-Gate-Einsatzspannung
V_{T_g}	Einsatzspannung im gelöschten Zustand
V_{T_p}	Einsatzspannung im programmierten Zustand
w	Raumladungszonenweite im Halbleiter
$w_{t,e/c}(x)$	Tunnelwahrscheinlichkeit für direktes Tunneln von bzw. in ein Oxid-Trap
x	Ortskoordinate
x_t	Tunneldistanz

Abkürzungen

AHI	A node H ole I njection
CCS	C onstant C urrent S tress
CG	C ontrol- G ate
CVD	C hemical V apor D eposition
CVS	C onstant V oltage S tress
EDMR	E lectrically D etected M agnetic R esonance
EEPROM	E lectrically E rasable P rogrammable R ead O nly M emory
EPROM	E rasable P rogrammable R ead O nly M emory
FET	F ield E ffect T ransistor
FG	F loating- G ate
FRAM	F erroelectric R andom A ccess M emory
GE	G ate- E mission
HR	H ydrogen R elease
MBE	M olecular B eam E pitaxy
MIM	M etal I nsulator M etal
MIS	M etal I nsulator S emiconductor
MOS	M etal O xide S emiconductor
MOSFET	M etal O xide S emiconductor F ield E ffect T ransistor
MRAM	M agnetic R andom A ccess M emory

NVSM **N**on-**V**olatile **S**emiconductor **M**emory

ONO **O**xide **N**itride **O**xide

PC-RAM **P**hase **C**hange **R**andom **A**ccess **M**emory

PMA **P**ost **M**etallization **A**nneal

POA **P**ost **O**xidation **A**nneal

PROM **P**rogrammable **R**ead **O**nly **M**emory

ROM **R**ead **O**nly **M**emory

RTP **R**apid-**T**hermal-**P**rocessing

SE **S**ubstrat-**E**mission

SNOS **S**ilicon **N**itride **O**xide **S**emiconductor

SONOS **S**ilicon **O**xide **N**itride **O**xide **S**emiconductor

TFM **T**unneling-**F**ront-**M**odel

WKB **W**entzel-**K**ramers-**B**rillouin

Literaturverzeichnis

- [1] R. Bez, E. Camerlenghi, A. Modelli, and A. Visconti, "Introduction to flash memory," *Proceedings of the IEEE*, vol. 91, no. 4, pp. 489–502, April 2003.
- [2] P. Pavan, R. Bez, P. Olivo, and E. Zanoni, "Flash memory cells - an overview," *Proceedings of the IEEE*, vol. 85, no. 8, pp. 1248–1271, August 1997.
- [3] "Nand-Flash: Lieferengpässe trotz neuer Unternehmen?," *Markt & Technik*, , no. 10, pp. 16–17, March 2004.
- [4] K. Knobloch, "Applications for nano-crystal memories - The exotic memory competition," *International Workshop NEOP*, 2002.
- [5] E. F. Runnion, S. M. Gladstone, R. S. Scott, D. J. Dumin, L. Lie, and J. C. Mitros, "Limitations on oxide thickness in FLASH EEPROM applications," in *Proceedings of the IRPS*, vol. 34, pp. 93–99, 1996.
- [6] S. Lai, "Electrical properties of nitrided-oxide systems for use in gate dielectrics and EEPROM," in *Proceeding of the International Non-Volatile Memory Technology Conference*, pp. 6–7, 1998.
- [7] C. E. Blat, E. H. Nicollian, and E. H. Poindexter, "Mechanism of negative-bias-temperature instability," *J. Appl. Phys.*, vol. 69, no. 3, pp. 1715–1720, February 1991.
- [8] V. Reddy, A. T. Krishnanand A. Marshall, J. Rodriguez, S. Natarajan, T. Rost, and S. Krishnan, "Impact of negative bias temperature instability on digital circuit reliability," in *Proceedings of the IRPS*, pp. 248–254, 2001.
- [9] H. Usui, M. Kanno, and T. Morikawa, "Time and voltage dependence of degradation and recovery under pulsed negative bias temperature stress," in *Proceedings of the IRPS*, pp. 610–611, 2003.
- [10] D. K. Schroeder, *Advanced MOS Devices*, Addison-Wesley, Massachusetts, 1987.
- [11] P. Cappelletti, C. Golla, P. Olivo, and E. Zanoni, *Flash Memories*, Kluwer Academic Publishers, Massachusetts, 1999.
- [12] D. Kang and S. M. Sze, "A floating gate and its application to memory devices," *Bell Syst. Tech. J.*, vol. 46, no. 6, pp. 1288–1295, 1967.
- [13] B. Eitan, P. Pavan, I. Bloom, E. Aloni, A. Frommer, and D. Finzi, "NROM: A novel localized trapping, 2-bit nonvolatile memory cell," *IEEE Electron Device Lett.*, vol. 21, no. 11, pp. 543–545, November 2000.

- [14] M. Janai, "Data retention, endurance and acceleration factors of NROM devices," in *Proceedings of the IRPS*, pp. 502–505, 2003.
- [15] S. Tiwari, F. Rana, H. Hanafi, A. Hartstein, E. F. Crabbé, and K. Chan, "A silicon nanocrystal based memory," *Appl. Phys. Lett.*, vol. 68, no. 10, pp. 1377–1379, March 1996.
- [16] J. Dreßen and A. Hoffknecht, "Nichtflüchtige Speicher," *Physik Journal*, vol. 3, no. 1, pp. 39–43, Januar 2004.
- [17] W. D. Brown and J. E. Brewer, *Nonvolatile Semiconductor Memory Technologie*, IEEE Press, Piscataway, 1998.
- [18] Standards Committee of the IEEE Electron Device Society, "IEEE standard definitions and characterization of floating gate semiconductor arrays," *IEEE Std 1005-1998*, February 1998.
- [19] D. K. Schroeder, *Semiconductor Material and Device Characterization*, John Wiley, Ney York, 2nd edition, 1998.
- [20] S. M. Sze, *Physics of Semiconductor Devices*, John Wiley & Sons, Ney York, 2nd edition, 1981.
- [21] L. Larcher, S. Bertulu, and P. Pavan, "SILC effects on E^2PROM memory cell reliability," *IEEE Trans. Device Mater. Rel.*, vol. 2, no. 1, pp. 13–18, March 2002.
- [22] J. DeBlauwe J. Van Houdt, D. Wellekens, G. Groeseneken, and H. E. Meas, "SILC-related effects in flash E^2PROM 's - Part I: A quantitative model for steady-state SILC," *IEEE Trans. Electron Devices*, vol. 45, no. 8, pp. 1745–1750, April 1998.
- [23] D. J. DiMaria and E. Cartier, "Mechanism for stress-induced leakage current in thin silicon dioxide films," *J. Appl. Phys.*, vol. 78, no. 6, pp. 3883–3894, September 1995.
- [24] B. Euzent, N. Boruta, J. Lee, and C. Jeng, "Reliability aspects of a floating gate E^2PROM ," in *Proceedings of the IRPS*, pp. 11–16, 1981.
- [25] Y. Nissan-Cohen, J. Shappir, and D. Frohmann-Bentchkowsky, "Characterization of simultaneous bulk and interface high-field trapping effects in SiO_2 ," in *IEDM Tech. Dig.*, pp. 182–185, 1983.
- [26] K. M. Chang, C. H. Li, S. W. Wang, T. H. Yeh, J. Y. Yang, and T. C. Lee, "The relaxation phenomena of positive charges in thin gate oxide during fowler-nordheim tunneling stress," *IEEE Trans. Electron Devices*, vol. 45, no. 8, pp. 1684–1689, August 1998.
- [27] K. Naruke, S. Taguchi, and M. Wada, "Stress induced leakage current limiting to scale down EEPROM tunnel oxide thickness," in *IEDM Tech. Dig.*, pp. 424–427, 1988.

-
- [28] T. C. Ong, A. Fazio, N. Mielke, S. Pan, N. Righos, G. Atwood, and S. Lai, "Erratic erase in ETOXTM flash memory array," in *Proceedings of the Symp. on VLSI Tech.*, pp. 83–84, 1993.
- [29] C. Dunn and C. Kaya, "Flash EEPROM disturb mechanism," in *Proceedings of the IRPS*, pp. 299–308, 1994.
- [30] F. Schuler, M. Kerber, P. Klein, W. Molzer, A. v. Schwerin, and G. Tempel, "Long time estimation of failure rates due to low temperature charge loss," in *Proceedings of the NVSM Workshop*, pp. 102–104, 1999.
- [31] G. Tempel, J. Hermann, M. Kerber, T. Kern, R. Strenz, and R. Wiesner, "Abnormal charge loss of flash cells at medium temperatures," in *Proceedings of the NVSM Workshop*, pp. 105–107, 1999.
- [32] C. Lam, T. Sunaga, Y. Igarashi, M. Ichinose, K. Kitamura, C. Willets, J. Johnson, S. Mittl, F. White, H. Tang, and T.-C. Chen, "Anomalous low temperature charge leakage mechanism in ULSI flash memories," in *IEDM Tech. Dig.*, pp. 335–338, 2000.
- [33] K. Okada, "A model for anomalous leakage current in flash memories and its application for the prediction of retention characteristics," in *IEDM Tech. Dig.*, pp. 707–710, 2001.
- [34] P. J. Kuhn, A. Hoefler, T. Harp, B. Hornung, R. Paulsen, D. Burnett, and J. M. Higman, "A reliability methodology for low temperature data retention in floating gate non-volatile memories," in *Proceedings of the IRPS*, pp. 266–270, 2001.
- [35] A. Hoefler, J. M. Higman, T. Harp, and P. J. Kuhn, "Statistical modeling of the program/erase cycling acceleration of low temperature data retention in floating gate nonvolatile memories," in *Proceedings of the IRPS*, pp. 21–25, 2002.
- [36] A. Modelli, F. Gilardoni, D. Ielmini, and A. S. Spinelli, "A new conduction mechanism for the anomalous cells in thin oxide Flash EEPROMs," in *Proceedings of the IRPS*, pp. 61–66, 2001.
- [37] F. Schuler, R. Degraeve, P. Hendrickx, and D. Wellekens, "Physical charge transport model for anomalous leakage current in floating gate-based nonvolatile memory cells," *IEEE Trans. Device Mater. Rel.*, vol. 2, no. 4, pp. 80–88, December 2002.
- [38] R. Degraeve, G. Groeseneken, R. Bellens, M. Depas, and H. E. Maes, "A consistent model for the thickness dependence of intrinsic breakdown in ultra-thin oxides," in *IEDM Tech. Dig.*, pp. 863–866, 1995.
- [39] H. P. Belgal, N. Righos, I. Kalastirsky, J. J. Peterson, R. Shiner, and N. Mielke, "A new reliability model for post-cycling charge retention of flash memories," in *Proceedings of the IRPS*, pp. 7–20, 2002.

- [40] D. Ielmini, A. S. Spinelli, A. L. Lacaita, and A. Modelli, "A statistical model for SILC in flash memories," *IEEE Trans. Electron Devices*, vol. 49, no. 11, pp. 1955–1961, November 2002.
- [41] S. Tiwari, F. Rana, K. Chan, H. Hanafi, W. Chan, and D. Buchanan, "Volatile and nonvolatile memories in silicon with nano-crystal storage," in *IEDM Tech. Dig.*, pp. 521–524, 1995.
- [42] H. I. Hanafi, S. Tiwari, and I. Khan, "Fast and long retention-time in nano-crystal memory," *IEEE Trans. Electron Devices*, vol. 43, no. 9, pp. 1553–1558, September 1996.
- [43] C. M. Compagnoni, D. Ielmini, A. S. Spinelli, A. L. Lacaita, C. Previtali, and C. Gerardi, "Study of data retention for nanocrystal flash memories," in *Proceedings of the IRPS*, vol. 41, pp. 506–512, 2003.
- [44] D. Corso, I. Crupi, V. Ancarani, G. Ammendola, G. Molas, L. Perniola, S. Lombardo, C. Gerardi, and B. De Salvo, "Localized charge storage in nanocrystal memories: feasibility of a multi-bit cell," in *Proceedings of the ESSDERC*, pp. 91–94, 2003.
- [45] J. DeBlauwe, "Nanocrystal nonvolatile memory devices," *IEEE Trans. Nanotechnol.*, vol. 1, no. 1, pp. 72–77, March 2002.
- [46] M.-Y. Hao, H. Hwang, and J. C. Lee, "Memory effects of silicon-implanted oxides for electrically erasable programmable read-only memory application," *Appl. Phys. Lett.*, vol. 62, no. 13, pp. 1530–1532, March 1993.
- [47] J. von Borany, R. Grötzschel, K.-H. Heinig, A. Markwitz, B. Schmidt, W. Skorupa, and H.-J. Thees, "The formation of narrow nanocluster bands in Ge-implanted SiO_2 -layers," *Solid-State Electron.*, vol. 11, no. 43, pp. 1159–1163, 1999.
- [48] Z. Liu, C. Lee, V. Narayanan, G. Pei, and E. C. Kan, "Metal nanocrystal memories. Part I: Device design and fabrication," *IEEE Trans. Electron Devices*, vol. 49, no. 9, pp. 1606–1613, September 2002.
- [49] B. De Salvo, C. Gerardi, S. Lombardo, T. Baron, L. Perniola, D. Mariolle, P. Mur, A. Toffoli, M. Gely, M. N. Semeria, S. Deleonibus, G. Ammendola, V. Ancarani, M. Melanotte, R. Bez, L. Baldi, D. Corso, I. Crupi, R. A. Puglisi, G. Nicotra, E. Rimini, F. Mazen, G. Ghibaud, G. Pananakakis, C. M. Compagnoni, D. Ielmini, A. Lacaita, A. Spinelli, Y. M. Wan, and K. van der Jeugd, "How far will silicon nanocrystals push the scaling limits of NVMS technologies?," in *IEDM Tech. Dig.*, 2003.
- [50] Ch. Kittel, *Einführung in die Festkörperphysik*, Oldenbourg, 11. edition, 1996.
- [51] S. M. Sze, *Semiconductor Devices Physics and Technologie*, John Wiley & Sons, Ney York, 2nd edition, 2002.
- [52] R. F. Pierret, *Semiconductor Device Fundamentals*, Addison Wesley, 1st edition, 1996.

-
- [53] M. Cao, T. Kammins, P. Vande Vorde, C. Diaz, and W. Green, "0.18 μm fully-depleted silicon-on-insulator MOSFETs," *IEEE Electron Device Lett.*, vol. 18, no. 6, pp. 251–253, June 1997.
- [54] H. S. Momose, T. Ohguro, K. Kojima, S. Nakamura, and Y. Toyoshima, "1.5-nm gate oxide CMOS on (110) surface-oriented si substrate," *IEEE Trans. Electron Devices*, vol. 50, no. 4, pp. 1001–1008, August 2003.
- [55] W. K. Henson, K. Z. Ahmed, E. M. Vogel, J. R. Hauser, J. J. Wortmann, R. D. Venables, M. Xu, and D. Venables, "Estimating oxide thickness of tunnel oxides down to 1.4 nm using conventional capacitance-voltage measurements on MOS capacitors," *IEEE Electron Device Lett.*, vol. 20, no. 4, pp. 179–181, April 1999.
- [56] C. R. Crowell and S. M. Sze, "Current transport in metal-semiconductor barriers," *Solid-State Electron.*, vol. 9, no. 11–12, pp. 1035–1048, November–December 1966.
- [57] J. Frenkel, "On the theory of electric breakdown of dielectrics and electronic semiconductors," *Tech. Phys. USSR*, vol. 5, pp. 685, 1938.
- [58] J. Frenkel, "On pre-breakdown phenomena in insulators and electronic semiconductors," *Phys. Rev.*, vol. 54, no. 8, pp. 647–648, October 1938.
- [59] C. Gerthsen, H. O. Kneser, and H. Vogel, *Physik*, Springer, New York, 16. edition, 1989.
- [60] T. Hori, *Gate Dielectrics and MOS ULSIs*, Springer Verlag, Berlin Heidelberg, 1997.
- [61] J. W. McPherson and R. B. Khamankar, "Molekular model for intrinsic time-dependent dielectric breakdown in SiO_2 dielectrics and the reliability implications for hyper-thin gate oxide," *Semicond. Sci. Technol.*, vol. 15, pp. 462–470, 2000.
- [62] K. F. Schuegraf, C. C. King, and C. Hu, "Ultra-thin silicon dioxide leakage current and scaling limit," in *Proceedings of the Symp. on VLSI Tech.*, pp. 18–19, 1992.
- [63] M. Depas, B. Vermeire, P. W. Mertens, R. L. van Meirhaeghe, and M. M. Heyns, "Determination of tunneling parameters in ultra-thin oxide layer poly- $\text{Si}/\text{SiO}_2/\text{Si}$ structures," *Solid-State Electron.*, vol. 38, no. 8, pp. 1465–1471, 1995.
- [64] R. H. Fowler and L. Nordheim, "Electron emission in intense electric films," in *Proceedings Royal Soc. London*, vol. 119, pp. 173–181, 1928.
- [65] M. Lenzlinger and E. H. Snow, "Fowler-nordheim tunneling into thermally grown SiO_2 ," *J. Appl. Phys.*, vol. 40, pp. 278–283, 1969.
- [66] Z. A. Weinberg, "On tunneling in metal-oxide-silicon structures," *J. Appl. Phys.*, vol. 53, no. 7, pp. 5052–5056, July 1982.

- [67] P. Olivo, T. N. Nguyen, and B. Ricco, "High-field-induced degradation in ultrathin SiO_2 films," *IEEE Trans. Electron Devices*, vol. 35, no. 12, pp. 2259–2267, December 1988.
- [68] G. W. Yoon, A. B. Joshi, J. Kim, and D.-L. Kwong, "High-field-induced leakage in ultrathin N_2O oxides," *IEEE Electron Device Lett.*, vol. 14, no. 5, pp. 231–233, May 1993.
- [69] T. Endoh, T. Chiba, H. Sakuraba, M. Lenski, and F. Masuoka, "A quantitative analysis of stress-induced leakage currents and extraction of trap properties in 6.8 nm ultrathin silicon dioxide films," *J. Appl. Phys.*, vol. 86, no. 4, pp. 2095–2099, August 1999.
- [70] M. Lenski, T. Endoh, and F. Masuoka, "Analytical modeling of stress-induced leakage currents in 5.1-9.6-nm-thick silicon-dioxide films based on two-step inelastic trap-assisted tunneling," *J. Appl. Phys.*, vol. 88, no. 9, pp. 5238–5245, November 2000.
- [71] D. Ielmini, A. S. Spinelli, M. A. Rigamonti, and A. L. Lacaita, "Modeling of SILC based on electron and hole tunneling - Part II: Steady-state," *IEEE Trans. Electron Devices*, vol. 47, no. 6, pp. 1266–1272, June 2000.
- [72] D. Ielmini, A. S. Spinelli, M. A. Rigamonti, and A. L. Lacaita, "Modeling of SILC based on electron and hole tunneling - Part I: Transient effects," *IEEE Trans. Electron Devices*, vol. 47, no. 6, pp. 1258–1265, June 2000.
- [73] B. E. Deal, "Standardized terminology for oxide charges associated with thermally oxidized silicon," *IEEE Trans. Electron Devices*, vol. ED-27, no. 3, pp. 606–608, March 1980.
- [74] F. J. Himpsel, F.R. McFeely, A. Taleb-Ibrahimi, and J. A. Yarmoff, "Microscopic structure of the SiO_2/Si interface," *Phys. Rev. B*, vol. 38, no. 9, pp. 6084–6096, September 1988.
- [75] M. H. White and J. R. Cricci, "Characterization of thin-oxide MNOS memory transistors," *IEEE Trans. Electron Devices*, vol. ED-19, pp. 1280–1288, 1975.
- [76] E. Arnold, J. Ladell, and G. Abowitz, "Crystallographic symmetry of surface state density in thermally oxidized silicon," *Appl. Phys. Lett.*, vol. 13, no. 12, pp. 413–415, 1968.
- [77] H. Flietner, "Passivity and electronic properties of the silicon/silicondioxide interface," *Materials Science Forum*, vol. 185–188, pp. 73–82, 1995.
- [78] W. Füssel, M. Schmidt, H. Angermann, G. Mende, and H. Flietner, "Defects at the Si/SiO_2 interface: their nature and behaviour in technological processes and stress," *Nuclear Instr. and Methods in Phys. Research A*, vol. 377, pp. 177–183, 1996.
- [79] T. Sakurai and T. Sugano, "Theory of continuously distributed trap states at $Si-SiO_2$ interfaces," *J. Appl. Phys.*, vol. 52, no. 4, pp. 2889–2896, 1981.

-
- [80] D. M. Fleetwood, W. L. Warren, J. R. Schwank, P. S. Winokur, M. R. Shaneyfelt, and L. C. Riewe, "Effects of interface traps and border traps on MOS postirradiation annealing response," *IEEE Trans. Nucl. Sci.*, vol. 42, no. 6, pp. 1698–1707, December 1995.
- [81] J. H. Stathis and E. Cartier, "Atomic hydrogen reactions with P_b centers at the (100) Si/SiO_2 interface," *Phys. Rev. Lett.*, vol. 72, no. 17, pp. 2745–2748, 1994.
- [82] E. H. Poindexter and P. J. Caplan, "Electron spin resonance of inherent and process induced defects near the Si/SiO_2 interface of oxidized silicon wafers," *J. Vac. Sci. Technol.*, vol. 6, no. 3, pp. 1352–1357, March 1988.
- [83] G. Groeseneken, H. E. Meas, N. Beltrán, and R. F. De Keersmaecker, "A reliable approach to charge-pumping measurements in MOS transistors," *IEEE Trans. Electron Devices*, vol. ED-31, no. 1, pp. 42–53, January 1984.
- [84] N. M. Johnson, "Energy-resolved DLTS measurements of interface states in MIS structures," *Appl. Phys. Lett.*, vol. 34, no. 11, pp. 802–804, 1979.
- [85] T. J. Mego, "Improved feedback charge method for quasistatic CV measurements in semiconductors," *Rev. Sci. Instrum.*, vol. 57, no. 11, pp. 2798–2805, 1986.
- [86] T. N. Nicklaw, Z.-Y. Lu, D. M. Fleetwood, R. D. Schrimpf, and S. T. Pantelides, "The structure, properties, and dynamics of oxygen vacancies in amorphous SiO_2 ," *IEEE Trans. Nucl. Sci.*, vol. 49, no. 6, pp. 2667–2673, Dezember 2002.
- [87] D. J. Lepine, "Spin-dependent recombination on silicon surface," *Phys. Rev. B*, vol. 6, no. 2, pp. 436–441, July 1972.
- [88] P. M. Lenahan and W. K. Schubert, "Effects of light and modulation frequency on spin-dependent trapping in silicon grain boundaries," *Phys. Rev. B*, vol. 30, no. 3, pp. 1544–1546, August 1984.
- [89] P. M. Lenahan, J. J. Mele, J. P. Campbell, R. K. Lowry, D. Woodbury, S. T. Liu, and R. Weimer, "Direkt experimental evidence linking silicon dangling bond defects to oxide leakage currents," in *Proceedings of the IRPS*, pp. 150–155, 2001.
- [90] M. A. Jupina and P. M. Lenahan, "A spin dependent recombination study of radiation induced defects at and near the $Si-SiO_2$ interface," *IEEE Trans. Nucl. Sci.*, vol. 36, no. 6, pp. 1800–1806, December 1989.
- [91] L. D. Thanh and P. Balk, "Elimination and generation of $Si-SiO_2$ interface traps by low temperature hydrogen annealing," *J. Electrochem. Soc.*, vol. 135, no. 7, pp. 1797–1801, July 1988.
- [92] R. R. Razouk and B. E. Deal, "Dependence of interface state density on silicon thermal-oxidation process variables," *J. Electrochem. Soc.*, vol. 126, no. 9, pp. 1573–1581, 1979.

- [93] D. M. Fleetwood, ““Border Traps“ in MOS devices,” *IEEE Trans. Nucl. Sci.*, vol. 39, no. 2, pp. 269–271, April 1992.
- [94] N. L. Cohen, R. E. Paulsen, and M. H. White, “Observation and characterization of near-interface oxide traps with C-V techniques,” *IEEE Trans. Electron Devices*, vol. 42, no. 11, pp. 2004–2009, November 1995.
- [95] D. J. DiMaria, “Defect generation under substrate-hot-electron injection into ultrathin silicon dioxide layers,” *J. Appl. Phys.*, vol. 86, no. 4, pp. 2100–2109, August 1999.
- [96] M. J. Uren, S. Collins, and M. J. Kirton, “Observation of “slow“ states in conductance measurements on silicon metal-oxide-semiconductor capacitors,” *Appl. Phys. Lett.*, vol. 54, no. 15, pp. 1448–1850, April 1989.
- [97] F. P. Heiman and G. Warfield, “The effect of oxide traps on the MOS capacitance,” *IEEE Trans. Electron Devices*, vol. ED-12, pp. 167–178, 1965.
- [98] S. K. Lai and D. R. Young, “Effects of avalanche injection of electrons into silicon dioxide - generation of fast and slow interface states,” *J. Appl. Phys.*, vol. 52, no. 10, pp. 6231–6240, October 1981.
- [99] D. A. Buchanan and D. J. DiMaria, “Interface and bulk trap generation in metal-oxide-semiconductor capacitors,” *J. Appl. Phys.*, vol. 67, no. 12, pp. 7439–7452, June 1990.
- [100] A. S. Spinelli, A. L. Lacaita, M. A. Rigamonti, and G. Ghidini, “Experimental method for the determination of the energy distribution of stress-induced oxide traps,” *IEEE Electron Device Lett.*, vol. 20, no. 3, pp. 106–108, March 1999.
- [101] T. R. Oldham, A. J. Lelis, and F. B. McLean, “Spatial dependence of trapped holes determined from tunneling analysis and measured annealing,” *IEEE Trans. Nucl. Sci.*, vol. NS-33, no. 6, pp. 1203–1209, 1986.
- [102] N.A. Dumin, K. J. Dickerson, D. J. Dumin, and B. T. Moore, “Correlation of the decay of tunneling currents with trap generation inside thin oxides,” *Solid-State Electron.*, vol. 39, no. 5, pp. 655–660, 1996.
- [103] D. M. Fleetwood, “Fast and slow border traps in MOS devices,” *IEEE Trans. Nucl. Sci.*, vol. 43, no. 3, pp. 779–786, June 1996.
- [104] S. P. Karna, C. Pineda, R. D. Pugh, W. M. Shedd, and T. R. Oldham, “Electronic structure theory and mechanism of the oxide trapped hole annealing process,” *IEEE Trans. Nucl. Sci.*, vol. 47, no. 6, pp. 2316–2321, April 2000.
- [105] P. E. Blöchl, “First-principles calculation of defects in oxygen-deficient silica exposed to hydrogen,” *Phys. Rev. B*, vol. 62, no. 10, pp. 6158–6179, September 2000.
- [106] A. Yokozawa, A. Oshiyama, Y. Miyamoto, and S. Kumashiro, “Oxygen vacancy with large lattice distortion as an origin of leakage currents in SiO_2 ,” in *IEDM Tech. Dig.*, pp. 703–706, 1997.

-
- [107] P. E. Blöchl and J. H. Stathis, “Hydrogen electrochemistry and stress-induced leakage current in silica,” *Phys. Rev. Lett.*, vol. 83, no. 2, pp. 372–375, July 1999.
- [108] J. K. Rudra, W. B. Fowler, and F. J. Feigl, “Model for the E'_2 center in alpha quartz,” *Phys. Rev. Lett.*, vol. 55, no. 23, pp. 2614–2617, December 1985.
- [109] J. H. Stathis, “Electrically detected magnetic resonance study of stress-induced leakage current in thin SiO_2 ,” *Appl. Phys. Lett.*, vol. 68, no. 12, pp. 1669–1671, March 1996.
- [110] D. J. DiMaria, D. Arnold, and E. Cartier, “Impact ionization and positive charge formation in silicon dioxide films on silicon,” *Appl. Phys. Lett.*, vol. 60, no. 17, pp. 2118–2120, April 1992.
- [111] P. Hohenberg and W. Kohn, “Inhomogeneous electron gas,” *Phys. Rev.*, vol. 136, no. 3B, pp. 864–871, November 1964.
- [112] W. Kohn and L. J. Sham, “Self-consistent equations including exchange and correlation effects,” *Phys. Rev.*, vol. 140, no. 4A, pp. 1133–1138, November 1965.
- [113] P. E. Blöchl, “Projector augmented-wave method,” *Phys. Rev. B*, vol. 50, no. 24, pp. 17953–17979, December 1994.
- [114] H. H. Mueller, D. Wörle, and M. Schulz, “Evaluation of the coulomb energy for single-electron interface trapping in sub- μm metal-oxide-semiconductor field-effect transistors,” *J. Appl. Phys.*, vol. 75, no. 6, pp. 2970–2979, March 1994.
- [115] W. D. Zhang, J. F. Zhang, M. Lalor, D. Burton, G. Groeseneken, and R. Degraeve, “Two types of neutral electron traps generated in the gate silicon dioxide,” *IEEE Trans. Electron Devices*, vol. 49, no. 1, pp. 1868–1875, November 2002.
- [116] T. Ito, T. Nakamura, and H. Ishikawa, “Advantages of thermal nitride and nitroxide gate films in VLSI process,” *IEEE Trans. Electron Devices*, vol. ED-29, no. 4, pp. 498–502, April 1982.
- [117] S. K. Lai, J. Lee, and V. K. Dham, “Electrical properties of nitrated-oxide systems for use in gate dielectrics and EEPROM,” in *IEDM Tech. Dig.*, pp. 190–193, 1983.
- [118] F. L. Terry, R. J. Aucoin, M. L. Naiman, P. W. Wyatt, and S. D. Senturia, “Radiation effects in nitrated oxides (MOS devices),” *IEEE Electron Device Lett.*, vol. EDL-4, no. 6, pp. 191–193, June 1983.
- [119] G.Q. Lo, D. K. Shih, W. C. Ting, and D. L. Kwong, “Discharge of MNOS structures,” *Electron. Lett.*, vol. 25, no. 13, pp. 812–813, 1989.
- [120] T. Y. Huang, F.-C. Jong, T.-S. Chao, H.-C. Lin, L.-Y. Leu, K. Young, C.-H. Lin, and K.Y. Chiu, “Improving radiation hardness of EEPROM/flash cell by N_2O annealing,” *IEEE Electron Device Lett.*, vol. 19, no. 7, pp. 256–258, July 1998.

- [121] I. J. R. Baumvol, F. C. Stedile, J.-J. Ganem, I. Trimaille, and S. Rigo, "Thermal nitridation of SiO_2 films in ammonia - isotopic tracing of nitrogen and oxygen in the initial stages," *J. Electrochem. Soc.*, vol. 143, no. 9, pp. 2938–2945, September 1999.
- [122] A. Mattheus, *Charakterisierung von dielektrischen Schichten für EEPROM-Zellen*, Ph.D. thesis, Universität der Bundeswehr München, August 1998.
- [123] A. Uchiyama, H. Fukuda, T. Hayashi, T. Iwabuchi, and S. Ohno, "High performance dual-gate sub-halfmicron CMOSFETs with 6 nm-thick nitrided SiO_2 films in an N_2O ambient," in *IEDM Tech. Dig.*, pp. 425–428, 1990.
- [124] I. J. R. Baumvol, F. C. Stedile, J.-J. Ganem, I. Trimaille, and S. Rigo, "Thermal nitridation of SiO_2 films in ammonia - isotopic tracing of nitrogen and oxygen in further stages and in reoxidation," *J. Electrochem. Soc.*, vol. 143, no. 9, pp. 2946–2952, September 1999.
- [125] A. Mattheus, A. Gschwandtner, R. Kakoschke, M. Kerber, and A. Talg, "New result of NO-grown dielectrics for FLOTOX/FLASH-EEPROM applications," in *Proceedings of the RTP-Conference*, p. 212, 1996.
- [126] N. S. Saks, D. I. Ma, and W. B. Fowler, "Nitrogen depletion during oxidation in N_2O ," *Appl. Phys. Lett.*, vol. 67, no. 3, pp. 374–376, July 1995.
- [127] G. J. Dunn and P. W. Wyatt, "Reoxidized nitrided oxide for radiation-hardened MOS devices," *IEEE Trans. Nucl. Sci.*, vol. 36, no. 6, pp. 2161–2168, December 1989.
- [128] E. Cartier, D. A. Buchanan, and G. J. Dunn, "Atomic hydrogen-induced interface degradation of reoxidized-nitrided silicon dioxide on silicon," *Appl. Phys. Lett.*, vol. 64, no. 7, pp. 901–903, February 1994.
- [129] Z. Liu, H.-J. Wann, P. K. Ko, C. Hu, and Y. C. Cheng, "Improvement of charge trapping characteristics of N_2O -annealed and reoxidized N_2O -annealed thin oxides," *IEEE Electron Device Lett.*, vol. 13, no. 10, pp. 519–521, October 1992.
- [130] E. Riedel, *Allgemeine und Anorganische Chemie*, de Gruyter, Berlin, New York, 5th edition, 1990.
- [131] H. Wong, "Dielectric traps in amorphous silicon oxynitride," in *IEDM Tech. Dig.*, pp. 132–139, 2001.
- [132] D. J. DiMaria and J. W. Stasiak, "Trap creation in silicon dioxide produced by hot electrons," *J. Appl. Phys.*, vol. 65, no. 6, pp. 2342–2356, March 1989.
- [133] D. J. DiMaria, E. Cartier, and D. Arnold, "Impact ionization, trap creation, degradation and breakdown in silicon dioxide films on silicon," *J. Appl. Phys.*, vol. 73, no. 7, pp. 3367–3384, April 1993.
- [134] I. Yoshii, K. Hama, and K. Hashimoto, "Role of hydrogen at poly-Si/ SiO_2 interface in trap generation by substrate hot-electron injection," in *Proceedings of the IRPS*, pp. 136–140, 1992.

-
- [135] D. J. DiMaria, E. Cartier, and D. A. Buchanan, "Anode hole injection and trapping in silicon dioxide," *J. Appl. Phys.*, vol. 80, no. 1, pp. 304–317, July 1996.
- [136] I. C. Chen, S. Holland, K. K. Young, C. Chang, and C. Hu, "Substrate hole current and oxide breakdown," *Appl. Phys. Lett.*, vol. 49, no. 11, pp. 669–671, September 1986.
- [137] K. F. Schuegraf and C. Hu, "Metal-oxide-semiconductor field-effect-transistor substrate current during fowler-nordheim tunneling stress and silicon-dioxide reliability," *J. Appl. Phys.*, vol. 76, no. 6, pp. 3695–3700, September 1994.
- [138] K. F. Schuegraf and C. Hu, "Hole injection SiO_2 breakdown model for very low voltage lifetime extrapolation," *IEEE Trans. Electron Devices*, vol. 41, no. 4, pp. 761–767, May 1994.
- [139] J. W. McPherson and H. C. Mogul, "Underlying physics of the thermochemical E model in describing low-field time-dependent dielectric breakdown in SiO_2 thin films," *J. Appl. Phys.*, vol. 84, no. 3, pp. 1513–1523, August 1998.
- [140] R. Degraeve, B. Kaczer, and G. Groeseneken, "Degradation and breakdown in thin oxide layers: Mechanism, models and reliability prediction," *Microelectronics Reliability*, vol. 39, pp. 1445–1460, 1999.
- [141] J. H. Stathis, "Physical and predictive models of ultrathin oxide reliability in CMOS devices and circuits," *IEEE Trans. Device Mater. Rel.*, vol. 1, no. 1, pp. 43–59, March 2001.
- [142] R. Degraeve, "Tutorial on oxide reliability," 1997, presented at the Int. Reliability Physics Symposium.
- [143] J. H. Stathis, "Reliability limits for the gate insulator in CMOS technology," *IBM J. Res. and Dev.*, vol. 46, no. 2/3, pp. 265–286, March/May 2002.
- [144] J. S. Suehle, "Ultrathin gate oxide reliability: Physical models, statistics and characterization," *IEEE Trans. Electron Devices*, vol. 49, no. 6, pp. 958–971, June 2002.
- [145] D. J. DiMaria, "Elektron energy dependence of metal-oxide-semiconductor degradation," *Appl. Phys. Lett.*, vol. 75, no. 16, pp. 2427–2428, October 1999.
- [146] D. J. DiMaria, "Defect generation in field-effect transistors under channel-hot-electron stress," *J. Appl. Phys.*, vol. 87, no. 12, pp. 8707–8715, June 2000.
- [147] P. E. Nicollian, "Tutorial on dielectric reliability: Models & Mechanisms," 2003, presented at the Int. Reliability Physics Symposium.
- [148] P. E. Nicollian, W. R. Hunter, and J. C. Hu, "Experimental evidence for voltage driven breakdown models in ultrathin gate oxides," in *Proceedings of the IRPS*, pp. 7–15, 2000.

- [149] T. Nakanishi, Y. Sato, M. Okuno, and K. Takasaki, "Improvement in mos reliability by oxidation in ozone," in *Proceedings of the Symp. on VLSI Tech.*, pp. 45–46, 1994.
- [150] T. Ohmi, K. Nakamura, and K. Makihara, "Highly-reliable ultra-thin oxide formation using hydrogen-radical-balanced steam oxidation technology," in *Proceedings of the IRPS*, pp. 161–166, 1994.
- [151] E. Cartier and J. H. Stathis, "Atomic hydrogen-induced interface degradation of the Si/SiO_2 structure," *Microelectron. Engineering*, vol. 28, no. 1-4, pp. 3–10, 1995.
- [152] R. E. Stahlbush and E. Cartier, "Interface defect formation in MOSFETs by atomic hydrogen exposure," *IEEE Trans. Nucl. Sci.*, vol. 41, no. 6, pp. 1844–1853, December 1994.
- [153] K. R. Hofmann, C. Werner, W. Weber, and G. Dorda, "Hot-electron and hole-emission effects in short n-channel MOSFET's," *IEEE Trans. Electron Devices*, vol. ED-32, no. 3, pp. 691–699, March 1985.
- [154] R. Bellens, P. Heremans, G. Groeseneken, and H. E. Meas, "Hot-carrier effects in n-channel MOS transistors under alternating stress condition," *IEEE Electron Device Lett.*, vol. 9, no. 5, pp. 232–234, May 1988.
- [155] T. P. Chen, S. Li, S. Fung, and K. F. Lo, "Interface trap generation by FN injection under dynamic oxide field stress," *IEEE Trans. Electron Devices*, vol. 45, no. 9, pp. 1920–1926, September 1998.
- [156] J. Wu, E. Rosenbaum, B. MacDonald, E. Li, J. Tao, B. Tracy, and P. Fang, "Anode hole injection versus hydrogen release: The mechanism for gate oxide breakdown," in *Proceedings of the IRPS*, pp. 27–32, 2000.
- [157] Y. Mitani, H. Satake, H. Itoh, and A. Toriumi, "Highly reliable gate oxide under fowler-nordheim electron injection by deuterium pyrogenic oxidation and deuterated poly-si deposition," in *IEDM Tech. Dig.*, pp. 343–346, 2000.
- [158] K. Hess, I. C. Kizilyalli, and J. W. Lyding, "Giant isotope effect in hot electron degradation of metal oxide silicon devices," *IEEE Trans. Electron Devices*, vol. 45, no. 2, pp. 406–416, February 1998.
- [159] D. Esseni, J. D. Bude, and L. Selmi, "On interface and oxide degradation in VLSI MOSFETs - Part I: Deuterium effect in CHE stress regime," *IEEE Trans. Electron Devices*, vol. 49, no. 2, pp. 247–253, February 2002.
- [160] D. Esseni, J. D. Bude, and L. Selmi, "On interface and oxide degradation in VLSI MOSFETs - Part II: Fowler-Nordheim stress regime," *IEEE Trans. Electron Devices*, vol. 49, no. 2, pp. 254–263, February 2002.
- [161] K. Cheng, K. Hess, and J. W. Lyding, "Deuterium passivation of interface traps in MOS devices," *IEEE Electron Device Lett.*, vol. 22, no. 9, pp. 441–443, September 2001.

-
- [162] S. T. Pantelildes, S. N. Rashkeev, R. Buczko, D. M. Fleetwood, and R. D. Schrimpf, "Reactions of hydrogen with Si - SiO_2 interfaces," *IEEE Trans. Nucl. Sci.*, vol. 47, no. 6, pp. 2262–2268, December 2000.
- [163] E. Cartier, J. H. Stathis, and D. A. Buchanan, "Passivation and depassivation of silicon dangling bonds at the Si/SiO_2 interface by atomic hydrogen," *Appl. Phys. Lett.*, vol. 63, no. 11, pp. 1510–1512, September 1993.
- [164] R. Degraeve, G. Groeseneken, I. De Wolf, and H. E. Meas, "Oxide and interface degradation and breakdown under medium and high field injection conditions: A correlation study," *Microelectron. Engineering*, vol. 28, no. 1–4, pp. 313–316, June 1995.
- [165] D. J. DiMaria and J. H. Stathis, "Anode hole injection, defect generation, and breakdown in ultrathin silicon dioxide films," *J. Appl. Phys.*, vol. 89, no. 9, pp. 5015–5024, May 2001.
- [166] R. Gale, F. J. Feigl, C. W. Magee, and D. R. Young, "Hydrogen migration under avalanche injection of electrons in si metal-oxide-semiconductor capacitors," *J. Appl. Phys.*, vol. 54, no. 12, pp. 6938–6942, December 1983.
- [167] K. Hess, J. Lee, Z. Chen, J. W. Lyding, Y.-K. Kim, B.-S. Kim, Y.-H. Lee, Y.-W. Kim, and K.-P. Suh, "An alternative interpretation of hot electron interface degradation in NMOSFETs: Isotope results irreconcilable with major defect generation by holes?," *IEEE Trans. Electron Devices*, vol. 46, no. 9, pp. 1914–1916, September 1999.
- [168] R. Jayaraman and C. G. Sodini, "1/ f noise interpretation of the effect of gate oxide nitridation and reoxidation on dielectric traps," *IEEE Trans. Electron Devices*, vol. 37, no. 1, pp. 305–309, January 1990.
- [169] T. Hori, H. Iwasaki, and K. Tsuji, "Electrical and physical properties of ultra-thin reoxidized nitrided oxides prepared by rapid thermal processing," *IEEE Trans. Electron Devices*, vol. 36, no. 2, pp. 340–350, February 1989.
- [170] D. J. DiMaria and J. H. Stathis, "Trapping and trap creation studies on nitrided and reoxidized-nitrided silicon dioxide films on silicon," *J. Appl. Phys.*, vol. 70, no. 3, pp. 1500–1509, August 1991.
- [171] P. P. Apte and K. C. Saraswat, "Correlation of trap generation to charge-to-breakdown (Q_{BD}): A physical-damage model of dielectric breakdown," *IEEE Trans. Electron Devices*, vol. 41, no. 9, pp. 1595–1602, September 1994.
- [172] S. S. Tan, T. P. Chen, J. M. Soon, K. P. Loh, C. H. Ang, and L. Chan, "Nitrogen-enhanced negative bias temperature instability: An insight by experiment and first-principle calculations," *Appl. Phys. Lett.*, vol. 82, no. 12, pp. 1881–1883, March 2003.
- [173] H. Hwang, W. Ting, D.-L. Kwong, and J. Lee, "Improved reliability characteristics of submicrometer nMOSFET's with oxynitride gate dielectric prepared by rapid thermal oxidation in N_2O ," *IEEE Electron Device Lett.*, vol. 12, no. 9, pp. 495–497, September 1991.

- [174] R. Degraeve, J. De Blauwe, J. L. Ogier, Ph. Roussel, G. Groeseneken, and H. E. Maes, "A new polarity dependence of the reduced trap generation during high-field degradation of nitrided oxides," in *IEDM Tech. Dig.*, pp. 327–330, 1996.
- [175] M. Arai, T. Hashidzume, T. Nitta, Y. Odake, and I. Matsuo, "Analysis of gate disturbance degradation by nitridation of flash tunnel oxide," *Jap. J. Appl. Phys.*, vol. 40, no. 4B, pp. 2969–2976, April 2000.
- [176] T. Matsuoka, S. Taguchi, H. Ohtsuka, K. Taniguchi, C. Hamaguchi S. Kakimoto, and K. Uda, "Hot-carrier-induced degradation of N_2O -oxynitrided gate oxide NMOSFETs," *IEEE Trans. Electron Devices*, vol. 43, no. 9, pp. 1364–1373, September 1996.
- [177] A. El-Hdiy, G. Salace, M. Jourdain, A. Meinertzhagen, and D. Vuillaume, "Stress field polarity effect on defects generation in thin silicon dioxide films," *Thin Solid Films*, vol. 296, pp. 106–109, 1997.
- [178] P. P. Apte and K. C. Saraswat, " SiO_2 degradation with charge injection polarity," *IEEE Electron Device Lett.*, vol. 14, no. 11, pp. 512–514, November 1993.
- [179] D. J. DiMaria, "Explanation for the polarity dependence of breakdown in ultrathin silicon dioxide films," *Appl. Phys. Lett.*, vol. 68, no. 21, pp. 3004–3006, May 1996.
- [180] A. I. Chou, K. Lai, K. Kumar, P. Chowdhury, and J. C. Lee, "Modeling of stress-induced leakage current in ultrathin oxides with trap-assisted tunneling mechanism," *Appl. Phys. Lett.*, vol. 70, no. 25, pp. 3407–3409, June 1997.
- [181] K. Kimura and H. Koyama, "Stress-induced low-level leakage mechanism in ultrathin silicon dioxide films caused by neutral oxide trap generation," in *Proceedings of the IRPS*, pp. 167–172, 1994.
- [182] D. J. DiMaria, "Defect generation in ultrathin silicon dioxide films produced by anode hole injection," *Appl. Phys. Lett.*, vol. 77, no. 17, pp. 2716–2718, October 2000.
- [183] R. S. Scott, N. A. Dumin, T. W. Hughes, D. J. Dumin, and B. T. Moore, "Properties of high-voltage stress generated traps in thin silicon oxides," in *IEDM Tech. Dig.*, pp. 131–141, 1996.
- [184] D. J. DiMaria and J. H. Stathis, "Explanation for the oxide thickness dependence of breakdown characteristics of metal-oxide-semiconductor structures," *Appl. Phys. Lett.*, vol. 70, no. 20, pp. 2708–2710, May 1997.
- [185] R. Degraeve, G. Groeseneken, R. Bellens, J. L. Ogier, M. Depas, P. J. Roussel, and H. E. Meas, "New insights in the relation between electron trap generation and the statistical properties of oxide breakdown," *IEEE Trans. Electron Devices*, vol. 45, no. 4, pp. 904–911, April 1998.

-
- [186] I. C. Chen, S. Holland, and C. Hu, "Oxide breakdown dependence on thickness and hole current-enhanced reliability of ultra thin oxides," in *IEDM Tech. Dig.*, pp. 660–663, 1986.
- [187] R. Degraeve, J. L. Ogier, R. Bellens, P. J. Roussel, G. Groeseneken, and H. E. Meas, "A new model for the field dependence of intrinsic and extrinsic time-dependent dielectric breakdown," *IEEE Trans. Electron Devices*, vol. 45, no. 2, pp. 472–481, February 1998.
- [188] H. Satake and A. Toriumi, "Substrate hole current generation and oxide breakdown in *Si* MOSFETs under fowler-nordheim elektron tunneling injection," in *IEDM Tech. Dig.*, pp. 337–340, 1993.
- [189] M. V. Fischetti, R. Gastalki, F. Maggioni, and A. Modelli, "Slow and fast states induced by hot electrons at *Si-SiO₂* interface," *J. Appl. Phys.*, vol. 53, no. 4, pp. 3136–3144, 1982.
- [190] M. Bourcerie, B. S. Doyle, J.-C. Marchetaux, J.-C. Soret, and A. Boudou, "Relaxable damage in hot-carrier stressing of n-MOS transistors - Oxide traps in the near interfacial region of the gate oxide," *IEEE Trans. Electron Devices*, vol. 37, no. 3, pp. 708–717, March 1990.
- [191] K. R. Hofmann and G. Dorda, "Interface state and charge generation by electron tunneling into thin layers of *SiO₂*," in *Proceedings of the Conf. on Insulating Films on Semiconductors*, pp. 122–125, 1981.
- [192] Y. H. Lin, C. L. Lee, and T. F. Lei, "Monitoring trapped charge generation for gate oxide under stress," *IEEE Trans. Electron Devices*, vol. 44, no. 9, pp. 1441–1446, September 1997.
- [193] C.-F. Chen and C.-Y. Wu, "A characterization model for constant current stressed voltage-time characteristics of thin thermal oxides grown on silicon substrate," *J. Appl. Phys.*, vol. 60, no. 11, pp. 3926–3944, December 1986.
- [194] T. Nigam, R. Degraeve, G. Groeseneken, M. M. Heyns, and H. E. Maes, "Constant current charge-to-breakdown: Still a valid tool to study the reliability of MOS structures," in *Proceedings of the IRPS*, pp. 62–69, 1998.
- [195] Y. P. Tsividis, *Operation and Modeling of the MOS Transistor*, McGraw-Hill, Singapore, 1988.
- [196] E. H. Nicollian and J. R. Brews, *MOS (Metal Oxide Semiconductor) Physics and Technology*, John Wiley, New York, 1982.
- [197] J. R. Brews, "An improved high-frequency MOS capacitance formula," *J. Appl. Phys.*, vol. 45, no. 3, pp. 1276–1279, March 1974.
- [198] A. S. Grove, *Physics and Technology of Semiconductor Devices*, John Wiley-Springer, New York, 1967.
- [199] R. Paul, *MOS-Feldeffekttransistoren*, Springer-Verlag, Berlin, 1st edition, 1994.

- [200] M. Depas, B. Vermeire, P. W. Mertens, R. L. van Meirhaeghe, and M. M. Heyns, "Investigation of the MOST channel conductance in weak inversion," *Solid-State Electron.*, vol. 16, no. 7, pp. 801–810, 1973.
- [201] T. Hori, *Gate Dielectrics and MOS ULSIs*, chapter 2, pp. 38–44, Springer, Berlin, 1997.
- [202] E. H. Nicollian and J. R. Brews, *MOS (Metal Oxide Semiconductor) Physics and Technology*, chapter 8, pp. 319–355, John Wiley, 1982.
- [203] L. M. Terman, "An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-metal diodes," *Solid-State Electron.*, vol. 5, pp. 285–299, 1962.
- [204] R. Castagné and A. Vapaille, "Description of the SiO_2 - Si interface properties by means of very low frequency MOS capacitance measurements," *Surface Sci.*, vol. 28, pp. 157–193, 1971.
- [205] C. N. Berglund, "Surface states at steam-grown silicon-silicon dioxide interfaces," *IEEE Trans. Electron Devices*, vol. ED-13, pp. 701–705, 1966.
- [206] C.-Y. Lu, J. M. Sung, H. C. Kirsch, S. J. Hillenius, T. E. Smith, and L. Manchanda, "Anomalous C-V characteristics of implanted poly MOS in n^+/p^+ dual-gate CMOS technology," *IEEE Electron Device Lett.*, vol. 10, no. 5, pp. 192–194, May 1989.
- [207] K. S. Krisch, J. D. Bude, and L. Manchanda, "Gate capacitance attenuation in MOS devices with thin gate dielectrics," *IEEE Electron Device Lett.*, vol. 17, no. 11, pp. 521–524, November 1996.
- [208] L. Larcher, P. Pavan, F. Pellizzer, and G. Ghidini, "A new model of gate capacitance as a simple tool to extract MOS parameter," *IEEE Trans. Electron Devices*, vol. 48, no. 5, pp. 935–945, May 2001.
- [209] R. S. Scott and D. J. Dumin, "The transient nature of low-level leakage current in thin oxides," *J. Electrochem. Soc.*, vol. 142, no. 2, pp. 586–590, February 1995.
- [210] R. Moazzami and C. Hu, "Stress-induced current in thin silicon dioxide films," in *IEDM Tech. Dig.*, pp. 139–142, 1992.
- [211] R. S. Scott and D. J. Dumin, "The charging and discharging of high-voltage stress-generated traps in thin silicon oxide," *IEEE Trans. Electron Devices*, vol. 43, no. 1, pp. 130–136, January 1996.
- [212] S. Manzini and A. Modelli, "Tunneling discharge of trapped holes in silicon dioxide," in *Proceedings of the Conf. on Insulating Films on Semiconductors*, pp. 112–115, 1983.
- [213] D. J. Dumin and J. R. Maddux, "Correlation of stress-induced leakage current in thin oxides with trap generation inside the oxides," *IEEE Trans. Electron Devices*, vol. 40, no. 5, pp. 986–993, May 1993.

-
- [214] A. S. Spinelli, A. L. Lacaita, M. Rigamonti, D. Ielmini, and G. Ghidini, "Separation of electron and hole traps by transient current analysis," *Microelectron. Engineering*, vol. 48, pp. 151–154, 1999.
- [215] J. R. Jameson, P. B. Griffin, A. Agah, J. D. Plummer, H.-S. Kim, D. V. Taylor, P. C. McIntyre, and W. A. Harrison, "Problems with metal-oxide high- κ dielectrics due to $1/t$ dielectric relaxation current in amorphous materials," in *IEDM Tech. Dig.*, pp. 91–94, 2003.
- [216] H. Reisinger, G. Steinlesberger, S. Jakschik, M. Gutsche, T. Hecht, M. Leonhard, U. Schroder, H. Seidl, and D. Schumann, "A comparative study of dielectric relaxation losses in alternative dielectrics," in *IEDM Tech. Dig.*, pp. 267–270, 2001.
- [217] Z. Xu, L. Pantisano, A. Kerber, R. Degraeve, E. Cartier, S. De Gendt, M. Heyns, and G. Groeseneken, "A study of relaxation current in high- κ dielectric stacks," *IEEE Trans. Electron Devices*, vol. 51, no. 3, pp. 402–408, March 2004.
- [218] M. F. Beug, R. Ferretti, and K. R. Hofmann, "Analysis and modeling of the transient local tunneling in gate oxides," *IEEE Trans. Device Mater. Rel.*, vol. 4, no. 1, pp. 73–79, March 2004.
- [219] D. J. Dumin, J. R. Maddux, R. S. Scott, and R. Subramonium, "A model relating wearout to breakdown in thin oxides," *IEEE Trans. Electron Devices*, vol. 41, no. 9, pp. 1570–1580, September 1994.
- [220] E. F. Runnion, S. M. Gladstone, R. S. Scott, D. J. Dumin, L. Lie, and J. C. Mitros, "Thickness dependence of stress-induced leakage current in silicon oxide," *IEEE Trans. Electron Devices*, vol. 44, no. 6, pp. 993–1001, June 1997.
- [221] D. Qian and D. J. Dumin, "The field, time and fluence dependencies of trap generation in silicon oxides between 5 and 13.5 nm thick," *Semicond. Sci. Technol.*, vol. 15, pp. 854–861, 2000.
- [222] M. F. Beug, R. Ferretti, and K. R. Hofmann, "Detailed investigation of the transient local tunneling in gate oxides," in *Proceedings of the IRPS*, vol. 41, pp. 116–120, 2003.
- [223] T. L. Tewksbury and H.-S. Lee, "Characterisation, modeling, and minimization of transient threshold voltage shifts in MOSFET's," *IEEE J. Solid-State Circuits*, vol. 29, no. 3, pp. 239–252, March 1994.
- [224] M. R. Herrmann, M. Ciappa, and A. Schenk, "Long term charge loss in EEPROMs with ONO dielectric," in *Proceedings of the IRPS*, pp. 368–377, 1984.
- [225] B. K. Ridley, *Quantum Processes in Semiconductors*, Oxford, New York, 1993.
- [226] F. Jiménez-Molinos, A. Palma, F. Gámiz, J. Banqueri, and J. A. López-Villanueva, "Physical model for trap-assisted inelastic tunneling in metal-oxide-semiconductor structures," *J. Appl. Phys.*, vol. 90, no. 7, pp. 3396–3404, October 2001.

- [227] A. Gehring, F. Jiménez-Molinos, H. Kosina, A. Palma, F. Gámiz, and S. Selberherr, "Modelung of retention time degradation due to inelastic trap-assisted tunneling in EEPROM devices," *Microelectronics Reliability*, vol. 43, no. 9–11, pp. 1495–1500, September–November 2003.
- [228] H. Lakhdari, D. Vuillaume, and J. C. Bourgoin, "Spatial and energetic distribution of Si - SiO_2 near-interface states," *Phys. Rev. B*, vol. 38, no. 18, pp. 13124–13132, December 1988.
- [229] F. Schwabl, *Quantenmechanik*, Springer-Verlag, 4th edition, 1993.
- [230] W. J. Chang, M. P. Houng, and Y. H. Wang, "Simulation of stress-induced leakage current in silicon dioxides: A modified trap-assisted tunneling model considering gaussian-distributed traps and electron energy loss," *J. Appl. Phys.*, vol. 89, no. 11, pp. 6285–6293, June 2001.
- [231] S. Takagi, N. Yasuda, and A. Toriumi, "A new I-V model for stress-induced leakage current including inelastic tunneling," *IEEE Trans. Electron Devices*, vol. 46, no. 2, pp. 348–354, February 1999.
- [232] K. N. ManjulaRani, V. R. Rao, and J. Vasi, "A new method to characterize border traps in submicron transistors using hysteresis in the drain current," *IEEE Trans. Electron Devices*, vol. 50, no. 4, pp. 973–979, April 2003.
- [233] J. Maserjian, R. Kaw, and J. Collier, "Tunnel injection into gate oxide traps," *IEEE Trans. Electron Devices*, vol. 22, pp. 26–33, 1975.
- [234] I. Lundström and C. Svensson, "Tunneling to traps in insulators," *J. Appl. Phys.*, vol. 43, no. 12, pp. 5045–5047, 1972.
- [235] D. Vuillaume, J. C. Bourgoin, and M. Lannoo, "Oxide traps in Si - SiO_2 characterized by tunnel emission with deep-level transient spectroscopy," *Phys. Rev. B*, vol. 34, no. 2, pp. 1171–1183, July 1986.
- [236] S. Christensson, Lundström, and C. Svensson, "Low frequency noise in MOS transistors. I. theory," *Solid-State Electron.*, vol. 11, no. 9, pp. 797–812, 1968.
- [237] T. Wang, N.-K. Zous, J.-L. Lai, and C. Huang, "Hot hole stress induced leakage current (SILC) transient in tunnel oxides," *IEEE Electron Device Lett.*, vol. 19, no. 11, pp. 411–413, November 1998.
- [238] T. Wang, N.-K. Zous, and C.-C. Yeh, "Role of positive trapped charge in stress induced leakage current for flash EEPROM devices," *IEEE Trans. Electron Devices*, vol. 49, no. 11, pp. 1910–1916, November 2002.
- [239] A. S. Spinelli, D. Minelli, and G. Ghidini, "Analysis of space and energy distribution of stress-induced oxide traps," *Microelectronics Reliability*, vol. 39, no. 2, pp. 215–219, 1999.
- [240] R. E. Paulsen and M. H. White, "Theorie and application of charge pumping for the characterisation of Si - SiO_2 interface and near-interface oxide traps," *IEEE Trans. Electron Devices*, vol. 41, no. 7, pp. 1213–1216, July 1994.

-
- [241] D. Bauza and Y. Magnelia, "In-depth exploration of Si - SiO_2 interface traps in MOS transistors using charge-pumping technique," *IEEE Trans. Electron Devices*, vol. 44, no. 12, pp. 2262–2266, December 1997.
- [242] D. Bauza, "Near interface oxide trap capture kinetics in metal-oxide-semiconductor transistors: Modeling and measurements," *J. Appl. Phys.*, vol. 84, no. 11, pp. 6178–6186, December 1998.
- [243] K. Komiya and Y. Omura, "Spectroscopic analysis of stress-induced defects in thin silicon oxide films," *Microelectron. Engineering*, vol. 59, pp. 61–65, 2001.
- [244] I. N. Bronstein and K. A. Semendjajew, *Taschenbuch der Mathematik*, p. 291, Nauka, Moscow, 25. edition, 1991.
- [245] A. Kerber, E. Cartier, L. Pantisano, M. Rosmeulen, R. Degraeve, T. Kauerauf, G. Groeseneken, H. E. Meas, and U. Schwalke, "Characterization of the V_t -instability in SiO_2/HFO_2 gate dielectrics," in *Proceedings of the IRPS*, pp. 41–45, 2003.
- [246] H. Bachhofer, H. Reisinger, E. Bertagnoli, and H. von Philipsborn, "Transient conduction in multielectric silicon-oxide-nitride-oxide semiconductor structures," *J. Appl. Phys.*, vol. 89, no. 5, pp. 2791–2800, March 2001.
- [247] L. Lundkvist, I. Lundström, and C. Svensson, "Discharge of MNOS structures," *Solid-State Electron.*, vol. 16, pp. 811–823, 1973.
- [248] K. Sakakibara, N. Ajika, and H. Miyoshi, "Influence of holes on neutral trap generation," *IEEE Trans. Electron Devices*, vol. 44, no. 12, pp. 2274–2280, December 1997.
- [249] R.-I. Yamada, J. Yugami, and M. Ohkura, "Experimental analysis of gate oxide degradation - existence of neutral trap precursor, single and multiple trap-assisted-tunneling for SILC mechanism," in *Proceedings of the IRPS*, pp. 65–71, 2000.
- [250] H. Fukuda, M. Yasuda, T. Iwabuchi, and S. Ohno, "Novel N_2O -oxynitridation technology for forming highly reliable EEPROM tunnel oxide films," *IEEE Electron Device Lett.*, vol. 12, no. 11, pp. 587–589, November 1991.
- [251] Y. B. Park and D. K. Schroder, "Degradation of thin tunnel gate oxide under constant fowler-nordheim current stress for a flash EEPROM," *IEEE Trans. Electron Devices*, vol. 45, no. 6, pp. 1361–1368, June 1998.
- [252] D. Ielmini, A. S. Spinelli, A. L. Lacaita, D. J. DiMaria, and G. Ghidini, "A detailed investigation of the quantum yield experiment," *IEEE Trans. Electron Devices*, vol. 48, no. 8, pp. 1696–1702, August 2001.
- [253] J.-D. Lee, J.-H. Choi, D. Park, and K. Kim, "Effects of interface trap generation and annihilation on the data retention characteristics of flash memory cells," *IEEE Trans. Device Mater. Rel.*, vol. 4, no. 1, pp. 110–117, March 2004.
- [254] R. Rofan and C. Hu, "Stress-induced oxide leakage," *IEEE Electron Device Lett.*, vol. 12, no. 11, pp. 632–634, November 1991.

- [255] E. G. Stein von Kamienski, *Zur Herstellung und Charakterisierung von Gate-Oxiden auf Siliziumkarbid*, Ph.D. thesis, Aachen, 1996.
- [256] R.-I. Yamada, J. Yugami, and M. Ohkura, "Charging and intrinsic-leakage current peaks in thin silicon-dioxide films," in *Proceedings of the Symp. on VLSI Tech.*, pp. 147–148, 1997.
- [257] S. J. Fonash, M. Ozaita, O. O. Awadelkarim, F. Preuninger, and Y. D. Chan, "Detection and comparison of localized states produced in poly-Si/ultra-thin oxide/silicon, structures by plasma exposure or plasma charging during reactive ion etching," *J. Appl. Phys.*, vol. 79, no. 4, pp. 2091–2096, February 1996.
- [258] A. Balasinski, P. M. Singhal, L. Morgan, N. Hodges, and C. Spinner, "A novel transient current technique to characterize process-induced thin oxide damage," in *Proceedings of the Device Research Conference*, vol. 55, pp. 26–27, June 1997.
- [259] A. Balasinski, C. Petti, H. Bamnolker, K. Ramkumar, and A. Chung, "Characterization of plasma induced damage using transient current measurements," in *Proceedings of the International Symposium on Plasma Process-Induced Damage*, vol. 3, pp. 26–29, June 1998.
- [260] D. J. Dumin, K. J. Dickerson, M. D. Hall, and G. A. Brown, "Polarity dependence of thin oxide wearout," in *Proceedings of the IRPS*, pp. 28–33, 1989.
- [261] K. Sakakibara, N. Ajika, K. Eikyu, K. Ishikawa, and H. Miyoshi, "A quantitative analysis of time-decay reproducible stress-induced leakage current in SiO_2 films," *IEEE Trans. Electron Devices*, vol. 44, no. 6, pp. 1002–1008, June 1997.
- [262] T. P. Chen and Y. L. Luo, "Influence of trapped charge on low-level leakage current in thin silicon dioxide films," in *Proceedings of the Solid-State and Integrated-Circuit Technology Conf.*, pp. 974–977, 2001.
- [263] K. Sakakibara, N. Ajika, M. Hatanaka, and H. Miyoshi, "A quantitative analysis of stress-induced excess current (SIEC) in SiO_2 films," in *Proceedings of the IRPS*, pp. 100–107, 1997.
- [264] D. N. Kouvatsos, V. Ioannou-Sougleridis, and A. G. Nassiopoulou, "Charging effects in silicon nanocrystals within SiO_2 layers, fabricated by chemical vapor deposition, oxidation, and annealing," *Appl. Phys. Lett.*, vol. 82, no. 3, pp. 397–399, January 2003.
- [265] V. Ioannou-Sougleridis and A. G. Nassiopoulou, "Investigation of charging phenomena in silicon nanocrystal metal-oxide- semiconductor capacitors using ramp current-voltage measurements," *J. Appl. Phys.*, vol. 94, no. 6, pp. 4084–4087, September 2003.
- [266] W. D. Zhang, J. F. Zhang, M. J. Uren, G. Groeseneken, R. Degraeve, M. Lallor, and D. Burton, "On the interface states generated under different stress conditions," *Appl. Phys. Lett.*, vol. 79, no. 19, pp. 3092–3094, November 2001.
- [267] J. F. Zhang, H. K. Sii, G. Groeseneken, and R. Degraeve, "Degradation of oxides and oxynitrides under hot hole stress," *IEEE Trans. Electron Devices*, vol. 47, no. 2, pp. 378–386, February 2000.

-
- [268] M. Inoue, A. Shimada, and J. Shirafuji, "Oxide-voltage and its polarity dependence of interface-state-generation efficiency in (100) n-Si metal/oxide/semiconductor capacitors," *Jap. J. Appl. Phys.*, vol. 35, no. 12A, pp. 5921–5924, December 1996.
- [269] F. Nebel and M. Jourdain, "On the correlation between interface defects, positive oxide charge and hole fluence throughout the oxide," *J. Non-Cryst. Solids*, vol. 245, pp. 67–72, 1999.
- [270] S. Paprotta, *Herstellung und Charakterisierung von MOS-Kondensatoren mit mit Silizium und Germanium Nano-Clustern zur Anwendung in der modernen Speichertechnologie*, Ph.D. thesis, 2004, in Vorbereitung.
- [271] S. Paprotta, M. F. Beug, T. Wietler, R. Ferretti, and K. R. Hofmann, "Characterization of gate-stacks with silicon and germanium nano-crystals for memory application," *International Workshop NEOP*, 2002.
- [272] D. N. Kouvatsos, V. Ioannou-Sougleridis, and A. G. Nassiopoulou, "Charging effects in silicon nanocrystals embedded in SiO_2 films," *Mater. Sci. Eng. B*, vol. B101, no. 1–3, pp. 270–274, August 2003.
- [273] C. Busseret, A. Soufi, T. Baron, G. Guillot, F. Martin, M. N. Semeria, and J. Gautier, "Discharge mechanisms modeling in LPCVD silicon nanocrystals using C-V and capacitance transient techniques," *Superlattices and Microstructures*, vol. 28, no. 5/6, pp. 493–500, 2000.
- [274] H. Frohne and E. Ueckert, *Grundlagen der elektrischen Meßtechnik*, Teubner, Stuttgart, 1984.
- [275] D. J. Dumin, J. R. Cooper, J. R. Maddux, R. S. Scott, and D.-P. Wong, "Low-level leakage currents in thin silicon oxide films," *J. Appl. Phys.*, vol. 76, no. 1, pp. 319–327, July 1994.
- [276] F. Rahmoune and D. Bauza, "Degradation of the $Si-SiO_2$ interface in MOS-FETs with oxides in the 1-2 nanometer range under low field electrical stress," in *Proceedings of the ESSDERC*, pp. 16–18, 2003.

Publikationen

Teile dieser Arbeit wurden in Fachzeitschriften publiziert bzw. auf internationalen Fachkonferenzen vorgestellt:

1. M. F. Beug, R. Ferretti, and K. R. Hofmann, "Analysis and modeling of the transient local tunneling in gate oxides," *IEEE Trans. Device Mat. Rel.*, vol. 4, no. 1, pp. 73–79, March 2004.
2. M. F. Beug, R. Ferretti, and K. R. Hofmann, "Detailed investigation of the transient local tunneling in gate oxides," in *Proceedings of the IRPS*, vol. 41, pp. 116–120, 2003.
3. S. Paprotta, M. F. Beug, T. Wietler, R. Ferretti, and K. R. Hofmann, "Characterization of gate-stacks with silicon and germanium nano-crystals for memory application," *International Workshop NEOP*, 2002.

Danksagung

Mein Dank gilt besonders Herrn Prof. Dr. Karl R. Hofmann für die Ermöglichung dieser Arbeit. Sein stetes Interesse und die andauernde Diskussionsbereitschaft trugen zum Gelingen dieser Arbeit wesentlich bei.

Herrn Prof. Dr. W. Mathis danke ich für die Übernahme des Korreferates. Für die Übernahme des Prüfungsvorsitzes danke ich Herrn Prof. Dr. E. Gockenbach.

Dr. B. Schwierzi danke ich für die Unterstützung und die Anregungen im Zusammenhang mit der Bearbeitung der Industrieprojekte sowie für die Bereicherung der Reisen zu den Projekttreffen.

Dr. R. Ferretti sei für so manch gute Anregung in Bezug auf durchzuführende Experimente und die Diskussion der Ergebnisse gedankt.

Dr. W. Hasse danke ich für die nette Zusammenarbeit im Rahmen der Organisation der Oberstufenlabore.

Prof. Dr. H. J. Osten möchte ich für die weitere Verbesserung des Diskussionsklimas bei Vorträgen des Institutskolloquiums und für das Interesse an meinen Arbeiten danken.

Unseren Projektpartnern von Infineon Technologies gilt mein Dank für die Bereitstellung der hochqualitativen Tunneloxidproben ohne die diese Untersuchungen nicht möglich gewesen wären. Zu danken habe ich Alexander Ruf und Klaus Knobloch für die Einführung und die Einblicke in die Thematik und die Herstellung von Flash-Speichern sowie Ajad Abdul-Hak und Achim Gratz für die Erläuterungen und Diskussionen zu Oxidzuverlässigkeitsmessungen und den Teststrukturen.

Ich danke meinen netten Kollegen Oliver Aubel, Hiltrud Brocke, Eberhard Bugiel, Malte Czernohorsky, Andreas Fissel, Nils Hoffmann, Oliver Kerker, Olaf Kirfel, Gernot Krause, Farrukh Mirza, Bernd Müller, Hoa Nguyen, André Ott, Steffen Paprotta, Sven Röver, Jens Ullmann, Tobias Wietler, Cunrang Wang für das gute Arbeitsklima. Zusätzlich bedanke ich mich bei der "Stammbesetzung" aus Werkstatt und Sekretariat, Ernst Exter, Sabine Galle, Guido Glowatzki, Bernd Koch, Andrea Lissel Hartmut Schwarz, Detlef Zech für jegliche Unterstützung, die das Fortkommen der wissenschaftlichen Arbeiten durch ihre Beiträge deutlich beschleunigten.

Mein Dank gilt meinen Freunden und Kommilitonen Fritz Schulze-Wischeler, Patrick Stroetmann und Dietrich Peterka für die gemeinsame Zeit des Lernens und die Bereicherung der Jahre des Studiums.

Besonders danke ich meinen Eltern Christa und Werner und meiner lieben Pia für die Ermöglichung des Studiums sowie für die Unterstützung und die Hilfe in Zeiten des Studiums und der Promotion.

Lebenslauf

Name	Marc Florian Beug
Geburtsdatum:	03.07.1972
Geburtsort:	Hannover
09/1978 – 07/1988	Glockseeschule Hannover
09/1988 – 06/1991	IGS-Hannover-Linden
06/1991	Abitur
10/1991 – 09/1998	Physikstudium an der Universität Hannover
10/1995 – 05/1996	Auslandssemester an der Faculté de Sciences, Université de Nice/Sophia Antipolis, Frankreich
09/1998	Diplom im Fach Physik Diplomarbeit: “Zeitaufgelöste Magnetotransportmessungen in niederdimensionalen Elektronensystemen”
10/1998 – 12/1998	Wissenschaftliche Hilfskraft am Institut für Festkörperphysik in der Abteilung Nanostrukturen, Universität Hannover
02/1999 – 02/2000	Zivildienst am Institut für Solarenergieforschung Hameln/Emmerthal
03/2000 – 06/2004	Wissenschaftlicher Mitarbeiter am Institut für Halbleiterbauelemente und Werkstoffe, Universität Hannover
ab 08/2004	Postdoc als “Nonvolatile Memory Device Engineer “ am NMRC in Cork, Irland