

# Verringerung der Abstrahlung von Leiterplatten durch optimierte leitungsbasierte Spannungsversorgung

Sebastian Müller, Georgia Institute of Technology, USA, se.mueller@gatech.edu<sup>1</sup>

David C. Zhang, Georgia Institute of Technology, USA, dzhang43@gatech.edu

Madhavan Swaminathan, Georgia Institute of Technology, USA

## 1 Einleitung

Aufgrund der weiten Verbreitung elektronischer Komponenten in modernen technischen Systemen ist die Abstrahlung von Leiterplatten ein Aspekt der EMV, der in vielfältigen Anwendungsgebieten eine Rolle spielt – von klassischen Einsatzbereichen in Computern und Servern bis hin zu komplexen Systemen wie Autos und Flugzeugen. Abhängig vom jeweiligen System können Standardmaßnahmen zur Reduzierung der Abstrahlung – insbesondere eine zusätzliche Abschirmung – aus Kosten- oder Gewichtsgründen nicht oder nur eingeschränkt durchgeführt werden. Aus diesem Grund ist es von großer Wichtigkeit, den Aspekt der Abstrahlung von Leiterplatten im Entwurf und in der Analyse elektronischer Komponenten von Beginn an mit zu berücksichtigen.

Gleichzeitig führt gerade der technologische Fortschritt, der die weite Verbreitung elektronischer Komponenten ermöglicht hat, zu neuen Herausforderungen. Ein Beispiel dafür ist die kontinuierlich abnehmende Strukturgröße in der CMOS-Technologie, die immer höhere Anforderungen an die Spannungsversorgung stellt [1], wie in Abschnitt 2 ausführlicher diskutiert. Aus Sicht der elektromagnetischen Verträglichkeit lassen sich die Herausforderungen im Entwurf elektronischer Systeme in drei Hauptgebiete einteilen: Powerintegrität (PI), Signalintegrität (SI) sowie die Wechselwirkung mit anderen Systemen durch abgestrahlte oder leitungsgebundene Störungen (englisch: EMI). Obwohl sich diese drei Teilgebiete sowohl in ihren Zielsetzungen als auch in den jeweils angewandten Methoden unterscheiden, sind sie eng miteinander verbunden. Maßnahmen, die getroffen werden, um das Systemverhalten in einem der Bereiche zu verbessern, werden sich typischerweise auch auf die anderen beiden Bereiche – positiv oder negativ – auswirken. Aus diesem Grund sollten Powerintegrität, Signalintegrität und EMI stets gemeinsam analysiert werden und Lösungen gefunden werden, die das Systemverhalten möglichst in allen drei Bereichen verbessern.

Der vorliegende Beitrag soll ein Beispiel für eine solche kombinierte Betrachtung der drei Bereiche der elektromagnetischen Verträglichkeit liefern. Der Beitrag ist folgendermaßen strukturiert: Abschnitt 2 beschreibt die bereits erwähnten Herausforderungen im Hinblick auf die Spannungsversorgung moderner elektronischer Systeme. Abschnitt 3 stellt das Konzept einer leitungsbasierter Spannungsversorgung als möglichen Lösungsansatz vor. In Abschnitt 4 wird eine Analyse durchgeführt, die die Eigenschaften einer Teststruktur mit leitungsbasierter Spannungsversorgung mit denen einer Teststruktur mit konventioneller Spannungsversorgung vergleicht und Einblicke in die Zusammenhänge zwischen Versorgungsspannung, Signalqualität und Abstrahlung der Leiterplatte erlaubt.

---

<sup>1</sup>Die Arbeit wurde mit Unterstützung eines Stipendiums im Rahmen des Postdoc-Programms des DAAD ermöglicht.

## 2 Herausforderungen beim Entwurf der Spannungsversorgung

Die grundlegende Aufgabe des Spannungsversorgungsnetzwerks in elektronischen Systemen ist die Bereitstellung von rauscharmen Versorgungs- und Referenzspannungen für die integrierten Schaltungen (ICs) einschließlich der Driver- und Empfängerschaltungen zur Signalübertragung. Bei Systemen mit mittleren bis hohen Schalt- und Datenraten ist es heute üblich, die Spannungsversorgung über durchgängige Metalllagen durchzuführen (im Folgenden als „plattenbasierte Spannungsversorgung“ bezeichnet). Hauptziel dieses Ansatzes ist es, für den Versorgungsstrom einen Pfad geringer Impedanz vom Spannungsreglermodul zur integrierten Schaltung bereitzustellen [2]. Eine plattenbasierte Spannungsversorgung ist allerdings unweigerlich mit Unterbrechungen im Rückstrompfad verbunden, wie in Abschnitt 3 näher dargestellt wird. Diese Diskontinuitäten führen zu Verschiebungsströmen zwischen den Platten, die aufgrund der zweidimensionalen Natur der plattenbasierten Spannungsversorgung erhebliche Resonanzen anregen können. Im Bereich der Resonanzfrequenzen überschreitet die Parallelplattenimpedanz die Zielimpedanz typischerweise um ein Vielfaches. Zudem können hohe Koppelimpedanzen zwischen Toren an verschiedenen Positionen der Spannungsversorgung bestehen, so dass das gleichzeitige Schalten verschiedener ICs zu zusätzlichem Schaltrauschen führen kann (englisch „Simultaneous Switching Noise“, SSN) [3]. Es müssen daher Entkopplungskondensatoren eingesetzt werden, um die Impedanz der Spannungsversorgung auf akzeptable Werte zu senken [4-5]. Dieses Problem verschärft sich mit der kontinuierlich abnehmenden Strukturgröße in der CMOS-Technologie: aufgrund niedrigerer Versorgungsspannungen und zunehmender Schaltströme müssen immer niedrigere Zielimpedanzen erreicht werden [1]. Kosten und Flächenbedarf für den Einsatz von Entkopplungskondensatoren nehmen somit stetig zu. In manchen Fällen ist ein Erreichen der Zielimpedanz auch mit Entkopplungskondensatoren nicht möglich [6].

Obwohl der Entwurf der Spannungsversorgung zunächst ein Problem der Powerintegrität ist, ist er direkt mit Problemen der Signalintegrität und EMI verbunden. Fluktuationen der Versorgungsspannung können nicht nur falsches Schalten der Logikschaltkreise auslösen, sondern auch auf Signale überkoppeln. Zusätzlich zu anderen unerwünschten Einflüssen wie Verlusten in den Verbindungsstrukturen, Reflexionen und Übersprechen zwischen Signalleitungen führt das Schaltrauschen somit zu einer weiteren Beeinträchtigung der Signalqualität. Im Bereich der EMI stellen insbesondere die Resonanzen der Parallelplattenstruktur ein Problem dar, da sie zu hohen Spitzen in der Abstrahlung führen können. Das Problem der Abstrahlung kann mit Entkopplungskondensatoren zwar verringert werden, allerdings ist dies wiederum mit zusätzlichen Kosten und zusätzlichem Flächenbedarf verbunden [7].

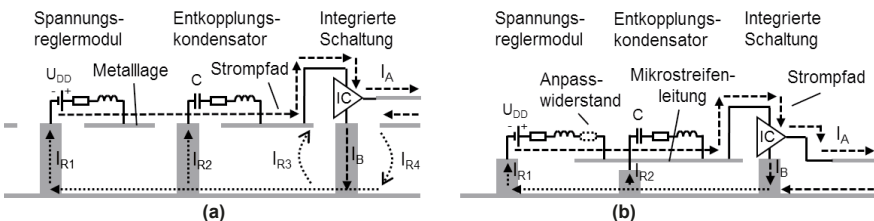
## 3 Leitungsbasierte Spannungsversorgung

Während der letzten Jahre wurde das Konzept einer leitungsbasierten Spannungsversorgung (englisch „Power Transmission Lines“, PTLs) weiterentwickelt [8-10], um die mit einer plattenbasierten Spannungsversorgung verbundenen Probleme zu lösen. Anstatt die Zielimpedanz weiter abzusenken, wird ein Ansatz gewählt, der mit höheren Impedanzen arbeiten kann. Zudem können Probleme vermieden werden, die mit Diskontinuitäten sowie der Anregung von Parallelplattenresonanzen zusammenhängen.

Ein Vergleich zwischen plattenbasierter und leitungsbasierter Spannungsversorgung ist in Bild 1 für die Versorgung des Drivers einer Signalleitung dargestellt. Im plattenbasierten Entwurf wird die Versorgungsspannung über die geringe Impedanz der Metalllage bereitgestellt. Bei Schalten des Drivers wird allerdings ein transienter Strom mit hohen Frequenzanteilen über die Mikrostreifenleitung oder gegen Masse fließen ( $I_A$  oder  $I_B$ ). In beiden Fällen wird ein Teil des Rückstroms als Verschiebungsstrom zwischen den Platten fließen ( $I_{R3}$  oder  $I_{R4}$ ), was zu den in Abschnitt 2 beschriebenen Problemen führt. Mit der leitungsbasierten Spannungsversorgung ist keine gesonderte Metalllage für die Versorgungsspannung notwendig, da diese über eine Mikrostreifenleitung an den Driver weitergegeben wird. Die Spannungsversorgungsleitung ist – wie auch die Mikrostreifenleitung zur Signalübertragung – gegen die Masselage referenziert, so dass ein kontinuierlicher Rückstrompfad unabhängig von der Schaltsituation des Drivers besteht.

Da die leitungsbasierte Spannungsversorgung im Vergleich zur plattenbasierten Spannungsversorgung mit deutlich höheren Impedanzen arbeitet, besteht das Problem eines von der Schaltsituation abhängigen Spannungsabfalls über der Leitung. Diese Spannung ist zwar nicht mit anderen Toren der Spannungsversorgung gekoppelt, kann aber die Signalqualität der direkt angeschlossenen Leitung beeinträchtigen. Um die Vorteile einer leitungsbasierten Spannungsversorgung nutzen zu können, muss somit ein geeignetes Schema zur Signalübertragung gewählt werden. Mögliche Schemata wurden in [8-10] untersucht. Für die Analyse in diesem Beitrag wird ein einfaches Schema mit konstantem Strom durch die Spannungsversorgungsleitung gewählt. Dazu wird der Driver mit einem komplementären Pfad versehen, der den Versorgungsstrom bei abgeschaltetem Signalausgang gegen Masse ableitet. In der Praxis lässt sich dieses Schema beispielsweise unter Verwendung eines differentiellen Drivers realisieren. Der Leistungsbedarf der Signalübertragung wird dadurch ungefähr verdoppelt. Bei Versorgung mehrerer Driver über eine Spannungsversorgungsleitung lässt sich der zusätzliche Leistungsbedarf allerdings minimieren [9].

Ein möglicher Nachteil im Hinblick auf das Abstrahlungsverhalten ist die Verwendung einer Mikrostreifenleitung zur Spannungsversorgung. Die Strahlungseffizienz der Mikrostreifenleitung kann im Allgemeinen höher sein als die einer Parallelplattenstruktur, wenn die Leitungslänge in der Größenordnung der Plattenabmessungen liegt [11-12]. Eine Verringerung der Abstrahlung im leitungsbasierten Fall muss somit vor allem über eine Verringerung des Schaltrauschens erreicht werden. Die entsprechenden Zusammenhänge werden in Abschnitt 4 genauer untersucht.

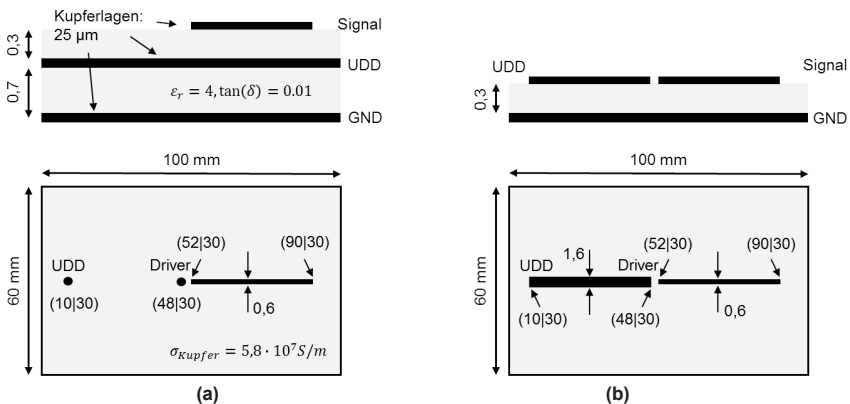


**Bild 1:** Verschiedene Ansätze zur Spannungsversorgung. (a) Plattenbasiertes Spannungsversorgungsnetzwerk mit angedeuteten Verschiebungsströmen  $I_{R3}$  /  $I_{R4}$  zwischen den Platten. (b) Leitungsbasiertes Spannungsversorgungsnetzwerk. Anpasswiderstand und Entkopplungskondensator können an den gezeigten Positionen integriert werden, werden in den hier gezeigten Simulationen aber nicht verwendet.

#### 4 Vergleich zweier Teststrukturen mit unterschiedlicher Spannungsversorgung

Dieser Abschnitt vergleicht zwei einfache Teststrukturen mit unterschiedlichen Entwürfen der Spannungsversorgung im Hinblick auf Powerintegrität, Signalintegrität und Abstrahlung. Grundlage der Teststrukturen ist ein 100 mm x 60 mm großer Leiterplattenausschnitt, auf dem die Spannung für den Driver einer 38 mm langen Mikrostreifenleitung bereitgestellt werden muss. Zwei Versionen mit den in Abb. 2 dargestellten Details werden verglichen. Die erste Teststruktur besitzt eine plattenbasierte Spannungsversorgung. Eine Gleichspannung UDD zwischen den Platten wird von einem Spannungsreglermodul am entsprechenden Tor bereitgestellt. Der Driver bezieht seine Eingangs- und Referenzspannung ebenfalls von einem Tor zwischen den Platten. Der betrachtete Testfall nutzt einen Signal-UDD-GND-Aufbau, wobei sowohl Driver als auch Empfänger gegen die Masselage referenziert werden. Die Kopplung zwischen Signalpfad und Spannungsversorgung ist dadurch größer als im Signal-GND-UDD-Aufbau. Der Fall höherer Kopplung wurde bewusst gewählt, um die Vorteile einer leitungs-basierten Spannungsversorgung für einen einfachen Fall mit nur einem Driver demonstrieren zu können. Allerdings ist selbst im günstigeren Signal-GND-UDD-Aufbau die Kopplung zwischen Signalpfad und Spannungsversorgung gegenüber der leitungs-basierten Spannungsversorgung erhöht [13-14]. In der zweiten Teststruktur ist das Spannungsreglermodul über eine Mikrostreifenleitung direkt mit dem Eingang des Drivers verbunden. Als charakteristische Impedanzen wurden 25  $\Omega$  für die Spannungsversorgungsleitung und 50  $\Omega$  für die Signalleitung angestrebt – diese Kombination hat sich als guter Kompromiss zwischen den Nachteilen der Fehlanpassung und dem Vorteil einer höheren Eingangsspannung am Driver erwiesen.

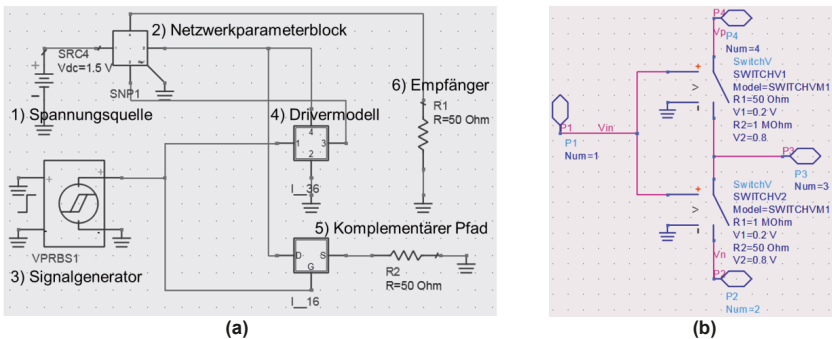
Der im Folgenden verwendete Untersuchungsansatz besteht aus drei Schritten. Zunächst werden die Netzwerkparameter der Teststruktur mit einer auf der Mehrlagen-Finite-Differenzen-Methode (M-FDM) [15] basierenden Software [16] ermittelt. Die Software erlaubt die effiziente Simulation von Parallelplattenstrukturen unter



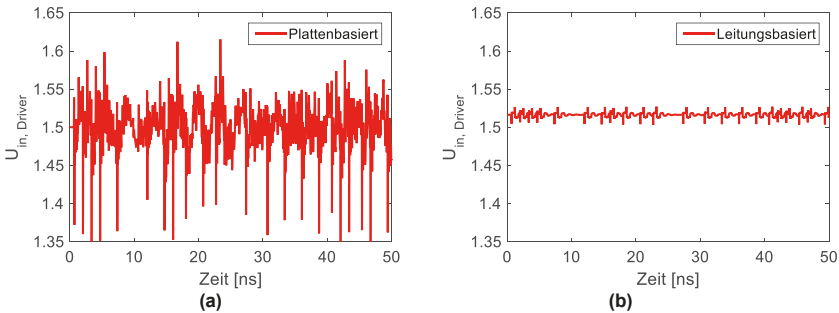
**Bild 2:** Verwendete Teststrukturen mit Koordinaten der verwendeten Tore. **(a)** Plattenbasierte Spannungsversorgung: Spannungsreglermodul und Driver werden zwischen den Platten angeschlossen. **(b)** Leitungs-basiertes Spannungsversorgungsnetzwerk: Spannungsreglermodul und Driver werden an die Spannungsversorgungsleitung angeschlossen.

Einbeziehung von Mikrostreifenleitungen. Im zweiten Schritt werden die ermittelten Netzwerkparameter als Grundlage verwendet, um Zeitbereichssimulationen mit einer kommerziellen Software [17] durchzuführen. Die simulierte Schaltung ist in Bild 3 dargestellt. Es wird ein einfaches Drivermodell aus idealen Schaltern verwendet, um sicherzustellen, dass keine versteckten Einflüsse (beispielsweise eine Kompensation für Schwankungen der Versorgungs­spannung) bestehen. Die Ergebnisse der Zeitbereichssimulation liefern einen detaillierten Einblick in die Power- und Signalintegrität der betrachteten Testfälle. In einem dritten Schritt wird ein kommerzieller Vollwellenlöser [18] verwendet, um das abgestrahlte elektrische Feld in Abhängigkeit vom Strom im Spannungsversorgungsnetzwerk zu ermitteln.

Zur Untersuchung des Einflusses der Spannungsversorgung auf die Powerintegrität wird in Bild 4 die Eingangsspannung am Driver in den beiden Testfällen verglichen. Um einen fairen Vergleich zu gewährleisten, wird das Konstantstrom-Signalübertragungsschema auf beide Testfälle angewendet. Als Ergebnis liegt die Eingangsspannung in beiden Fällen relativ konstant bei ungefähr 1.5 V. Allerdings werden Fluktuationen in der Versorgungs­spannung durch die Schaltvorgänge des Drivers hervorgerufen. Diese sind im Fall der plattenbasierten Spannungsversorgung deutlich höher (ca. 250 mV Spitze-Spitze) als im Fall der leitungsbasierten Spannungsversorgung (ca. 20 mV Spitze-Spitze).



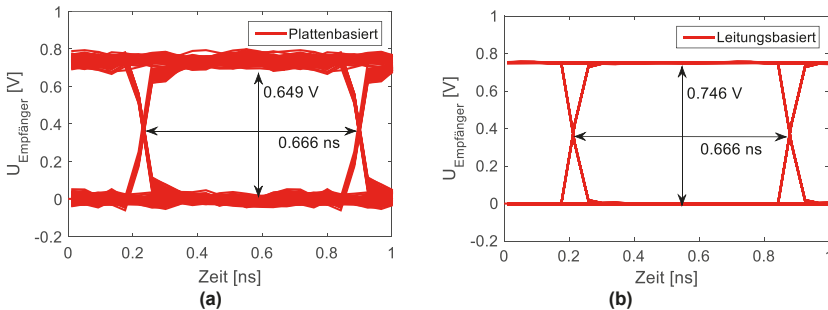
**Bild 3:** Zeitbereichssimulation. (a) Allgemeine Verschaltung der Elemente (identisch für plattenbasierte und leitungsbasierte Spannungsversorgung). Der Netzwerkparameterblock ist das Ergebnis der zuvor durchgeführten M-FDM-Simulation und beinhaltet die Verkopplung zwischen Signalpfad und Spannungsversorgung. (b) Aufbau des Drivers aus idealen Schaltern.



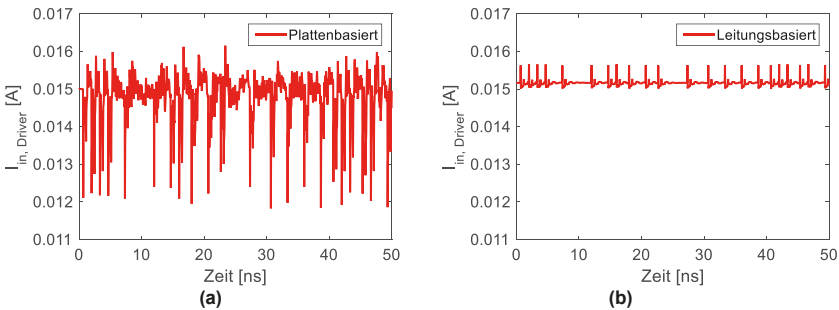
**Bild 4:** Fluktuation der Eingangsspannung am Driver im Zeitbereich. (a) Plattenbasierte Spannungsversorgung. (b) Leitungsbasierte Spannungsversorgung.

Spitze). Der Einfluss dieses Schaltrauschens auf die Signalintegrität wird in Bild 5 anhand der Augendiagramme betrachtet. Während die horizontalen Augenöffnungen identisch und nahezu optimal sind, führt die leitungsbasierte Spannungsversorgung zu einer um 97 mV größeren vertikalen Augenöffnung.

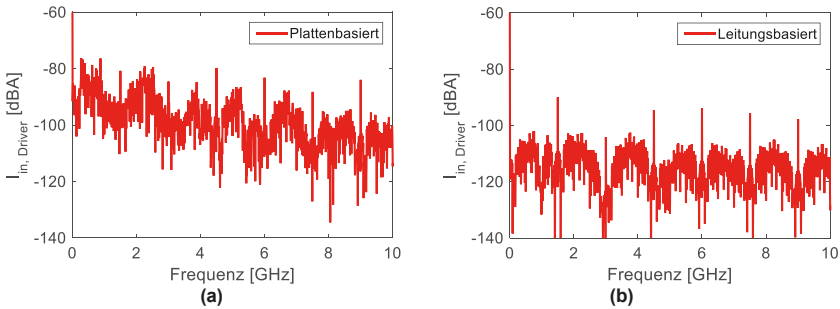
Zur Betrachtung des Abstrahlungsverhaltens der beiden Testfälle wird zunächst der Strom am Eingang des Drivers ermittelt – siehe Bild 6. Wiederum zeigt sich eine deutlich erhöhte Fluktuation im Falle der plattenbasierten Spannungsversorgung, die sich auch im in Bild 7 dargestellten Frequenzspektrum der Ströme niederschlägt. Anschließend werden die abgestrahlten elektrischen Felder der beiden unterschiedlichen Teststrukturen – zunächst für eine Anregung an der Position des Power-Pins des Drivers mit einem Strom von 1 A bei allen Frequenzen – ermittelt. Bild 8(a) zeigt das Maximum der Abstrahlung über alle Winkel. Die plattenbasierte Spannungsversorgung führt zu deutliche Spitzen in der Abstrahlung im Bereich der Resonanzfrequenzen. Die Abstrahlung von der leitungsbasierten Spannungsversorgung zeigt aufgrund des angenommenen Kurzschlusses auf der Seite des Spannungsreglermoduls ebenfalls deutliche Spitzen. Diese ließen sich durch eine Anpassung der Leitung am Spannungsreglermodul deutlich verringern, wie sie beispielsweise in [8] aus anderen Gründen – mit dem Ziel der Verringerung von Reflexionen – durchgeführt wurde. Allerdings führt der Anpasswiderstand zu einem erhöhten Leistungsbedarf, so dass sein Einsatz abgewogen werden muss. Um die tatsächliche Abstrahlung zu ermitteln, wird



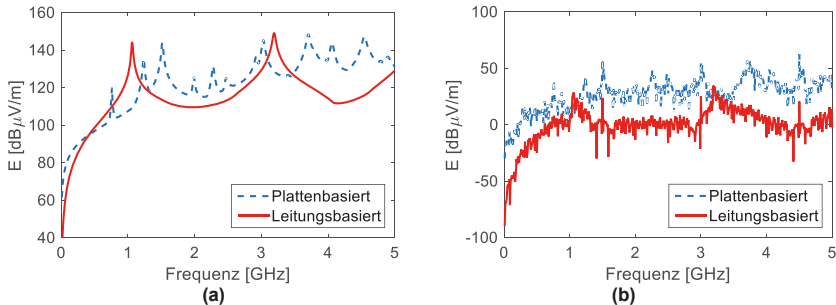
**Bild 5:** Augendiagramm am Empfänger. (a) Plattenbasierte Spannungsversorgung. (b) Leitungsbasierte Spannungsversorgung.



**Bild 6:** Eingangsstrom am Empfänger im Zeitbereich. (a) Plattenbasierte Spannungsversorgung. (b) Leitungsbasierte Spannungsversorgung.



**Bild 7:** Eingangsstrom am Empfänger im Frequenzbereich (einseitiges Spektrum). (a) Plattenbasierte Spannungsversorgung. (b) Leitungsbasierte Spannungsversorgung.



**Bild 8:** Vergleich der Abstrahlung der beiden Teststrukturen. (a) Elektrisches Feld in 1 m Entfernung bei Anregung mit einem Strom von 1 A am Power-Pin des Drivers. (b) Elektrisches Feld in 1 m Entfernung bei Anregung mit den in Bild 7 gezeigten Stromspektren am Power-Pin des Drivers.

das Ergebnis für die Abstrahlung in Bild 8(a) nun mit den in Bild 7 gezeigten Spektren der Ströme am Eingang des Drivers als tatsächliche Anregung kombiniert. Es ergibt sich das in Bild 8(b) gezeigte Abstrahlungsverhalten. Die leitungsbasierte Spannungsversorgung sorgt über weite Frequenzbereiche für eine deutlich verringerte Abstrahlung. Auch die maximale Abstrahlung liegt deutlich niedriger als beim plattenbasierten Entwurf. Allerdings gibt es schmale Frequenzbereiche, in denen die Abstrahlung des leitungsbasierten Entwurfs höher liegt. Es muss somit jeweils bezogen auf die genaue Situation bewertet werden, wie groß der praktische Vorteil einer leitungsbasierten Spannungsversorgung im Hinblick auf die Abstrahlung tatsächlich ist.

## 5 Zusammenfassung

Der vorliegende Beitrag zeigt, dass die Verwendung einer leitungsbasierten Spannungsversorgung in Kombination mit einem geeigneten Signalübertragungsschema bei allen Aspekten der elektromagnetischen Verträglichkeit – einschließlich der Abstrahlung – für deutliche Verbesserungen sorgen kann, und somit für die weitere Untersuchung zukünftiger Spannungsversorgungsstrukturen hochinteressant ist.

## 6 Referenzen

- [1] M. Swaminathan, "Designing for power integrity: status, challenges and opportunities," *IEEE Electromagn. Compat. Mag.*, vol. 2, no. 3, pp. 60–68, 2013.
- [2] L. D. Smith, R. E. Anderson, D. W. Forehand, T. J. Pelc, and T. Roy, "Power distribution system design methodology and capacitor selection for modern CMOS technology," *IEEE Trans. Adv. Packag.*, vol. 22, no. 3, pp. 284–291, Aug. 1999.
- [3] L. Smith, "Simultaneous switch noise and power plane bounce for CMOS technology," *Electrical Performance of Electronic Packaging (EPEP)*, 1999.
- [4] C. R. Paul, *Introduction to Electromagnetic Compatibility*. John Wiley & Sons, 1992.
- [5] T. H. Hubing, J. L. Drewniak, T. P. Van Doren, and D. M. Hockanson, "Power bus decoupling on multilayer printed circuit boards," *IEEE Trans. Electromagn. Compat.*, vol. 37, no. 2, pp. 155–166, May 1995.
- [6] K. Kim, W. Lee, J. Kim, T. Song, J. Kim, J. S. Pak, J. Kim, H. Lee, Y. Kwon and K. Park, "Analysis of power distribution network in TSV-based 3D-IC," *Electrical Performance of Electronic Packaging and Systems (EPEPS)*, 2010.
- [7] K.-W. Li, K.-B. Wu, and R.-B. Wu, "Optimal decoupling capacitors design for suppressing edge radiation of power/ground planes," in *2011 Electrical Performance of Electronic Packaging and Systems (EPEPS)*, 2011.
- [8] S. L. Huh, M. Swaminathan, and D. Keezer, "Constant current power transmission line-based power delivery network for single-ended signaling," *IEEE Trans. Electromagn. Compat.*, vol. 53, no. 4, pp. 1050–1064, Nov. 2011.
- [9] S. L. Huh, M. Swaminathan, and D. Keezer, "Pseudo-balanced signaling using power transmission lines for parallel I/O links," *IEEE Trans. Electromagn. Compat.*, vol. 55, no. 2, pp. 315–327, Apr. 2013.
- [10] S. Telikepalli, D. C. Zhang, M. Swaminathan, and D. Keezer, "Constant voltage-based power delivery scheme for 3-D ICs and interposers," *IEEE Trans. Compon., Packag. Manuf. Technol.*, vol. 3, no. 11, pp. 1907–1916, Nov. 2013.
- [11] Yen-Hui Lin and Tzong-Lin Wu, "Analysis of radiation caused by SSN and transmission line by combining the equivalent circuits of active IC into FDTD," *Int. Symp. Electromagn. Compat.*, Eindhoven, The Netherlands, Sept. 2004.
- [12] O. V. Tereshchenko, F. J. K. Buesink, and F. B. J. Leferink, "Radiated emission of various PDN designs," *Int. Symp. Electromagn. Compat.*, Tokyo, Japan, 2014.
- [13] D. C. Zhang, M. Swaminathan, and D. Keezer, "Application of a new power distribution scheme for complex printed circuit boards for high-speed signaling," *IEEE Trans. Compon., Packag. Manuf. Technol.*, vol. 5, no. 6, pp. 806–817, Jun. 2015.
- [14] D. C. Zhang, M. Swaminathan, and D. Keezer, "Reduction of PDN induced coupling into signal lines using PTL power distribution," *Electrical Performance of Electronic Packaging and Systems (EPEPS)*, 2015.
- [15] A. Ege Engin, K. Bharath, and M. Swaminathan, "Multilayered finite-difference method (MFDm) for modeling of package and printed circuit board planes," *IEEE Trans. Electromagn. Compat.*, vol. 49, no. 2, pp. 441–447, May 2007.
- [16] E-System Design (2015). Sphinx ver. 5.0.0.0 [Online]. Available: <http://www.e-systemdesign.com>
- [17] Keysight Technologies (2015). Advanced Design System (ADS) ver. 2015.01, Santa Rosa, CA, USA [Online]. Available: [www.keysight.com](http://www.keysight.com)
- [18] ANSYS® Inc. (2015). HFSS™ ver. 2015.1.0, Canonsburg, PA, USA [Online]. Available: <http://www.ansys.com>