

Analysen zur Störfestigkeit von PLC im Vergleich zu LIN-Bussystemen für Kfz-Anwendungen

Alexander Zeichner, TU Dortmund, alexander.zeichner@tu-dortmund.de

Tobias Dörlemann, TU Dortmund, tobias.doerlemann@tu-dortmund.de

Stephan Frei, TU Dortmund, stephan.frei@tu-dortmund.de

1 Einleitung

Zur kostensparenden Übertragung von zeitunkritischen kleineren Datenmengen wird in Kraftfahrzeugen häufig der LIN Bus eingesetzt. Dieses Bussystem zeichnet sich durch eine relativ hohe Robustheit gegenüber Störungen aus [1]. Als Übertragungsmedium wird eine eigene Leitung verwendet. Um diese Leitung einzusparen, können auch die Stromversorgungsleitungen (Power Line Communication - PLC) als Übertragungskanal genutzt werden [2][3]. Die Datenübertragung erfolgt dabei meist mit modulierten Signalen im MHz Bereich. Eine Herausforderung bei dieser Technologie ist es, eine hohe Störfestigkeit bei geringer Sendeleistung zu erreichen. Für LIN-Transceiver existieren standardisierte Verfahren zum Testen der Störfestigkeit [4]. Solche Tests bilden indirekt die auftretenden Störgrößen innerhalb einer Fahrzeugumgebung nach. Störungen, die durch Einkopplung von elektromagnetischen Feldern in Leitungen verursacht werden, werden mit CW- (Continuous Wave) und AM- (Amplitude Modulation) Signalen reproduziert. Innerhalb des Fahrzeugbordnetzes auftretende, pulsformige Störungen, üblicherweise hervorgerufen durch Schaltaktionen der angeschlossenen Verbraucher, werden durch normierte Pulsformen nachgebildet [5]. Die genannten Störsignale werden bei einem LIN-Transceiver Test über eine kapazitive Kopplung direkt (DPI – Direct Power Injection), z.B. in die Datenleitung, eingespeist. Zur Analyse der Störfestigkeit der Transceiver werden in der Regel Jitter und Pegel des digitalen RxD Ausgangs bewertet. Die Datenübertragung auf dem LIN Bus erfolgt im Basisband mit Spannungspegeln zwischen 0 V und 12 V. Die hohen Spannungspegel führen zu einer hohen Störfestigkeit dieses Systems. Zusätzlich kann aufgrund der niedrigen Frequenzen die LIN Störfestigkeit durch die Verwendung von Entstörkapazitäten direkt an den Eingangspins der Transceiver gesteigert werden. Die PLC Datenübertragung erfolgt in einem höheren Frequenzband als bei LIN. Hier muss die Spannungsamplitude des Datensignals wesentlich geringer sein, da bei höheren Frequenzen die Leitungen als Antennen fungieren und Leistung abstrahlen, die zur Störung anderer Systeme in unmittelbarer Umgebung führen kann. In [6] wurden bereits verschiedene Modulationsverfahren mit simulationsbasierten EMV Tests untersucht und mit Messungen an einem PLC-Transceiver verglichen. Dort hat sich herausgestellt, dass Probleme bei PLC Datenübertragungssystemen im Wesentlichen bei der Trägerfrequenz auftreten. Die Datenübertragung lässt sich bereits durch geringste Störspannungsamplituden im Frequenzband der Übertragung stören. In dem vorliegenden Beitrag sollen die beiden Datenübertragungssysteme, LIN und eine Realisierungsmöglichkeit für PLC, und ihr Störfallverhalten vergleichend gegenübergestellt werden. Für die Vergleichbarkeit wird die bereits erwähnte LIN Testspezifikation verwendet. Oft werden für simulationsbasierte Störfestigkeitstests Störausfallkennlinien messtechnisch erfasst und in größeren Simulationsmodellen verwendet [7][8]. Die innere Struktur von Transceivern ist meistens nicht offengelegt und wäre auch für eine exakte Modellierung auf

Transistorebene zu komplex. Für die Analyse werden in diesem Beitrag Modelle erstellt, die eine mögliche funktionelle Architektur der Transceiver nachbilden. Mit Hilfe der Modelle sollen die grundsätzlichen Schwachstellen der PLC Technologie gegenüber LIN aufgezeigt und Optimierungspotenziale analysiert werden. Dazu werden in Abschnitt 2 zunächst die Modelle vorgestellt. In Abschnitt 3 wird der, unter Einhaltung der Vorgaben der Testspezifikation, durchgeführte Störfestigkeitstest erläutert und in Abschnitt 4 die daraus resultierenden Ergebnisse gezeigt und mit Störfestigkeitsmessungen eines LIN-Transceivers verglichen. Aus den gewonnenen Ergebnissen werden in dem darauffolgenden Abschnitt 5 Optimierungen an den PLC-Transceiver-Modellen vorgenommen, um vergleichbare Störausfallschwellen wie bei LIN zu erzielen. Schließlich folgt eine Zusammenfassung und Diskussion der gewonnenen Erkenntnisse.

2 Modellierung

Um das Ausfallverhalten von PLC- und LIN-Transceivern miteinander vergleichen zu können, werden zunächst möglichst ideale Transceiver mit Hilfe der Hardwaremodellierungssprache VHDL-AMS modelliert. Diese Modelle beschreiben das rein funktionale Verhalten der Transceiver. Das nichtlineare Verhalten der Eingänge wird hierbei zunächst nicht berücksichtigt. Auch mögliche Koppelpfade zwischen dem Analogteil, den Spannungsreglern und der internen Logik von Transceiverchips werden hier vernachlässigt. Ferner werden Zerstörungsmechanismen durch thermische Überbeanspruchung, in Folge hoher Einspeiseleistungen, außeracht gelassen.

2.1 PLC-Transceiver-Modell

Das hier verwendete ideale PLC-Transceiver-Modell sieht die digitale Modulation der zu sendenden Daten mit Hilfe des Amplitude Shift Keyings (ASK) mit on-off-keying (OOK) vor. Dies ermöglicht eine recht einfache Modellierung und empfängerseitige Demodulation mit Hilfe eines einfachen Hüllkurvendemodulators. Das PLC-Sender-Modell besteht aus einer idealen Wechselspannungsquelle samt Innenwiderstand von $R_i=90 \Omega$. In Abhängigkeit von den zu sendenden Symbolen wird die sinusförmige Wechselspannung mit einer Trägerfrequenz $f_c=6,5 \text{ MHz}$ angelegt, oder zu Null gesetzt. Hierbei entspricht einer logischen Eins das Anlegen der Trägerschwingung, einer logischen Null hingegen entspricht der spannungsfreie Zustand. Diese Zustände werden jeweils für eine Dauer von $T_{Bit}=50 \mu\text{s}$ angenommen, was einer Datenrate von 20 kBit/s entspricht. Die Eingangsimpedanz des PLC-Empfänger-Modells wird, wie in Abbildung 1 dargestellt, als RC-Parallelschaltung modelliert. Die über diese Impedanz abfallende, kanalseitige Eingangsspannung wird im Folgenden rein mathematisch weiterverarbeitet, um Rückwirkungen zwischen den einzelnen Funktionsblöcken im PLC-Empfänger zu vermeiden. Folglich wird durch die Verwendung einer kausalen Systembeschreibung ein ideales Modellverhalten in

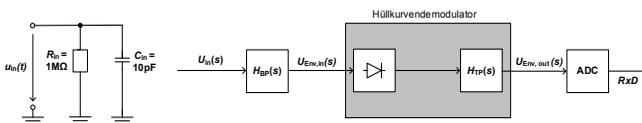


Abbildung 1: Struktur des PLC-Empfänger-Modells

VHDL-AMS realisiert. Die kanalseitig anliegende Eingangsspannung wird mit Hilfe der Übertragungsfunktion H_{BP} eines Bandpassfilters zweiter Ordnung gefiltert. Dieses hat die Mittenfrequenz $f_c=6,5 \text{ MHz}$ und eine Bandbreite $B_{BP}=150 \text{ kHz}$. Die eingangsseitige

Filterung dient der Dämpfung vorhandener Störungen außerhalb des Durchlassbereichs des Filters. Zur Bildung der Hüllkurve des bandpassgefilterten Signals wird dieses zunächst gleichgerichtet. Dabei wird eine ideale Diode durch das mathematische Gleichrichten des bandpassgefilterten Eingangssignals realisiert. Das gleichgerichtete Signal wird anschließend tiefpassgefiltert. Dazu wird es mit der Übertragungsfunktion H_{TP} eines einfachen Tiefpassfilters erster Ordnung bewertet. Dieses Hüllkurvensignal wird im Zeitbereich analog-digital-gewandelt. Dazu wird es pro übertragenes Bit dreimal äquidistant abgetastet. Das Konzept der Abtastung sieht zur Dekodierung der empfangenen Daten eine Mehrheitsentscheidung vor: Um eine logische Eins zu empfangen, müssen mindestens zwei Abtastwerte oberhalb einer Entscheidungsschwelle liegen. Andernfalls wird eine logische Null empfangen.

2.2 LIN-Transceiver-Modell

Auch das ideale LIN-Transceiver-Modell besteht aus einem Sender- und einem Empfänger-Modell. Auf Beschaltungen zur Optimierung des EMV-Verhaltens wird komplett verzichtet. Das Sender-Modell besteht aus einer idealen Impulsspannungsquelle mit einem Innenwiderstand $R_i=20 \Omega$. Je nach Symbol wird die Quellenspannung zwischen der Bordnetzspannung und 0 V geschaltet. Das ideale LIN-Empfänger-Modell besteht aus einer Eingangsimpedanz und einem Analog-Digital-Wandler (Komparator) (Abbildung 2). Die Eingangsimpedanz wird ebenfalls mit Hilfe einer Impedanz in Form einer RC-Parallelschaltung modelliert. Das

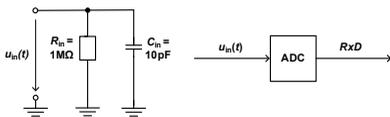


Abbildung 2: Struktur des LIN-Empfänger-Modells

darüber abfallende Eingangssignal wird wie im oben beschriebenen, idealen PLC-Empfänger-Modell dreimal pro übertragenes Bit abgetastet und entsprechend analog-digital-gewandelt.

3 Simulationsbasierter Störfestigkeitstest

Die simulationsbasierte Analyse der Störfestigkeit von LIN und PLC wird verwendet, um die beiden Technologien miteinander zu vergleichen. Der physikalische Aufbau wird entsprechend der LIN Testspezifikation modelliert. Der Spezifikation folgend werden die Transceiver auf einer Testplatte über kurze Leiterbahnen miteinander verbunden und ein Störsignal kapazitiv eingekoppelt. Die Leiterbahnen in dem Modell werden mit konzentrierten L- und C-Elementen berücksichtigt und so für den betrachteten

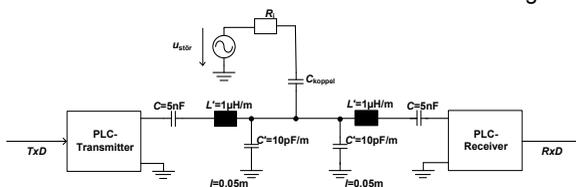


Abbildung 3: Modell des Störfestigkeitstests mit PLC Transceiver. Der Aufbau bei LIN Transceivern ist identisch, jedoch ohne Koppelkapazitäten an den analogen Transceivereingängen.

Frequenzbereich hinreichend genau modelliert. Der Gesamtaufbau inklusive Transmitter-, Receiver-, Leiterbahn- und Störquellenmodell ist in Abbildung 3 dargestellt. In dem Test werden die aus der Spezifikation

vorgegebenen Störsignale eingespeist. Die Simulation wird in einem VHDL-AMS Simulator durchgeführt. Die Simulationszeit beträgt 10 ms und es werden 200 Bit übertragen. In dem CW- Test mit AM ist die Vorwärtsstörleistung auf 36 dBm begrenzt. Die Analyse der simulierten Daten erfolgt in Matlab. Zum Auffinden der

Störfallschwelle muss die Simulation für die jeweilige Frequenz und Vorwärtsleistung durchgeführt werden. Die Simulation der Vorwärtsleistung in 0,5 dB Schritten, wie es auch in einem realen Testaufbau gemacht werden sollte, würde zu einer extrem langen Simulationsdauer führen. Für die optimierte Suche nach der Störfallschwelle wurde ein Algorithmus implementiert (Abbildung 4), der in wesentlich kürzerer Zeit die maximale Vorwärtsleistung mit maximal 0,5 dB Abweichung genau findet. Dort wird zunächst mit der maximalen Vorwärtsleistung simuliert und diese, im Fall einer Verfälschung der Daten, im nächsten Schritt halbiert. Danach entscheidet der Algorithmus je nach Zustand der empfangenen Daten, ob die Leistung um einen Halbschritt erhöht oder reduziert wird. In jeder neuen Simulation wird der Schritt halbiert, bis eine Schrittwerte von 0.5 dB erreicht ist.

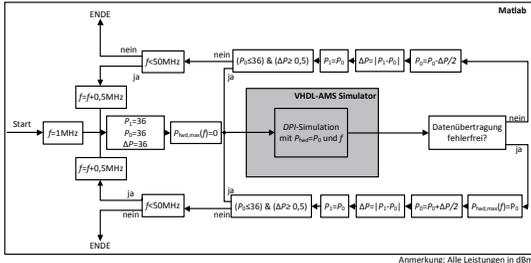


Abbildung 4: Algorithmus zum Suchen der Störfallschwelle

empfangenen Daten, ob die Leistung um einen Halbschritt erhöht oder reduziert wird. In jeder neuen Simulation wird der Schritt halbiert, bis eine Schrittwerte von 0.5 dB erreicht ist.

4 Ergebnisse und Analyse

In diesem Abschnitt werden die mit den zuvor vorgestellten Modellen, und dem Aufbau nach EMV Testspezifikation, erzielten Simulationsergebnisse vorgestellt. Es wird zwischen Schmalbandstörungen, die nach Spezifikation mit amplitudenmodulierten CW-Störsignalen erzeugt werden, und Pulsstörungen, die mit ISO Pulsen erzeugt werden, unterschieden. Ein Vergleich mit Messdaten wird ebenfalls durchgeführt.

4.1 CW und AM Störungen

Die Ergebnisse für den Test mit Schmalbandstörungen werden in Abbildung 5 gezeigt. Zusätzlich wird eine Messung eines LIN-Transceivers aus [9] in der Grafik gezeigt. Die Messung wurde ebenfalls nach Testspezifikation mit CW Störsignalen durchgeführt. Wie bereits erwähnt, zeigt der Transceiver bei der Messung mit CW-Störsignalen im betrachteten Frequenzbereich von 1 MHz bis 50 MHz eine hohe Störfestigkeit von mindestens 36 dBm. Messergebnisse mit AM-Signalen an einem anderen Transceiver [1], die hier nicht dargestellt sind, zeigen eine ebenso hohe Störfestigkeit von mindestens

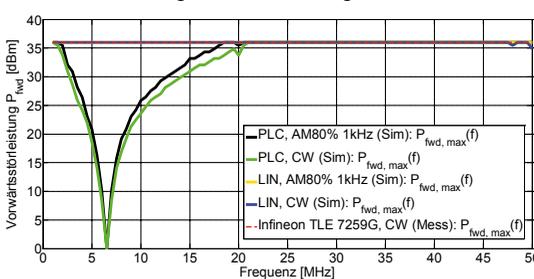


Abbildung 5: Störfallschwelle für PLC-, LIN-Modell und LIN-Messung

36 dBm im betrachteten Frequenzbereich. Die hohe Robustheit zeigt sich auch in der Simulation. Die Schwachstelle der PLC-Transceiver liegt bei der Trägerfrequenz. Der Verlauf der Störfallschwelle deutet auf das verwendete Eingangsfilter zweiter Ordnung mit 150 kHz Bandbreite hin. Ab 20 MHz werden Störsignale hinreichend stark gedämpft, so dass nach Demodulation in der A/D-Wandlung die

Entscheidungsschwelle durch Störsignale nicht überschritten wird. Nach LIN Testspezifikation würde der PLC-Transceiver den Test nicht bestehen, weil er die vorgegebene minimale Vorwärtsstörleistung von ca. 29 dBm – 33 dBm innerhalb des Frequenzbandes der Trägerfrequenz deutlich unterschreitet. Die PLC Technologie mit der beschriebenen Implementierung ist der LIN Technologie eindeutig unterlegen und erfüllt nicht die Vorgaben aus der Testspezifikation. In Abschnitt 5 werden Maßnahmen untersucht, die eine mögliche Verbesserung der PLC Technologie erlauben, um sie störtester zu machen.

4.2 Pulsstörungen

Störpulse im Bordnetz können ebenfalls bei der Datenübertragung zu Ausfällen führen und werden durch die LIN Testspezifikation abgedeckt. In diesem Test wird die Störquelle durch eine Quelle, die ISO-Pulse erzeugt, ersetzt. In Abbildung 6 werden die relevanten Signale für den Zeitausschnitt, an dem die Pulse auftreten, dargestellt. Im Hinblick auf die Robustheit gegenüber Pulsen zeigen sowohl das LIN- als auch das PLC-Modell keine Störung. In der Abbildung werden die abzutastenden LIN und PLC Signale und die Testpulse vor der Koppelkapazität gezeigt.

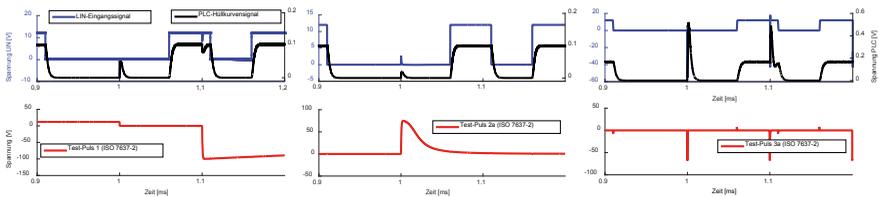


Abbildung 6: Zeitbereichssimulation der PLC und LIN Signale mit ISO Pulsen 1, 2a und 3a (v. l. n. r.)

Die Pulse klingen in den abzutastenden Signalen schnell ab, so dass die dreifache Abtastung innerhalb eines Bits und die anschließende Mehrheitsentscheidung eine zuverlässige Bitdetektion sicherstellt. Selbst bei schnell aufeinander folgenden Burstpulsen sind, wie im Falle von in ISO Puls 3a, keine Störungen zu erwarten.

5 Optimierung der Störfestigkeit von PLC

Da das ideale PLC-Transceiver-Modell eine gute Störfestigkeit gegenüber transienten Spannungspulsen zeigt, jedoch gegenüber hochfrequenten Schmalbandstörungen im Frequenzband der Übertragung besonders empfindlich ist, gilt es, die Störfestigkeit in diesem Bereich zu optimieren. Es würde sich anbieten die Sendeleistung zu erhöhen, um so einen besseren Nutzsignal-Störsignal-Abstand zu erreichen. Dies ist jedoch wegen der Einhaltung von Emissionswerten keine mögliche Lösung. Im Weiteren werden zwei denkbare Maßnahmen zur Erhöhung der Störfestigkeit diskutiert, in die Modelle implementiert und Simulationsergebnisse vorgestellt.

5.1 Eingangsoptimierung

Ein eingangsseitiges Bandpassfilter höherer Ordnung bietet, aufgrund seiner höheren Flankensteilheit, die Möglichkeit einer Verschmälerung des Frequenzbandes, in welchem

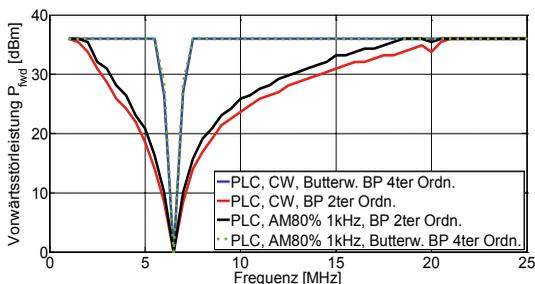


Abbildung 7: Simulationsergebnisse der DPI-Tests bei Verwendung verschiedener Bandpässe im Vergleich. Gezeigt ist nur der relevante Ausfallbereich. Oberhalb 25 MHz liegt die Schwelle bei 36 dBm

der maximale Störleistungspegel unter 36 dBm fällt. Um diese Überlegung zu verifizieren, werden DPI-Tests mit einem eingangsseitigen Butterworth-Bandpassfilter vierter Ordnung durchgeführt und die Simulationsergebnisse mit denen aus Abschnitt 4.1 verglichen. Die Simulationsergebnisse sind in Abbildung 7 dargestellt und zeigen bereits eine deutliche Verschmälerung des empfindlichen Frequenzbandes.

Hier wird jedoch deutlich, dass die Nutzung eines höherer Ordnung allein keine zufriedenstellende Möglichkeit zur Optimierung der Störfestigkeit gegenüber Störungen mit Frequenzen innerhalb des Durchlassbereichs dieses Filters darstellt.

5.2 Interferenzdetektion

Um die Störfestigkeit innerhalb des Durchlassbereichs des Eingangsfilters zu erhöhen, wird das PLC-Transceiver-Modell im Folgenden um die Funktion der Interferenzdetektion erweitert. Dabei wird das in Abschnitt 2.1 erläuterte Modell mit dem eingangsseitigen Bandpassfilter zweiter Ordnung zugrunde gelegt. Das Konzept sieht vor, dass zunächst sowohl Sender als auch Empfänger von einer Datenübertragung auf der ersten

transmitterseitige Interferenzdetektion	Initialisierungsfeld	Nutzdaten (TxD)
0, 0, 0, 0, 0	1, 0, 1, 0, 1	95 Bit

Abbildung 8: Datenfeld zur Interferenzdetektion

zunächst fünf Bit auf der ersten Trägerfrequenz $f_{c1}=6,5$ MHz. Befinden sich unter diesen ersten fünf Bit nicht nur logische Nullen, so ist von dem Vorhandensein einer Störung mit einer Amplitude oberhalb der Entscheidungsschwelle auszugehen. In einem solchen Fall wechselt der Sender seine Trägerfrequenz auf $f_{c2}=13$ MHz, andernfalls verbleibt die Trägerfrequenz bei $f_{c1}=6,5$ MHz. Nach der senderseitigen Interferenzdetektion wird nun ein Initialisierungsfeld übertragen. Dieses entspricht einer definierten Bit-Folge, die

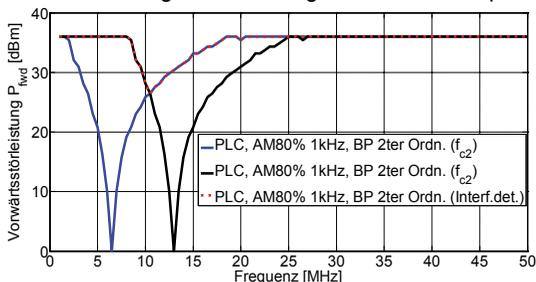


Abbildung 9: Erwartetes DPI-Testergebnis bei Verwendung der Interferenzdetektion (rot, gepunktet). Das Ergebnis ergibt sich aus den maximalen Störfestigkeitsschwellen der beiden Schwellwerten mit unterschiedlicher Sendefrequenzen.

Trägerfrequenz $f_{c1}=6,5$ MHz ausgehen. Bevor der Sender mit der Übertragung der Nutzdaten beginnt, empfängt er 95 Nutzdaten (TxD) übertragen. Die Interferenzdetektion wird nach der Übertragung eines jeden in Abbildung 8 dargestellten Datenfeldes wiederholt. Zur empfängerseitigen Interferenzdetektion empfängt der Empfänger permanent auf

der ersten Trägerfrequenz $f_{c1} = 6,5$ MHz. Entsprechen die hier empfangenen Daten dem Initialisierungsfeld, so empfängt der Receiver weiterhin auf f_{c1} . Andernfalls ist von einer Störung der Übertragung auszugehen. Folglich wird die Trägerfrequenz auf $f_{c2}=13$ MHz gewechselt und für die Übertragungsdauer der 95 Nutzdatenbits beibehalten. Das Konzept der Interferenzdetektion beruht auf der Annahme, dass eine Störung mit spektralen Anteilen im Bereich der ersten Trägerfrequenz keine oder deutlich stärker gedämpfte spektrale Anteile im Bereich der zweiten Trägerfrequenz besitzt. Wird

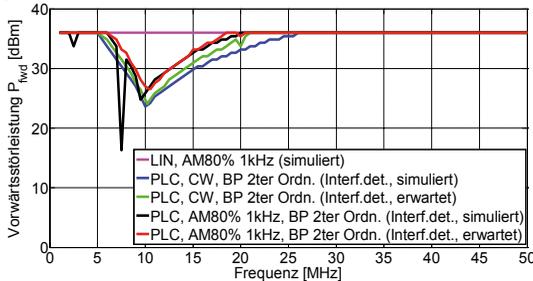


Abbildung 10: Vergleich der erwarteten Ergebnisse der virtuellen DPI-Tests mit den Simulationsergebnissen bei Verwendung der Interferenzdetektion

angenommen, dass jede Störung durch die Interferenzdetektion erkannt wird, so ist die erwartete Störschwelle bei einer Frequenz f durch die maximale Störleistung des Sendekanals mit der höheren Störfestigkeit bei dieser Frequenz f vorgegeben. Abbildung 9 zeigt die Simulationsergebnisse bei Übertragung auf den Kanälen f_{c1} und f_{c2} , sowie den erwarteten Verlauf der maximalen

Störleistung (CW) bei mit Kanalwechsel. Abbildung 10 zeigt geringe Abweichungen zwischen dem erwarteten Verlauf (grün) und dem Simulationsergebnis (blau) im Falle einer sinusförmigen Störung (CW). Diese geringen Abweichungen sind durch den Steuerungsalgorithmus der Simulation bedingt (siehe Flussdiagramm, Abbildung 4), da die maximale Störleistung bei unterschiedlichem Modellverhalten nicht völlig identisch angenähert wird. Im Falle der amplitudenmodulierten Störung (AM 80%, 1 kHz) zeigt das optimierte Modell (schwarz) bei den Störfrequenzen 2,5 MHz, 7,5 MHz, 9,5 MHz hingegen deutliche Abweichungen vom erwarteten Verlauf (grün). Bei diesen Frequenzen wird die Trägerfrequenz nicht gewechselt, obwohl eine Störung vorhanden ist: Eine zu gering gedämpfte, niederfrequente Störung innerhalb des Hüllkurvensignals bleibt während der senderseitigen Interferenzdetektion (5 Bit lang) unterhalb der Entscheidungsschwelle und

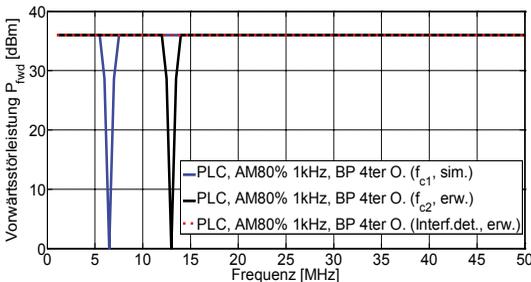


Abbildung 11: Erwartetes DPI-Testergebnis bei Verwendung von Bandpassfiltern vierter Ordnung und Interferenzdetektion

wird daher nicht als Störung detektiert. Nach der Interferenzdetektion erreicht die Störung ihren Maximalwert und verursacht damit Datenfehler. Folglich bietet es sich an, die Dauer der senderseitigen Interferenzdetektion zu verlängern und die Ordnung des eingangsseitigen Bandpassfilters zu erhöhen. Abbildung 11 zeigt den erwarteten Verlauf (rot, gepunktet) der maximalen Störleistung über der Störfrequenz bei Kombination der beiden Optimierungsmöglichkeiten: Die Nutzung von Butterworth-Bandpassfiltern vierter Ordnung als Eingangsfiler kombiniert mit der Interferenzdetektion. Zwar bedarf es weiterer Untersuchungen, um den in Abbildung 11 dargestellten Verlauf der maximalen Störleistung zu verifizieren, dennoch wird an dieser Stelle deutlich, dass bei Kombination beider oben erläuterten Optimierungsmaßnahmen

mit einer weiteren, deutlichen Verbesserung der Störfestigkeit der PLC Datenübertragungstechnologie gegenüber RF-Störungen zu erwarten ist. Einbußen gibt es bei der Latenzzeit. Die Verwendung der Interferenzdetektion führt, wegen dem Overhead in dem Datenfame, im vorliegenden Fall zu einer Latenzzeit von 500 µs ohne Frequenzwechsel und 750 µs bei einem Frequenzwechsel.

6 Zusammenfassung

Die Konkurrenzfähigkeit eines PLC Datenübertragungssystems zum LIN Bus, hinsichtlich der Störfestigkeit, wurde unter Rahmenbedingungen der LIN EMV Testspezifikation untersucht. Simulationen haben gezeigt, dass beide Transceiver-Modelle unempfindlich gegenüber den untersuchten ISO-Test-Pulsen sind. Während das LIN-Transceiver-Modell im untersuchten Störfrequenzbereich sehr robust gegenüber amplitudenmodulierten CW Störungen ist, erweist sich das PLC-Transceiver-Modell im Frequenzbereich der Übertragung als deutlich empfindlicher. Um den Frequenzbereich, in dem das ideale PLC-Transceiver-Modell besonders empfindlich ist, zu verkleinern, bietet sich die Verwendung von Bandpassfiltern höherer Ordnung an. Um die Störfestigkeit gegenüber RF-Störungen im Trägerfrequenzbereich weiter zu steigern, wird das Konzept der Interferenzdetektion verwendet. Letztendlich ist bei Kombination beider Optimierungsmöglichkeiten eine weitere Verbesserung der Störfestigkeit zu erwarten. Mit den getroffenen Maßnahmen lässt sich die Robustheit von PLC-Datenübertragungssystemen auf das Niveau eines LIN Busses anheben.

Danksagung

Die Arbeit für diesen Konferenzbeitrag wurde teilweise im Rahmen des Programms „Rationale Energieverwendung, regenerative Energien und Energiesparen – progres.nrw – Programmbereich Innovation und des Europäischen Fonds für regionale Entwicklung (EFRE) – Ziel 2 – Programm 2007-2013, Phase VI, als Teil des Projekts ZAESAR (Referenznummer 64.65.69-EM-2009A) gefördert.

Literaturangaben

- [1] Schröter P., Hell M.-M., Frey M.: „EMC Compliant LIN Transceiver“, ESSCIRC, 2013.
- [2] Schiffer, A.: „Entwurf und Bewertung eines Systems zur Datenübertragung mittels der Energieversorgungsleitungen im Kraftfahrzeug“, Dissertation, TU München, 2001.
- [3] Yamar Electronics Ltd., “SIG60-UART over Powerline for AC/DC Multiplex Network”, Datenblatt.
- [4] IEC 622xx: „EMC Evaluation of LIN Transceivers“, Ed. 1/TS Draft 1.
- [5] ISO 7637-2: „Electrical transient conduction along supply lines only“, Dritte Edition, 2011.
- [6] Zeichner A.; Hassanpour Razavi, S. A; Frei S.: „Immunity of Modulation Schemes in Automotive Low Bitrate Power Line Communication Systems“, EMC Europe, Dresden, 2015.
- [7] Hilger, U., Frei, S.: „Modellierung von LIN-Transceivern für EMV-Simulationen im Kraftfahrzeug“, EMV-Düsseldorf, 2008.
- [8] Hilger U.: EMV-Störfestigkeitssimulationen an ausgedehnten Kfz-Bussystemen“, Dissertation, TU Dortmund, 2014.
- [9] Infineon Technologies AG, “Infineon TLE 7259G Application Note”, Datenblatt.