# Analyse der FIR-Filterlänge zur breitbandigen aktiven Störunterdrückung in leistungselektronischen Systemen

M. Sc. Maximilian Lemke, M. Sc. Tobias Dörlemann, M. Sc. Jens Aigner, Prof. Dr.-Ing. Stephan Frei, Arbeitsgebiet Bordsysteme, TU Dortmund

# 1 Einleitung und Motivation

In modernen leistungselektronischen Systemen werden steile Schaltflanken zur effizienten Energiewandlung eingesetzt, wodurch diese in Verbindung mit hohen Schaltfrequenzen eine relevante Quelle elektromagnetischer Emissionen darstellen. Zumeist werden passive Filterschaltungen verwendet, um die hervorgerufenen Emissionen zu reduzieren. Allerdings sind diese groß und schwer, weshalb an aktiven Filtern geforscht wird, um die Nachteile passiver Filter auszugleichen [1].

Einen Ansatz zur Reduktion des passiven Filters stellen digitale aktive Filter dar. Diese synthetisieren eine Gegenstörung mit dem Ziel die Störung zu kompensieren. Mithilfe adaptiver Finite Impulse Response (FIR)-Filter wird in [2] eine breitbandige Methode zur Unterdrückung einer Gleichtaktstörung vorgestellt. Da die Störung im Wesentlichen durch das hochfrequente Schalten von Spannungen mit Leistungshalbleitern hervorgerufen wird, besteht ein Zusammenhang zwischen den Ansteuerungssignalen der Leistungshalbleiter und der Störung. Dieser Zusammenhang soll durch das FIR-Filter verwendet werden, weshalb die Ansteuerungssignale als Eingangssignal für den Filter verwendet werden. Die Adaption der Filtergewichte findet in [2] innerhalb eines Field Programmable Gate Array (FPGA) statt, wodurch die Anzahl der Filtergewichte bedingt durch die verfügbaren Hardware-Ressourcen beschränkt ist. Aufgrund der begrenzten Anzahl der Filtergewichte ist die maximale Länge der Sprungantwort des FIR-Filters begrenzt, und nur entsprechend kurze Sprungantworten werden vollständig abgebildet.

Ziel dieser Arbeit ist es die Bestimmung der Filtergewichte außerhalb des FPGAs durchzuführen, wodurch Hardware-Ressourcen für die Adaption eingespart werden können und eine höhere Anzahl an Filtergewichten im FPGA implementieret werden kann. Damit einhergehend steigt die Länge der Sprungantwort des FIR-Filters und die erreichbare Störunterdrückung wird verbessert. Dazu wird das Xilinx Z7020 **S**ystem-**o**n-**C**hip (SoC) verwendet. Dieses verfügt neben dem FPGA auch über einen leistungsfähigen Mikroprozessor. In dieser Arbeit wird für die Bestimmung der Filtergewichte dieser Mikroprozessor verwendet, so dass eine schnelle Berechnung aufgrund der direkten Kommunikation auf dem SoC weiterhin möglich ist. Gleichzeitig bleibt dadurch die Filterrealisierung sehr kompakt.

# 2 Störunterdrückung mit einem FIR-Filter

Ein FIR-Filter zur aktiven Störunterdrückung basiert auf dem Prinzip der destruktiven Überlagerung eines Störsignals d(n) mit einem Gegenstörsignal y'(n), woraus das Reststörsignal e(n) folgt [3]. Die Variable n bezeichnet den aktuellen Zeitindex. In Abbildung 1 ist ein System zur aktiven Störunterdrückung mit einem FIR-Filter W(z) mit dem Filtergewichtsvektor w und dem Ausgangssignal y(n) dargestellt. Das FIR-Filter und die Störquelle, welche durch den Primärpfad P(z) charakterisiert wird, werden mit dem Eingangssignal x(n) angeregt. In realen Aufbauten tritt zwischen der Synthese des Ausgangssignals des FIR-Filters und der Einkopplung des Signals in das störende System der sogenannte Sekundärpfad S(z) auf, der bei einer Implementierung unbedingt zu berücksichtigen ist [4]. Der Sekundärpfad umfasst Verzögerungen und Dämpfungen beziehungsweise Verstärkungen, welche unter anderem durch **D**igital-**A**nalog-Wandler (DAC), **A**nalog-**D**igital-Wandler (ADC) sowie durch Sensor- und Injektorschaltung entstehen. Eine detailliertere Beschreibung des Filters wird in [2] präsentiert.

Im Folgenden wird beschrieben, wie der FIR-Filtergewichtsvektor auf Basis des Wiener-Filters durch Kenntnisse über Eingangs- und Störsignal bestimmt wird. Anschließend wird die Filterwirkung in einer Simulation analysiert.



Abbildung 1: Blockschaltbild des FIR-Filtersystems

#### 2.1 Bestimmung der FIR-Filtergewichte

Das Wiener-Filter setzt schwache Stationarität des Prozesses des Eingangs- und Störsignals voraus und beinhaltet optimale, analytisch bestimmte Filtergewichte eines FIR-Filters mit dem Ziel das Reststörsignal zu minimieren. Als Gütekriterium *J* verwendet das Wiener-Filter den Erwartungswert *E* des quadrierten Reststörsignals, welches, unter der Annahme eines idealen Sekundärpfads S(z) = 1, die quadrierte Differenz zwischen Störsignal und dem Ausgangssignal des FIR-Filters in (1) angibt:

$$J = E\{e^{2}(n)\} = E\{(d(n) - y(n))^{2}\}$$
(1)

Das Ausgangssignal des FIR-Filters wird durch die Multiplikation des Eingangssignalvektors mit dem Filtergewichtsvektor gebildet:

$$J = E\left\{\left(d(n) - \boldsymbol{w}^{\mathrm{T}}\boldsymbol{x}(n)\right)^{2}\right\} = E\left\{d^{2}(n)\right\} + \boldsymbol{w}^{\mathrm{T}}\underbrace{E\left\{\boldsymbol{x}(n)\boldsymbol{x}^{\mathrm{T}}(n)\right\}}_{\boldsymbol{R}}\boldsymbol{w} - 2\underbrace{E\left\{d(n)\boldsymbol{x}^{\mathrm{T}}(n)\right\}}_{\boldsymbol{p}}\boldsymbol{w}$$
(2)

Entsprechend (2) hängt das Gütekriterium von der Autokorrelationsmatrix  $\mathbf{R}$  des Eingangssignals und dem Kreuzkorrelationsvektor  $\mathbf{p}$  zwischen dem Störsignal und dem Eingangssignal ab [3], [5]. Der Gradient der Fehlerfunktion entfällt beim Einsetzen des optimalen Filtergewichtvektors  $\mathbf{w}^{o}$ :

$$\nabla_{\boldsymbol{w}}\{J\} = 2(\boldsymbol{R}\boldsymbol{w} - \boldsymbol{p}) = 0$$
  
$$\Leftrightarrow \boldsymbol{w}^{o} = \boldsymbol{R}^{-1}\boldsymbol{p}$$
(3)

Mit der Sekundärpfadschätzung  $\hat{S}(z)$  wird das gefilterte Eingangssignal x'(n) bestimmt, wodurch die Effekte des Sekundärpfads bei der Berechnung der Filtergewichte berücksichtigt werden:

$$x'(n) = \hat{s}(n) * x(n)$$
 (4)

Hierbei ist \* der Faltungsoperator. Bei einem nicht idealen Sekundärpfad ( $S(z) \neq 1$ ) wird das Gütekriterium aus (2) nun mit dem gefilterten Eingangssignal bestimmt:

$$\mathbf{R} = E\left\{\mathbf{x}'(n) \cdot \left(\mathbf{x}'(n)\right)^{\mathrm{T}}\right\}$$
$$\mathbf{p} = E\left\{d(n) \cdot \left(\mathbf{x}'(n)\right)^{\mathrm{T}}\right\}$$
(5)

Da im Allgemeinen nicht davon ausgegangen werden kann, dass die Statistik des Prozesses bekannt ist, wird für das Eingangssignal und das Störsignal eine Periodizität vorausgesetzt. Für diesen Fall werden eine deterministische Autokorrelationsmatrix und ein deterministischer Kreuzkorrelationsvektor zur Berechnung der Filtergewichte verwendet. Alternativ können Adaptionsalgorithmen eingesetzt werden [5].

# 2.2 Anwendung des FIR-Filters zur Störunterdrückung in der Simulation

Die Anwendbarkeit des Wiener-Filters zur Reduktion elektromagnetischer Störungen wird zunächst mithilfe einer Simulation in Matlab untersucht. Als Störsignal wird das Ausgangssignal eines Bandpassfilters, welches mit einem idealen 100 kHz Rechteckpuls angeregt wird, verwendet. Der Puls besitzt eine Breite von 50 % und eine Amplitude von 1 V. In Abbildung 2 ist das zugehörige Ersatzschaltbild dargestellt. Das Bandpassfilter besteht aus einer Kapazität C = 10 nF und einer Induktivität  $L = 10 \mu\text{H}$ . Über einen 50  $\Omega$ -Widerstand wird der Eingang eines Messempfängers nachgebildet. Die Abtastrate beträgt 125 MS/s und folglich die Abtastzeit 8 ns. Der Sekundärpfad wird als ideal angenommen. Im ersten Schritt wird durch die Simulation das Störsignal bestimmt und mit dem Eingangssignal die Autokorrelationsmatrix und der

Kreuzkorrelationsvektor in Matlab berechnet. Daraus werden im nächsten Schritt nach (3) die optimalen Filtergewichte und basierend darauf das Gegenstörsignal ermittelt. Das Reststörsignal wird durch die destruktive Überlagerung des Störsignals mit dem Gegenstörsignal gebildet und ist sowohl im Zeit- als auch im Frequenzbereich in Abbildung 3 beziehungsweise Abbildung 4 für 100 und 200 Filtergewichte dargestellt. Auf die Anzahl der Filtergewichte wird in Abschnitt 3.2 genauer eingegangen.



Abbildung 2: Modell des Bandpasses zur Nachbildung des Störsignals

Bei der Verwendung von 100 Filtergewichten ist die Sprungantwort des FIR-Filters nicht ausreichend lang, um den gesamten Störpuls zu unterdrücken, wie in Abbildung 3 dargestellt wird. Dies führt zu einem relativ großen Puls im Reststörsignal nachdem das Gegenstörsignal nach  $100 \cdot 8 \text{ ns} = 0.8 \,\mu\text{s}$  einen konstanten Wert erreicht hat. Dadurch lässt sich erläutern, dass für 100 Filtergewichte das Reststörsignal im Frequenzbereich über 2 MHz größer als das Störsignal ist. Bei 30 MHz wird das Störsignal um 22 dB verstärkt. Bei der Harmonischen bei 100 kHz ist lediglich eine Reduktion der Störung von 15 dB erkennbar.

Durch mehr Filtergewichte ist die Sprungantwort des FIR-Filters länger, wodurch der Störpuls des Bandpasses fast vollständig abgedeckt werden kann und die erzielte Störreduzierung steigt. Im Zeitbereich ist die Amplitude des Reststörsignals deutlich reduziert. Im Frequenzbereich zeigt sich dies durch eine Reduktion der Störungen von etwa 30 dB bis 5 MHz und etwa 16 dB bis 30 MHz.



Abbildung 3: Zeitbereichsdarstellung des Eingangs- und Störsignals sowie des Gegenstör- und Reststörsignals für 100 und 200 Filtergewichte



Abbildung 4: Frequenzbereichsdarstellung des Stör- und Reststörsignals

# 3 Anwendung der aktiven Störunterdrückungsmethode in einem Demonstratoraufbau

Die beschriebene Methode zur Störreduktion wird in diesem Abschnitt an einem Demonstratoraufbau angewendet. Zunächst werden der Aufbau und das digitale Signalverarbeitungssystem beschrieben. Folgend wird die Notwendigkeit einer präzisen Sekundärpfadschätzung anhand von Messergebnissen erläutert. Abschließend werden Messergebnisse der erzielten Störunterdrückung mit dem Wiener-Filter sowohl für 100 als auch für 200 Filtergewichte mit dem adaptiven FIR-Filter verglichen.

# 3.1 Demonstratoraufbau

Der Demonstratoraufbau besteht aus einem Signalgenerator, dem in Abschnitt 2.2 beschriebenen LC-Bandpass, einem Power Splitter und einem FPGA-Entwicklungsboard. Zusätzlich werden ein Oszilloskop und ein Messempfänger (Rohde & Schwarz ESRP, Bandbreite = 200 Hz, Peak-Detector) zur Messung des Stör- und Reststörsignals genutzt. Ein Blockschaltbild des Aufbaus ist in Abbildung 5 gegeben. Der Signalgenerator erzeugt einen Rechteckpuls gemäß Abschnitt 2.2, jedoch mit einer Anstiegszeit von 5 ns. Das Rechtecksignal an Ausgang 1 des Signalgenerators wird um 150 ns verzögert, um die in [2] beschriebene Kausalitätsbedingung einzuhalten. Dadurch wird die Verzögerung, welche durch den ADC und DAC sowie durch die FPGA-Implementierung und die Injektorschaltung, entsteht, ausgeglichen, sodass Störsignal und Gegenstörsignal zeitlich passend am Überlagerungspunkt, dem Power Splitter, eintreffen. Zusätzlich wird ein 12 dB Dämpfungsglied im Pfad des Gegenstörsignals eingebracht, um unerwünschte Effekte durch die Impedanz des DAC auf das System zu reduzieren.



Abbildung 5: Blockschaltbild des Demonstratoraufbaus

# 3.2 Digitales Signalverarbeitungssystem

Zur Berechnung und Synthese des Gegenstörsignals besteht eine hohe Anforderung an die Rechengeschwindigkeit des Systems um hohe Frequenzanteile im Störsignal zu unterdrücken, weshalb ein FPGA-System eingesetzt wird. Hierfür wird ein Red Pitaya Entwicklungsboard, das STEMIab 125-14 Z7020, mit jeweils zwei ADC und DAC mit einer Auflösung von 14 Bit und einer Abtastrate von 125 MS/s eingesetzt. Das Entwicklungsboard verfügt über ein Xilinx Z7020-SoC, welches in eine **p**rogrammierbare **L**ogik (PL, FPGA-Logik) und ein **p**rocessing **s**ystem (PS) unterteilt ist [6]. Ein Überblick über die verwendeten Komponenten zu dem Entwicklungsboard ist in Abbildung 6 gegeben.

Die FPGA-Implementierung wird ebenfalls mit 125 MHz betrieben und zur Berechnung des Gegenstörsignals genutzt, da dieses für jedes Sample neu bestimmt werden muss. Als kritische Hardwareressourcen erweisen sich die 220 verfügbaren DSP48-Blöcke, welche zur Durchführung von Multiplikation verwendet werden [7]. In dieser Arbeit werden maximal 200 DSP48-Blöcke zur Berechnung des Gegenstörsignals genutzt, da die restlichen Blöcke unter anderem für die Regelung einer leistungselektronischen Schaltung [8] oder zur Filterung des Eingangssignals mit der Sekundärpfadschätzung [2] genutzt werden könnten. Für den adaptiven FIR-Filter stehen aufgrund der Adaption im FPGA maximal 100 Filtergewichte zur Verfügung. Die FPGA-Implementierung wird mithilfe des Matlab/Simulink HDL-Coders erstellt.

Zudem wird der Mikroprozessor des SoC verwendet, um zum einen den Speicherzugriff zu verwalten und zum anderen die Berechnung der Filtergewichte durchzuführen. Wie bereits in Kapitel 2 erläutert, werden das Eingangssignal und Störsignal zur Berechnung der Filtergewichte benötigt. Die Übergabe der Signale erfolgt durch einen direkten Speicherzugriff durch den Mikroprozessor, was eine schnelle Berechnung der Filtergewichte ermöglicht und ein kompaktes System erlaubt. Anschließend werden die Filtergewichte bestimmt und an die FPGA-Implementierung übertragen.



Abbildung 6: Blockdiagramm zur Implementierung auf dem Red Pitaya

# 3.3 Identifikation und Modellierung des Sekundärpfads

Wie einleitend erwähnt, ist in der praktischen Anwendung bei Störunterdrückungsmethoden der Sekundärpfadpfad zu berücksichtigen. Für die Berechnung der FIR-Filtergewichte wird dies durch die Filterung des Eingangssignals mit der Sekundärpfadschätzung erfüllt (4). Zur Ermittlung einer passenden Sekundärpfadschätzung werden zunächst Betrag und Phase des Sekundärpfads zu bestimmten Frequenzen, wie in [4] beschrieben, mit dem Red Pitaya-Board bestimmt. In dieser Arbeit wird der Sekundärpfad für den Frequenzbereich zwischen 100 kHz und 30 MHz in 100 kHz Schritten ermittelt, wie in Abbildung 7 dargestellt ist.

Für die Sekundärpfadschätzung wird im ersten Schritt der Phasengang für die gemessenen Frequenzen mit einem Verzögerungsglied nachgebildet. Für den Demonstratoraufbau wird eine

Verzögerung um 21 Samples (168 ns) verwendet. Im nächsten Schritt wird nun über eine Optimierungsfunktion der Betragsgang und der Phasengang unter Berücksichtigung der Verzögerung durch einen IIR-Filter nachgebildet. Für die Stabilität der Methode müssen zwei Kriterien berücksichtigt werden: Zum einen müssen die Polstellen des IIR-Filters innerhalb des Einheitskreises liegen. Zum anderen darf die Sekundärpfadschätzung im Phasengang nicht um mehr als 90° von dem tatsächlichen Sekundärpfad abweichen, damit eine erfolgreiche Störunterdrückung erwartet werden kann [3].





Bei der hier vorgestellten Implementierung kann die Filterung des Eingangssignals mit der Sekundärpfadschätzung auch in dem Mikroprozessor durchgeführt werden. Hingegen muss bei einem adaptiven Filter in der FPGA-Implementierung das gefilterte Eingangssignal in der FPGA-Implementierung bestimmt werden [2]. Dies führt aufgrund beschränkter Hardwareressourcen, speziell der DSP48-Blöcke, dazu, dass nur geringere Ordnungen für die Sekundärpfadschätzung in der FPGA-Implementierung implementiert werden können oder weniger Filtergewichte verwendet werden müssten.

In Abbildung 8 werden die erreichte Störunterdrückung mit 200 Filtergewichten für eine Sekundärpfadschätzung mit einem IIR-Filter 2. Ordnung und einem IIR-Filter 4. Ordnung miteinander verglichen. Durch den IIR-Filter 4. Ordnung werden Betrags- und Phasengang für Frequenzen unterhalb von etwa 2 MHz genauer nachgebildet. Deshalb ist in diesem Bereich bei der Schätzung mit dem IIR-Filter 2. Ordnung eine geringere Reduktion der Störung um etwa 10 dB erkennbar. Mit der Sekundärpfadschätzung 4. Ordnung wird in diesem Frequenzbereich eine Störreduktion um etwa 20 dB erzielt. Eine leichte Erhöhung der Störung um etwa 10 dB tritt für beide Fälle bei etwa 22 MHz auf. Im Bereich zwischen 2 MHz und 20 MHz unterscheiden sich die Sekundärpfadschätzungen kaum, weshalb sich die Reststörung in diesem Bereich ebenfalls nur geringfügig unterscheidet. Die Störreduzierung fällt von 18 dB bei 10 MHz auf 0 dB bei 20 MHz. Die erzielte Störunterdrückung in Abbildung 8 ist geringer als die Störunterdrückung, welche in der Simulation in Kapitel 2.2 erreicht wurde. Dies lässt sich zum einen durch Fehler in der Sekundärpfadschätzung und zum anderen durch eine geringfügig unterschiedliche Form des Störsignals erläutern. Der Störpuls im praktischen Aufbau fällt langsamer ab als in der Simulation. Dadurch entsteht bei Erreichen eines konstanten Ausgangswerts des FIR-Filters ein größerer Anstieg im Reststörsignal (siehe Kapitel 2.2), was wiederum eine Reduzierung der Störunterdrückung mit sich bringt.





### 3.4 Vergleich der FIR-Filterlänge am Demonstratoraufbau

Für den Vergleich der Störunterdrückung für verschiedene FIR-Filterlängen werden in Abbildung 9 drei Strukturen am Demonstratoraufbau miteinander verglichen: Ein adaptiver FIR-Filter mit 100 Filtergewichten und einer Sekundärpfadschätzung 2. Ordnung, ein Wiener-Filter mit 100 und 200 Gewichten und einer Sekundärpfadschätzung 4. Ordnung.

Analog zu den Ergebnissen aus der Simulation in Kapitel 2.2 fällt die Störunterdrückung mit den Filtern mit 100 Gewichten von 11 dB bei 100 kHz auf 0 dB bei etwa 2,5 MHz ab. Im Frequenzbereich bis 10 MHz reduzieren das adaptive FIR-Filter und das Wiener-Filter mit 100 Gewichten die Störung etwa gleich. Dies kann dadurch begründet werden, dass das adaptive FIR-Filter gegen das Wiener-Filter konvergiert [5]. Ab 10 MHz werden die Störungen durch den adaptiven FIR-Filter um bis zu 5 dB mehr verstärkt als durch den Wiener-Filter. Abhilfe könnte ein passives Filter mit einer relativ hohen Grenzfrequenz von 10 MHz schaffen.

Wie bereits in Abbildung 8 dargestellt, werden durch die Nutzung von 200 Filtergewichten die Störungen im Frequenzbereich bis 20 MHz reduziert. Bis 10 MHz werden die Störungen mit 200 Filtergewichten um etwa 20 dB mehr reduziert als mit 100 Filtergewichten.





## 4 Zusammenfassung und Ausblick

In dieser Arbeit wird ein FIR-Filter basierend auf dem Wiener-Filter zur Störreduktion analysiert. Die Filterlänge wird variiert und die für die Wirksamkeit wichtige Sekundärpfadschätzung wird durch eine genauere Funktion nachgebildet.

Mithilfe einer Simulation wird eine bessere Störreduktion durch mehr Filtergewichte und einer damit einhergehenden längeren Sprungantwort des Filters nachgewiesen und anhand der Zeitbereichssignale erläutert. Für die Anwendung in einem Demonstratoraufbau werden die Anforderungen an das zugrundeliegende digitale Verarbeitungssystem herausgearbeitet. Die Notwendigkeit einer präzisen Sekundärpfadschätzung und eine verbesserte Störreduktion durch mehr Filtergewichte werden durch Versuchsergebnisse belegt.

Im Rahmen folgender Arbeiten könnte das Verfahren durch eine rekursive Berechnung der Filtergewichte erweitert werden. Damit wäre die Anwendung auch für langsam veränderliche Störungen geeignet und Fehler durch die Sekundärpfadschätzung könnten weiter reduziert werden.

### Danksagung

Dieser Beitrag entstand im Rahmen des Projekts Power2EMC (Intelligent, EMC-Compliant and Energy Efficient Control of Power Electronic Systems) und wurde durch das BMWK (Bundesministerium für Wirtschaft und Klimaschutz) unter dem Förderkennzeichen 19I23005G finanziell unterstützt. Die Verantwortung für den Inhalt dieses Beitrags liegt ausschließlich bei den Autoren.

### Literatur

- [1] B. Narayanasamy und F. Luo, "A Survey of Active EMI Filters for Conducted EMI Noise Reduction in Power Electronic Converters", *IEEE Trans. Electromagn. Compat.*, Bd. 61, Nr. 6, S. 2040–2049, Dez. 2019, doi: 10.1109/TEMC.2019.2953055.
- [2] J. Aigner, T. Dörlemann, M. Lemke, und S. Frei, "Adaptive FIR-Filter zur breitbandigen aktiven Störunterdrückung in leistungselektronischen Systemen", EMV Köln, 2024.
- [3] S. M. Kuo und D. R. Morgan, "Active noise control: a tutorial review", *Proc. IEEE*, Bd. 87, Nr. 6, S. 943–975, Juni 1999, doi: 10.1109/5.763310.
- [4] J. Aigner, T. Dörlemann, A. Bendicks, und S. Frei, "Cancellation Path Identification for Effective Active EMI Filtering with Synthesized Signals in Inverters for Electric Powertrain Systems", in 2022 ESA Workshop on Aerospace EMC (Aerospace EMC), IEEE. doi: 10.23919/AerospaceEMC54301.2022.9828817.
- [5] G. S. Moschytz und M. Hofbauer, Adaptive Filter. Berlin, Heidelberg: Springer Berlin Heidelberg, 2000. Zugegriffen: 12. April 2023. [Online]. Verfügbar unter: https://doi.org/10.1007/978-3-642-18250-1
- [6] "Zynq-7000 SoC Data Sheet: Overview (DS190)". [Online]. Verfügbar unter: https://docs.xilinx.com/v/u/en-US/ds190-Zynq-7000-Overview
- [7] "7 Series DSP48E1 Slice User Guide (UG479)". [Online]. Verfügbar unter: https://docs.xilinx.com/v/u/en-US/ug479\_7Series\_DSP48E1
- [8] M. Lemke, T. Dörlemann, und S. Frei, "FPGA Based Motor Inverter Control for Strictly Synchronous Digital Active EMI Cancellation", in 2023 International Symposium on Electromagnetic Compatibility – EMC Europe, Krakow, Poland: IEEE, Sep. 2023. doi: 10.1109/EMCEurope57790.2023.10274249.