

Modellierung und Messung von Emissionen an Transceiverpins in Automotive-System-ICs, verursacht durch integrierte DC/DC-Wandler

M. Sc. Alexander Schade, Infineon Technologies AG

Dr.-Ing. Frank Klotz, Infineon Technologies AG

Dr.-Ing. Stefan Jahn, Infineon Technologies AG

Prof. Dr.-Ing. Dr.-Ing. habil. Robert Weigel, Lehrstuhl für Technische Elektronik, Friedrich-Alexander-Universität

Kurzfassung

Die Integration von DC/DC-Wandlern mit Transceivern in Automotive-System-ICs führt zu neuen Herausforderungen im Bezug auf die Einhaltung der Emissionsgrenzwerte an den Transceiverpins. An einem Test-IC werden die Emissionen des DC/DC-Wandlers an verschiedenen Transceiverpins ermittelt. Der Substratübertragungspfad wird mit Hilfe eines neuartigen Substratextraktors modelliert, und zur Beschreibung induktiver Bonddrahtkopplungen wird ein HFSS-Packagemodell verwendet. Der Vergleich zwischen Modellvorhersage und Messung zeigt typ. eine Abweichung von unter ± 6 dB bis 1 GHz.

1 Einleitung

DC/DC-Wandler haben in der Automobilelektronik vielfältige Anwendungen. Beispielsweise werden sie für die verlustarme Versorgung von Mikrocontrollern und Sensoren verwendet, und sie liefern eine vorstabilisierte Spannung für LDOs [4, 2]. Oft ist es wünschenswert, diese DC/DC-Wandler, eingeschlossen ihrer Leistungstransistoren, in einer monolithisch integrierten Schaltung mit Transceivern für Bussysteme wie CAN oder LIN zu verbauen. Diese sog. „System Basis Chips“ sind in Hinsicht auf Standby-Energieverbrauch und Platzbedarf einer diskreten Umsetzung überlegen [3]. Darüber hinaus führt die Integration von Steuerungs-, Diagnose- und Schutzfunktionen zu verringerten Kosten, bei gleichzeitig erhöhter Zuverlässigkeit [13].

Für die Schaltungsentwickler entstehen dadurch allerdings auch neue Herausforderungen. Zwar arbeiten DC/DC-Wandler bei verhältnismäßig niedrigen Frequenzen (typ. 300 kHz – 2.2 MHz [4, 5]), allerdings führen die großen, nicht-sinusförmigen Schaltströme und -spannungen zu ausgeprägten Hochfrequenzemissionen. So werden beispielsweise Überkopplungen von sehr hohen Harmonischen von DC/DC-Wandlern im Bereich von mehreren hundert MHz [6] auch an Transceiverpins von „System Basis Chips“ beobachtet.

Da es laut der Spezifikation der Bussysteme meist nicht erlaubt ist, eine nennenswerte Kapazität auf der Busleitung anzubringen [8], lassen sich solche Emissionen kaum extern filtern. Eine Verringerung der DC/DC-Schaltfrequenz ist oft ebenfalls ausgeschlossen, da dies größere externe energiespeichernde Komponenten zur Folge hätte [14]. Die Effektivität der Spread-Spectrum-Modulation [14] in realen Systemen sollte nicht überbewertet werden, denn sie benötigt zum Teil eine Feinabstimmung auf die Empfängerbandbreite, und die Schaltflankensteilheit ist in den meisten Konzeptionen bereits optimiert.

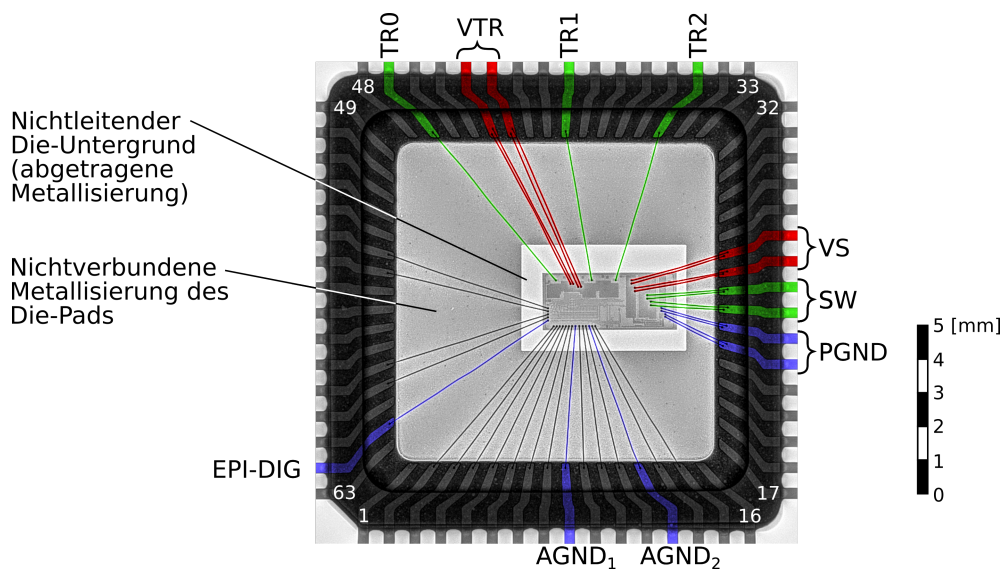


Abb. 1: Röntgenbild des von uns entwickelten Test-ICs im Keramikgehäuse. Pins, die für die EMI-Messungen relevant sind, sind farbig gekennzeichnet.

Es ist somit ersichtlich, dass tiefgreifendere Lösungswege, die über spektrale Umformung und externe Filterung hinausgehen, von Interesse sind. Solche Lösungen umzusetzen erfordert, dass beim Entwurf von ICs speziell mit Transceivern möglichst früh in der Projektentwicklung die EMV-Grenzwerte berücksichtigt werden. Eine unumgängliche Voraussetzung dafür ist ein gutes Verständnis relevanter Überkopplungsmechanismen, sowie eine Methodik, die präzise „Ab-initio-Vorhersagen“ liefert. In dieser Arbeit soll unter anderem getestet werden, ob ein neuartiger Substratextraktor [12] dies ermöglicht.

2 Aufbau des Test-ICs

Die Abbildung 1 zeigt den von uns entwickelten Test-IC. Dieser enthält drei Transceivermodule (Pins: TR0, TR1 und TR2) in verschiedenen Abständen zu dem DC/DC-Wandler (Pins: VS, SW und PGND). Die Halbbrücke des DC/DC-Wandlers wird intern mit einer konstanten Frequenz von ca. 3 MHz getaktet. Durch das verwendete Gate-Driver-Modul können Querströme in der Halbbrücke ausgeschlossen werden.

Wir verwenden ein Keramikgehäuse mit 64 Pins ohne Exposed-Pad. Um eine ohmsche oder kapazitive Verbindung der Die-Rückseite mit dem nichtverbundenen metallisierten Die-Pad auszuschließen, wurde die Die-Pad-Metallisierung unterhalb des Dies abgetragen, wie in Abb. 1 gezeigt. Außerdem ist der Kleber, mit welchem der Die befestigt ist, nichtleitend, um zu verhindern, dass unterschiedliche Bereiche der Die-Rückseite kurzgeschlossen werden. Dem liegt die Vermutung zugrunde, dass dies andernfalls in der Modellierung berücksichtigt werden müsste.

In der verwendeten, proprietären BCD-Technologie (Abb. 2) ist die gesamte Chipfläche mit einer niederohmigen n-Epitaxieschicht bedeckt, welche einen p-n-Übergang zum darunterliegenden Trägersubstrat bildet. Diese n-Epitaxieschicht wird von „Deep-Trenches“ (im Folgenden Trenches genannt) in einzelne, voneinander elektrisch isolierte Bereiche zerschnitten, worin ein oder mehrere Halbleiterbauteile platziert sein können. Darüber hinaus

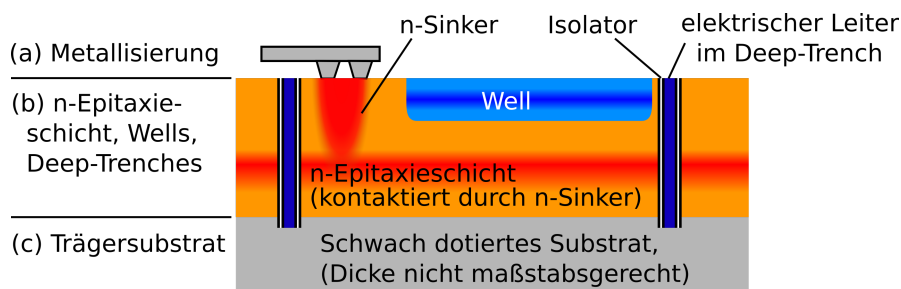


Abb. 2: Querschnitt der verwendeten BCD-Technologie. Zwischen der blau gezeichneten Well, der n-Epitaxieschicht und dem Trägersubstrat entsteht ein parasitärer Bipolartransistor.

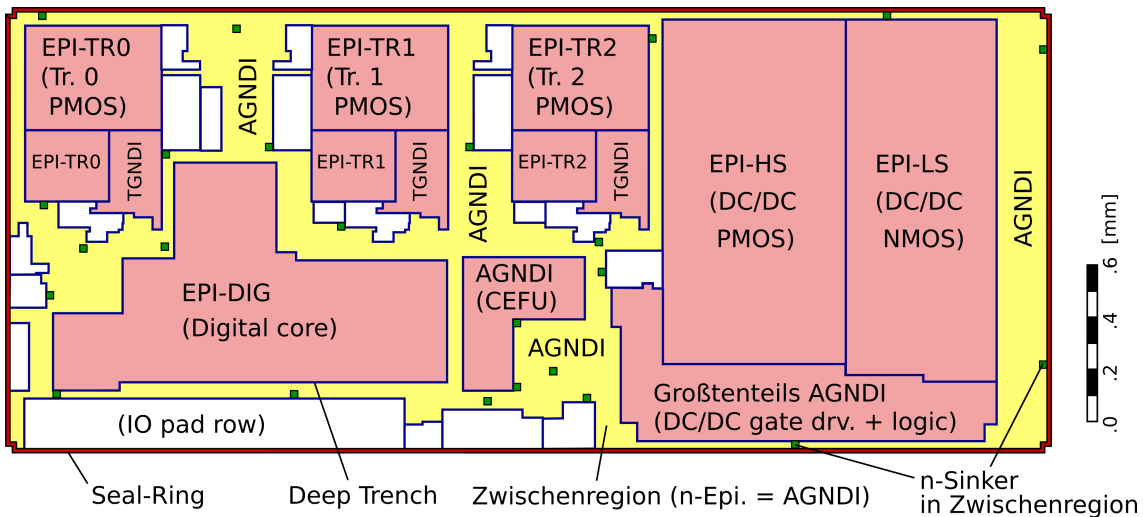


Abb. 3: Voneinander elektrisch isolierte Bereiche der n-Epitaxieschicht (rot, gelb), Trenches (dunkelblaue Linien) sowie die n-Sinker der Zwischenregion (grüne Vierecke) in unserem Test-IC. Die Beschriftung benennt die elektrischen Netze in Übereinstimmung mit Abb. 4.

wird durch ein in den Trenches eingebettetes leitfähiges Füllmaterial ein elektrischer Anschluss des Trägersubstrats erzielt. Die n-Epitaxieschicht ist punktuell und niederohmig durch sog. n-Sinker kontaktiert. Chips dieser BCD-Technologie werden von einem sog. Seal-Ring umrandet, welcher aus elektrischer Sicht als Trench aufgefasst werden kann, der mit einer darüberliegenden niederohmigen metallischen Leiterbahn verbunden ist.

Untersuchungen haben ergeben, dass ein für unsere Zwecke ausreichend gutes Substratmodell erstellt werden kann, wenn man sich lediglich auf das Trägersubstrat, die n-Epitaxieschicht, die Trenches und den Seal-Ring beschränkt und darüberliegende Wells idealisiert. Wie in Abb. 3 gezeigt, befindet sich zwischen den einzelnen Modulen eine Zwischenregion, welche keine Halbleiterbauteile, sondern lediglich Signal- und Power-Routing enthält. Die n-Epitaxieschicht der Zwischenregion wird durch eine große Anzahl von n-Sinkern (grüne Vierecke) elektrisch mit AGNDI verbunden. Der Widerstand der Metallverdrahtung dieser n-Sinker, sowie die lateralen Kapazitäten aller Trenches (Trenchoxidkapazitäten), sind in unserem Modell enthalten. Neben den in Abb. 3 gezeigten Trenches gibt es außerdem eine große Anzahl weiterer Trenchunterteilungen mancher Regionen, die in unserem Substratmodell größtenteils berücksichtigt werden. Alle Trenches sind per Metallverdrahtung elektrisch mit dem Seal-Ring verbunden.

3 Vorhersage der Emissionen durch Simulation

Abbildung 4 zeigt, stark vereinfacht, den Schaltplan, den wir für unsere Simulationen verwenden. Die Transceiverausgangsstufe ist im Wesentlichen eine Reihenschaltung aus einem großflächigen MOSFET und einer Diode. Das Gate des MOSFET wird dem Schaltzustand (ON, OFF) entsprechend versorgt. Im OFF-Zustand wird die Spannung der Busleitung durch den externen Pulldown-Widerstand bestimmt. Diese Schaltung entspricht keinem der gängigen Bussysteme, lässt sich allerdings mit LIN vergleichen [8].

Zuerst führen wir eine transiente Simulation [9] des DC/DC-Wandlers durch, welche lediglich der Gewinnung der Strom- und Spannungstransienten $I_{VSI}(t)$ (Strom durch den VS-Bonddraht) und $V_{SWI,PGNDI}(t)$ (Spannung zw. SWI und PGNDI) dient. Die simulierte integrierte Schaltung besteht hier aus der Halbbrücke und dem vollständigen Gate-Driver-Modul, und es wird ein vereinfachtes Substratwiderstandsmodell verwendet. Mittels FFT wird dann jeweils eine Periode von $I_{VSI}(t)$ und $V_{SWI,PGNDI}(t)$ im eingeschwingenen Zustand in eine Fourierreihendarstellung überführt.

Anschließend ersetzen wir in einer AC-Simulation die Halbbrücke und das Gate-Driver-Modul durch zeitgesteuerte Quellen, an welchen die eingprägten Ströme und Spannungen aus der transienten Simulation anliegen, wie in Abb. 4 gezeigt. Die Korrektheit dieses Vorgehens folgt aus dem Substitutionstheorem [11], allerdings wird hierdurch eine mögliche Abhängigkeit von I_{VSI} und $V_{SWI,PGNDI}$ von der in der AC-Simulation gewählten Substrat- oder Packagemodellvariante vernachlässigt. Durch diese AC-Simulationen werden die Transferfunktionen von I_{VSI} und $V_{SWI,PGNDI}$ zum Messpunkt $V_{mess,*}$ (Abb. 4, unten links) berechnet. Danach wird die Fourierreihe von $V_{mess,*}(t)$ mittels Superpositionsprinzip und Faltungstheorem aus den Fourierreihendarstellungen von I_{VSI} und $V_{SWI,PGNDI}$ und den entsprechenden Transferfunktionen berechnet [7].

Durch die Verwendung der Kleinsignalnäherung geht die Spannungsabhängigkeit der Substratdiodenkapazität an EPI-LS verloren. Um das Verhalten dieser Diode dennoch bestmöglich nachzubilden, wird anstelle dieser in der AC-Simulation eine „effektive Kapazität“ verwendet, welche wie folgt bestimmt wird: Die beim Umschalten von EPI-LS von 0 V auf 12 V über diese effektive Kapazität fließende Gesamtladung soll unter Kleinsignalnäherung korrekt sein, wobei als korrekte Gesamtladung der zeitintegrierte Strom aus einer transienten Aufladungssimulation der Diodenkapazität angenommen wird.

Als Substratmodell verwenden wir standardmäßig ein mit der S-EHRFEM-Methode [12] erzeugtes elektrisches Netzwerk ohne Die-Rückseitenanschluss¹. Daneben steht ein vereinfachtes Substratmodell (Substratwiderstandsmodell, Variante b, Abb. 4) zur Verfügung, welches als Vereinfachung des S-EHRFEM-Modells verstanden werden kann. Hier werden alle „Randkapazitäten“ (Diodenkapazität zw. n-Epitaxieschicht und Trägersubstrat) aus einer Y-Matrix-Darstellung des S-EHRFEM-Modells herausgerechnet, und die resultierende komplexwertige Y-Matrix $Y^{(d)}$ wird bei konstanter Frequenz $f_{fix} = 100$ MHz ausgewertet. Aus dem komponentenweisen Betrag $|Y_{ij}^{(d)}(f_{fix})|$ erzeugen wir dann ein Netzwerk aus reellwertig-positiven Widerständen R_{ij} ohne interne Knoten. Danach fügen wir die „Randkapazitäten“ in Form von Dioden wieder hinzu, wie in Abb. 4 gezeigt.

¹Den Die-Rückseitenanschluss zu extrahieren erfordert einen abgewandelten Modus von S-EHRFEM.

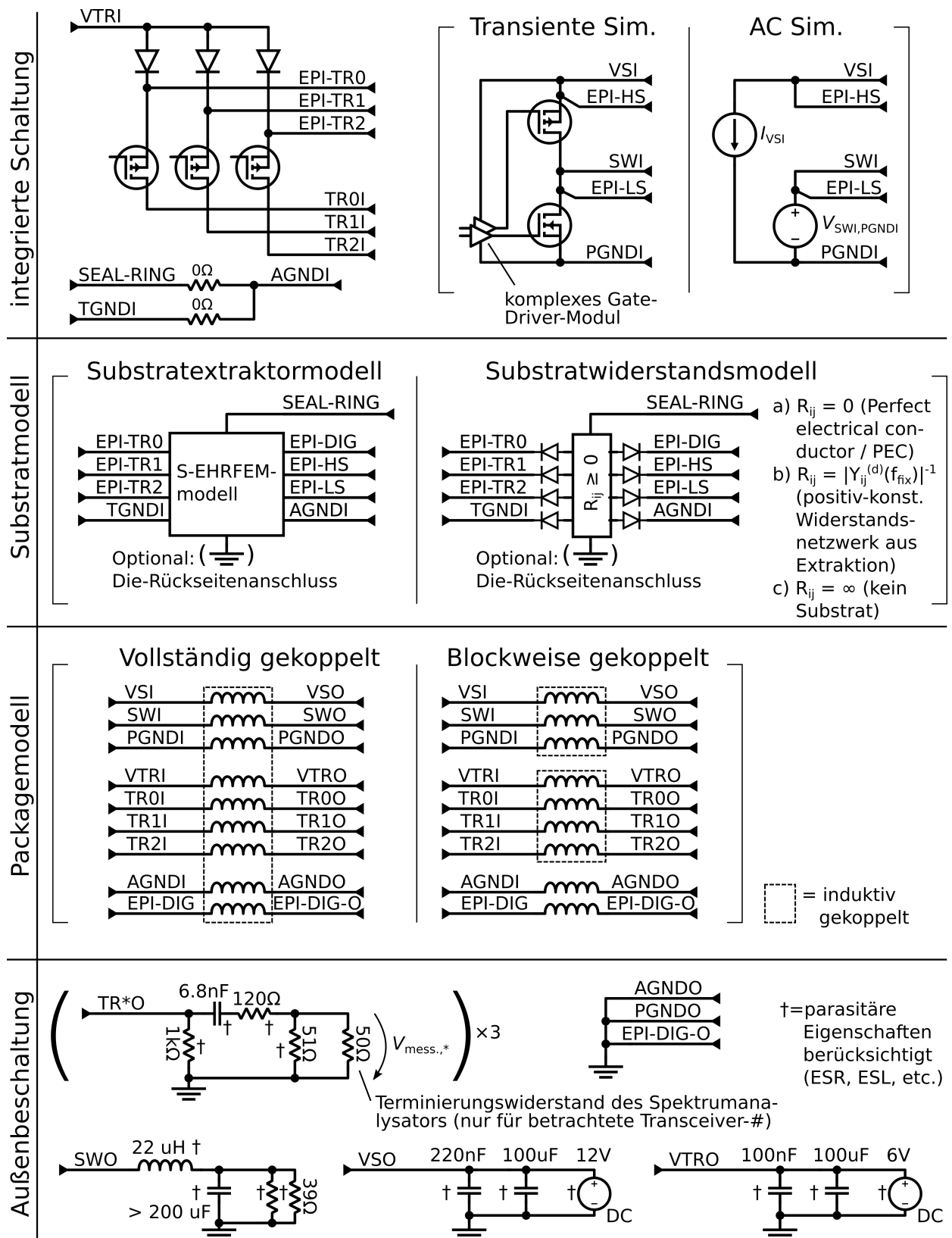


Abb. 4: Stark vereinfachter Schaltplan, der unseren Simulationen zugrunde liegt. Große, eckige Klammern stellen Variationsmöglichkeiten dar. Unsere Standardeinstellungen sind AC-Simulation in Kombination mit dem Substratextraktormodell ohne Die-Rückseitenanschluss und einem vollständig gekoppelten Packagemodell. Mit „Die-Rückseitenanschluss“ wird ein ohmscher Anschluss der Die-Rückseite auf die PCB-Massefläche per Exposed-Pad bezeichnet.

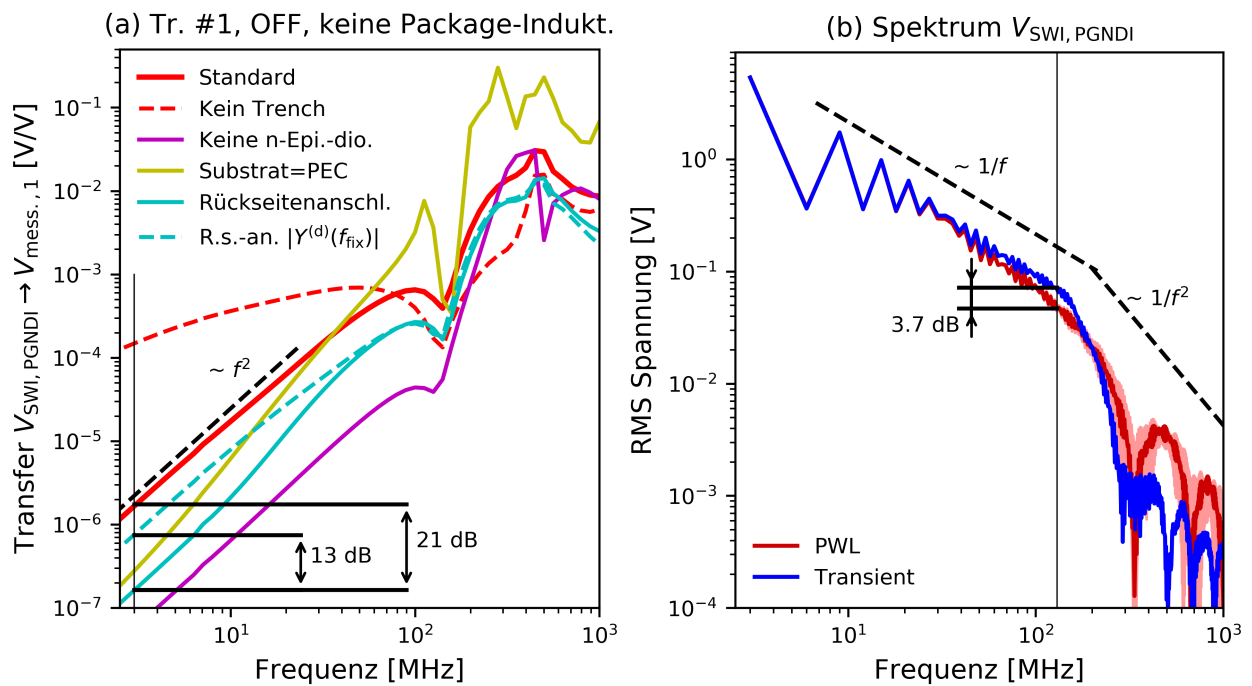


Abb. 5: (a) Simulierte Transferfunktionen (Transceiver #1 im OFF-Zustand) von $V_{SWI,PGNDI}$ zum Messpunkt des Spektrumanalysators $V_{mess.,1}$ bei blockweise gekoppeltem Pagemodell und (b) RMS-Fourierkoeffizienten von $V_{SWI,PGNDI}$ aus transienter Simulation sowie einer PWL-Anpassung.

Als Pagemodell verwenden wir frequenzabhängige S-Parameter, die mit Ansys HFSS [1] berechnet werden. Um die Relevanz der induktiven Bonddrahtkopplungen zu untersuchen, ermöglichen wir die teilweise Entkopplung der Bonddrähte in der Simulation (Pagemodell, blockweise gekoppelt, Abb. 4). Dies wird durch mehrfache Instanziierung des Pagemodells erreicht und lässt sich als Löschung von induktiven Kopplungen, welche sich über Grenzen zwischen „Kopplungsgruppen“ erstrecken, interpretieren.

Abb. 5 (b) vergleicht das aus der transienten Simulation gewonnene Spektrum von $V_{SWI,PGNDI}$ mit dem einer angepassten PWL-Kurvenform (engl. piecewise-linear waveform). Diese PWL-Kurvenform entspricht einer Rechtecksfunktion [10] mit einem Tastverhältnis von 52.2%, einer Anstiegszeit von 3.0 ns und einer Abfallzeit von 15.0 ns bei einem Spannungshub von 12 V. Für Frequenzen < 200 MHz wird eine gute Übereinstimmung, bei einer maximalen Abweichung von 3.7 dB, beobachtet. Durch Variation der PWL-Anstiegszeit um $\pm 10\%$ erhalten wir eine Kurvenschar, welche als hellroter Bereich dargestellt ist. Dies zeigt die starke Abhängigkeit des Minimums nahe 700 MHz von der Anstiegszeit.

Die rote Kurve in Abb. 5 (a) zeigt eine Transferfunktion vom DC/DC-Wandler zum Messpunkt mit Substrat als alleinigem Kopplungsmechanismus. Wenn man aus dem Substratextraktormodell die Trenchanschlüsse entfernt (rot, gestrichelt), dann ist bei Frequenzen unterhalb 20 MHz ein Anstieg um über eine Größenordnung, sowie qualitativ eine Änderung der Asymptotik zu beobachten. Werden stattdessen die Dioden zwischen n-Epitaxieschicht und Trägersubstrat entfernt (magentafarbene Kurve), so ist ein markanter Abfall unterhalb 150 MHz zu erkennen. Dies zeigt, dass der dominante Substratübertragungspfad unter 150 MHz eine direkte kapazitive Ein- und Auskopplung über diese parasitären Dioden beinhaltet. Die Änderung der Niederfrequenz-Asymptotik dieser Transferfunktion beim Entfernen des Trenchanschlusses ist somit ersichtlich, denn ohne Er-

dung des Trägersubstrats reduziert sich die Reihenschaltung aus ein- und auskoppelnder Kapazität zu einer einzelnen Kapazität, wodurch sich die Filterordnung verringert. Eine erheblich verbesserte Erdung des Trägersubstrats kann durch die Einführung eines Die-Rückseitenanschlusses erreicht werden. Hierfür sagt unsere Simulation eine enorme Verringerung dieser Transferfunktion um bis zu 21 dB voraus (hellblaue Kurve).

In der gelben Kurve in Abb. 5 (a) wurde das Trägersubstrat durch einen perfekten elektrischen Leiter ersetzt. Der Vergleich mit der roten Kurve zeigt, dass weder im Hoch-, noch im Niederfrequenzbereich eine gute Übereinstimmung erzielt wird – die Abweichungen können über 20 dB betragen. Bemerkenswert ist, dass diese PEC-Annäherung die Übertragung, je nach betrachteter Frequenz, sowohl stark überschätzen, als auch stark unterschätzen kann. In der hellblau-gestrichelten Kurve wurde der Fall Die-Rückseitenanschluss mit dem vereinfachten Substratwiderstandsmodell, Variante b simuliert. Abweichungen im Niederfrequenzbereich betragen bis zu 13 dB, was zeigt, dass in einer niedrigdimensionalen Darstellung des Substratwiderstands frequenzabhängige oder komplexwertige Impedanzen auftreten, was nicht vernachlässigt werden kann. Zusammenfassend zeigen diese Ergebnisse, dass das S-EHRFEM-Modell wichtige nichttriviale Effekte beinhaltet und daher eine Modellvereinfachung schwer zu bewerkstelligen ist.

4 Vergleich zwischen Messungen und Simulation

Die Außenbeschaltung auf unserer Messplatine ist identisch zu unserem Simulationsschaltplan in Abb. 4. Die spektrale Leistungsdichte von $V_{\text{mess},*}$ wurde mit einem Spektrumanalysator mit hoher Frequenzauflösung gemessen. Anschließend wurden schmalbandige Fenster aus der spektralen Leistungsdichte, welche zentriert um die höheren harmonischen Frequenzen liegen, ausgeschnitten und die Leistung integriert². Die Grundfrequenz, welche zur Lokalisierung dieser Integrationsfenster nötig ist, wird anhand jedes gemessenen Spektrums nachkalibriert. Nach Umrechnung dieser integrierten Leistung pro Peak in eine RMS-Spannung erhält man eine Größe, welche deckungsgleich mit den RMS-Koeffizienten der Fourierreihe aus der Simulation sein sollte.

Durch diese Vorgehensweise wird ein möglicher Jitter des Taktes sowie ein Drift des internen Oszillators aus den Daten herausgerechnet. Die Reproduzierbarkeit bei späteren Nachmessungen lag typischerweise deutlich unter ± 0.5 dB bis 1 GHz. Dieses Verfahren wurde erweitert, indem zu jedem gemessenen Spektrum zwei Hintergrundrauschspektren aufgezeichnet wurden: Das erste Spektrum misst das Hintergrundrauschen des Systems in einem statischen Zustand, während das zweite Spektrum zusätzlich die emittierte Leistung aufzeichnet, die sich aus der Funktion des eingeschalteten internen Oszillators und des Takteilers ergibt. Eine geeignete Subtraktion von Messdaten und Hintergrund führt dann zu statistischen und systematischen Fehlermaßen, die zu einem Fehlerbalken summiert werden. Bei Frequenzen unterhalb von 500 MHz waren diese Fehlerbalken allerdings typ. $< \pm 0.15$ dB, und werden deshalb im Folgenden nicht abgebildet.

Wie man in Abb. 6 sieht, können mit unserer Simulation typischerweise Genauigkeiten besser als ± 6 dB bis zu 1 GHz erreicht werden, mit Ausnahme von drei fehlerbehafteten

²Die Emissionspeaks bis zur Harmonischen #167 sind in etwa gaußförmig mit Nachbarabstand $> 4\sigma$, und daher durch Integrationsfenster klar zu trennen.

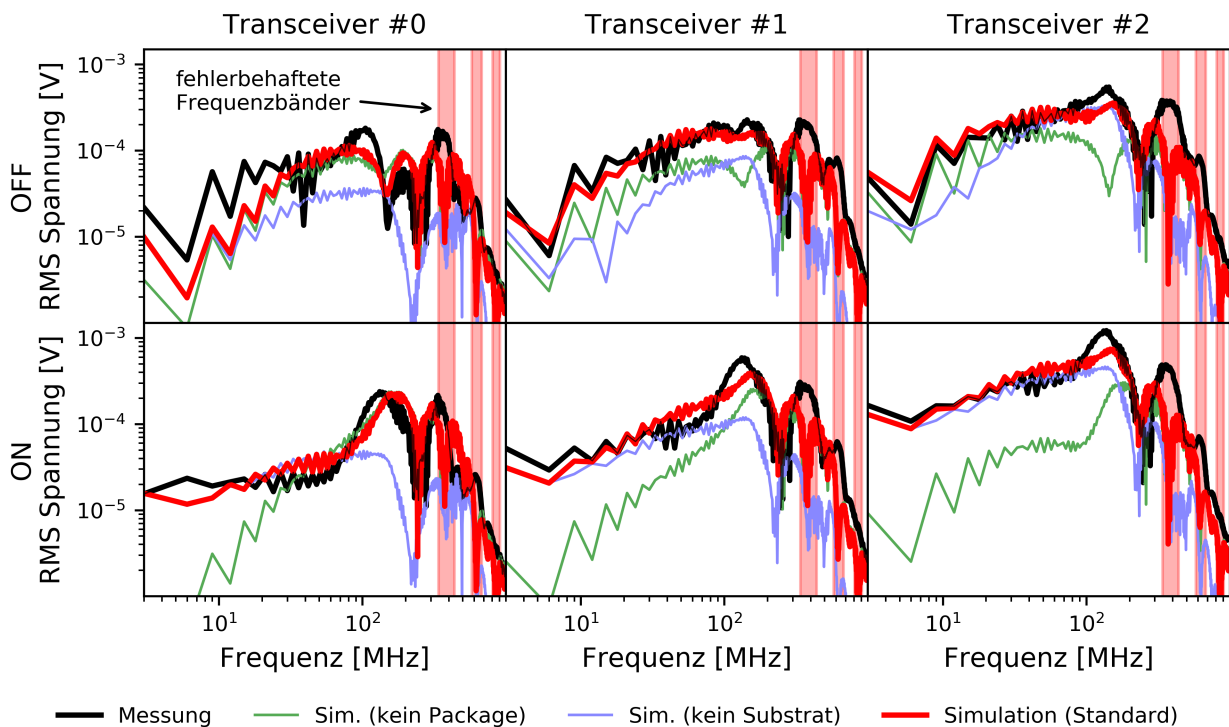


Abb. 6: Überlagerung der Messdaten (schwarz) mit den Simulationsdaten (rot) der drei verschiedenen Transceiver (Spalten), im OFF- oder ON-Zustand (Zeilen). Die grüne Kurve entfernt induktive Bonddrahtkopplungen (blockweise gekoppeltes Packagemodell, Abb. 4), wogegen die blaue Kurve das Substrat entfernt (Substratwiderstandsmodell m. $R_{ij} = \infty$, Abb. 4).

ten Frequenzbändern (390 ± 50) MHz, (630 ± 50) MHz und (860 ± 50) MHz. In diesen Frequenzbändern treten im vorhergesagtem Emissionsspektrum ausgeprägte Minima auf, welche in den Messdaten nicht vorhanden sind. Dies könnte sich durch Vorhersageungenauigkeiten der $V_{SWL,PGNDI}$ - und I_{VSI} -Transienten, durch einen experimentellen Jitter der Anstiegszeit von $V_{SWL,PGNDI}$ oder durch nichtlineare Verzerrungen des kapazitiv eingespeisten Substratstroms erklären lassen. Eine weitere erhöhte Abweichung findet man bei Transceiver #0 (OFF) im niederfrequenten Bereich. Die Abweichung bei 9 MHz beträgt hier ca. 13 dB, wie auch in Abb. 7 zu sehen. Vereinfachungen im Substratmodell, wie die Vernachlässigung von ESD-Strukturen, könnten hierfür verantwortlich sein.

Falls durch das Entfernen der Substratkopplungen in der Simulation (blaue Kurve, Abb. 6) ein starker Rückgang der Emissionen auftritt, sprechen wir von substratdominierten Emissionen. Dies ist z.B. bei Transceiver #0 (OFF) in einem breiten Frequenzbereich von ca. 30 MHz bis 500 MHz gegeben. Falls dagegen ein blockweise gekoppeltes Packagemodell die Emissionen stark reduziert (grüne Kurve), so nennen wir diese induktiv-dominiert. Dies ist beispielsweise bei Transceiver #2 (ON) unterhalb von 180 MHz der Fall.³

Abb. 7 zeigt simulierte Emissionskurven an Transceiver #0 (OFF) bei verschiedenen Veränderungen des Systems. Eine Variante des S-EHRFEM-Modells, in welchem das Füllmaterial der Trenches durch einen nahezu perfekten Leiter ersetzt wurde, ist in der grünen Kurve dargestellt. Bei 100 MHz erhöhen sich hier die Emissionen um 6 dB, wodurch sich

³Ein dritter Kopplungsmechanismus kommt in unserem Modell nicht vor, denn das Ausschalten sowohl von Substrat-, als auch Bonddrahtkopplungen führte zu einem Absinken der Emissionen weit unter $0.1 \mu\text{V}$.

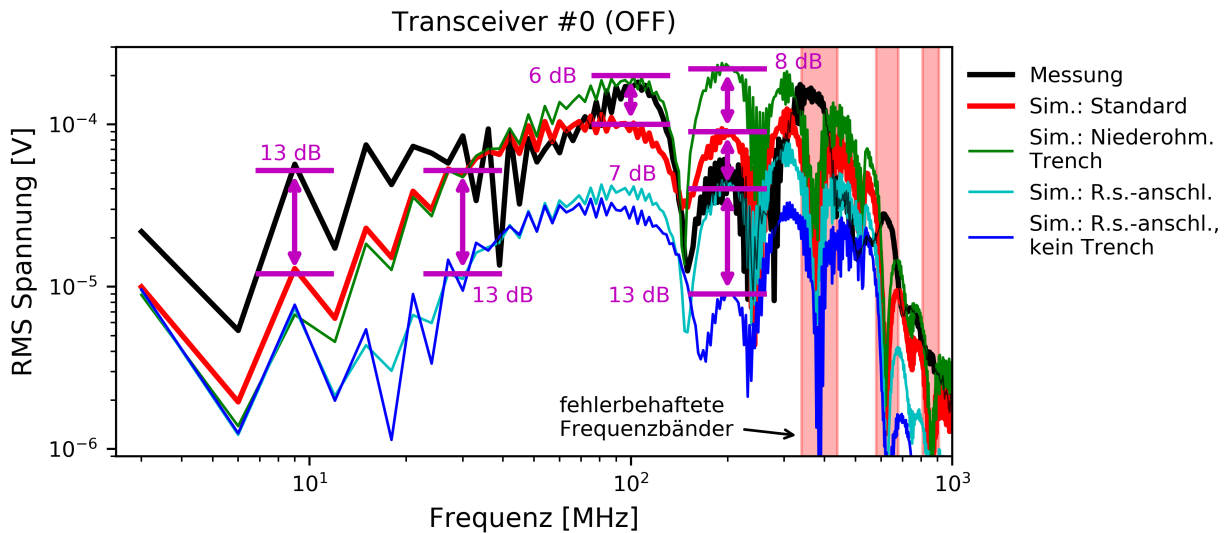


Abb. 7: Überlagerung der Messdaten (schwarz) mit Simulationsdaten (rot) im Fall Transceiver #0 (OFF). Die anderen Kurven untersuchen bestimmte Änderungen des Systems in der Simulation.

die Simulationsdaten den Messdaten erheblich annähern. Allerdings werden die Emissionen bei 200 MHz ebenfalls um ca. 8 dB erhöht, was zu einer Verschlechterung der Deckung mit den Messdaten führt. Die starke Abhängigkeit des Simulationsergebnisses vom Trenchinnenwiderstand in diesem Bereich, zusammen mit dem hier erhöhten Fehler, weist darauf hin, dass die Modellierung der Trenches verbessert werden sollte.

Mit Die-Rückseitenanschluss (hellblaue Kurve), wird eine Abnahme der Emissionen um ca. 13 dB bei 30 MHz vorhergesagt, allerdings nur um 7 dB bei 200 MHz. Bemerkenswert ist, dass das Entfernen der Trenchanschlüsse bei Die-Rückseitenanschluss (blaue Kurve) dann eine Verbesserung um weitere 13 dB bei 200 MHz hervorruft. Dies zeigt, dass Die-Rückseiten- und Trenchanschlüsse wichtige, wechselwirkende Einflussfaktoren sind.

5 Schlussfolgerungen

Unsere Simulationsmethodik benutzt FEM- und FEM-ähnliche Methoden zur Erzeugung von Package- und Substratmodellen und erreicht für drei Transceiver, jeweils im ON- sowie OFF-Zustand, eine Vorhersagegenauigkeit von typ. besser als ± 6 dB bis 1 GHz. Da keine angepassten Parameter aus den Messdaten in die Simulation eingeflossen sind, erfüllt diese Methodik die wichtige Anforderung einer „Ab-initio-Vorhersage“. Die Methodik erlaubt die Variation zahlreicher Schlüsselparameter und damit die Beantwortung von „Was-wäre-wenn“-Fragen während früher Planungsphasen eines Projekts. Es ist ohne Probleme möglich, mehrere hundert Varianten auf einem Computercluster innerhalb eines Tages zu simulieren. Ein vollständiges Layout muss dafür nicht vorliegen, sondern es reicht ein Modulfloorplan sowie eine Packagezeichnung aus. Voraussetzung ist allerdings auch eine gewisse Vorerfahrung aus verwandten Chips, sodass die EMV-relevanten Leistungskomponenten ausgewählt werden können.

Unsere Analysen haben gezeigt, dass die Überkopplungen vom DC/DC-Wandler zu den Transceivern über zwei konkurrierende Kopplungsmechanismen, und zwar kapazitive Trägersubstrat- und induktive Bonddrahtkopplungen, entstehen. Des Weiteren wurde gezeigt,

dass sich das Substratmodell nicht trivialisieren lässt: Eine Näherung des Trägersubstrates als perfekter Leiter ist auch im Niederfrequenzbereich nicht angebracht, und Trenchinnenwiderstände können nicht vernachlässigt werden. Zudem muss die Frequenzabhängigkeit oder die Komplexwertigkeit von Impedanzen in einem niedrigdimensionalen Substratwiderstandsmodell berücksichtigt werden.

Zukünftige Arbeiten könnten zum Ziel haben, die Vorhersagegenauigkeit noch weiter zu erhöhen. Beispielsweise könnten sich die Abweichungen von ca. 6 dB nahe 100 MHz durch Modellverbesserung der Trenches reduzieren lassen, und die Abweichungen bei Transceiver #0 (OFF) im niederfrequenten Bereich um 13 dB lassen sich möglicherweise durch das Einfügen der ESD-Strukturen in das Simulationsmodell beheben. In den drei 100 MHz-breiten fehlerbehafteten Frequenzbändern lässt sich vermutlich durch eine geeignete Randomisierung von $V_{SWL,PGNDI}$ und I_{VSI} eine starke Verbesserung erreichen.

Literatur

- [1] *Ansys Electronics Desktop*. <https://www.ansys.com/products/electronics/ansys-electronics-desktop/electronics-desktop-features> – 27.11.2019,
- [2] ARBETTER, B. et al.: DC-DC converter design for battery-operated systems. In: *Proceedings of PESC '95 - Power Electronics Specialist Conference*, 1995
- [3] ENGLISCH, J. et al.: Automotive Silicon Solutions. In: KLINGENSTEIN, Werner (Hrsg.): *Semiconductors – Technical information, technologies and characteristic data, 2nd edition*. Publicis Corporate Publishing, 2004, Kapitel 9.2.2, S. 348–349
- [4] Infineon Technologies AG – TLE9273QC Data Sheet, Rev. 1.5. (2019)
- [5] Infineon Technologies AG – TLF35584 Data Sheet, Rev. 1.0. (2019)
- [6] KLOTZ, F. et al.: Electromagnetic Compatibility – EMC. In: KLINGENSTEIN, Werner (Hrsg.): *Semiconductors – Technical information, technologies and characteristic data, 2nd edition*. Publicis Corporate Publishing, 2004, Kapitel 13.2.2, S. 479–481
- [7] LAUGHTON, M. A. ; WARNE, D. F.: *Electrical Engineer's Reference Book, 16th Edition, Kapitel 13*. Elsevier, 2002
- [8] LIN Consortium: LIN Specification Package, Rev. 2.2A. (2010), S. 125
- [9] NICHOLS, K. G. et al.: Overview of SPICE-like circuit simulation algorithms. In: *IEEE Proceedings - Circuits, Devices and Systems* (1994)
- [10] OBERDIECK, K. et al.: Verfahren zur simulativen Modellierung der Gleichtaktanregung. In: *Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit*, 2016
- [11] PARODI, Mauro ; STORAGE, Marco: *Linear and Nonlinear Circuits: Basic & Advanced Concepts, Band 1, Kapitel 6*. Springer International Publishing AG, 2018
- [12] SCHADE, A. et al.: S-EHRFEM – Substrate Extraction using Highly Reduced FEM-meshes for Transient SPICE-simulation with Iterative Linear Solvers. In: *EMC Europe*, 2019
- [13] SHEN, Zheng J.: Automotive Power Semiconductor Devices. In: EMADI, Ali (Hrsg.): *Handbook of Automotive Power Electronics and Motor Drives*. CRC Press, 2005, Kapitel 6, S. 266–290
- [14] ZHE LI ; POMMERENKE, D.: EMI specifics of synchronous DC-DC buck converters. In: *International Symposium on Electromagnetic Compatibility*, 2005